

内包する電流源と電流形電力変換動作
を用いた電圧形アクティブバッファによる
単相電力脈動補償に関する研究

渡辺 大貴

2018年 2月

目次

目次.....	i
図目次.....	v
表目次.....	ix
第1章 序論.....	1
1.1 研究背景.....	1
1.2 研究目的.....	14
1.3 論文概要.....	16
第2章 単相電力脈動とパワーデカップリング回路の構成.....	20
2.1 緒言.....	20
2.2 単相電力脈動の基本原理.....	21
2.3 低圧側補償方式.....	24
2.3.1 象限チョッパを用いた方式.....	24
2.3.2 アクティブスナバを応用した方式.....	26
2.3.3 拡張アクティブスナバを用いた方式.....	28
2.3.4 プッシュプルコンバータを用いた方式.....	30
2.4 直流中間側補償方式.....	32
2.4.1 昇圧/降圧形 DC アクティブフィルタ.....	32
2.4.2 ブリッジ形アクティブフィルタ, スイッチドキャパシタ形パワーデカップリング回路.....	34
2.5 AC 側補償方式.....	36

2.5.1 出力フィルタ利用方式.....	36
2.5.2 6 スイッチ単相インバータ方式.....	39
2.5.3 T-type インバータ方式.....	40
2.6 各パワーデカップリング方式とパッシブ方式の比較.....	42
2.7 内包する電流源と電流形電力変換動作を用いた電圧形アクティブバッファの適用	47
2.8 従来法に対する本研究の位置づけ.....	52
2.9 結論.....	54
第3章 昇圧チョッパを応用した電圧形アクティブバッファ.....	55
3.1 緒言.....	55
3.2 提案回路構成.....	56
3.3 制御方式.....	60
3.3.1 バッファリアクトルの電流制御.....	61
3.3.2 インバータ制御.....	62
3.3.3 最大電力点追従制御(MPPT).....	62
3.4 シミュレーション結果.....	66
3.5 実機実験による検証.....	69
3.6 損失解析結果.....	76
3.7 昇圧チョッパとの体積評価.....	80
3.7.1 バッファインダクタンスの体積算出.....	80
3.7.2 ヒートシンクの体積算出.....	82
3.7.3 平滑キャパシタの体積算出.....	82
3.7.4 体積比較.....	83
3.8 結論.....	87
第4章 フライングキャパシタコンバータを応用した電圧形アクティブバッファ.....	88
4.1 緒言.....	88
4.2 提案回路方式.....	89
4.3 提案制御.....	92
4.4 受動素子の設計.....	96

4.4.1 フライングキャパシタ C_{fc}	96
4.4.2 昇圧インダクタ L_{fc}	96
4.5 シミュレーション結果.....	100
4.6 実験結果.....	102
4.7 パレートフロントカーブを用いた従来パワーデカップリング法とのパワー密度比較	111
4.7.1 デカップリングキャパシタ, インダクタ設計.....	114
4.7.2 ヒートシンク設計.....	115
4.7.3 降圧形 DC アクティブフィルタ設計.....	117
4.7.4 体積, パワー密度評価.....	118
4.8 結論.....	121
第5章 フルブリッジ, ハーフブリッジ絶縁共振形コンバータを応用した電圧形アクテ ィブバッファ.....	123
5.1 緒言.....	123
5.2 提案回路方式.....	125
5.3 動作モードおよび制御方式.....	127
5.4 変調方式.....	128
5.5 絶縁共振形 DC/DC コンバータの設計法.....	134
5.5.1 絶縁共振形 DC/DC コンバータの基本的な回路設計法.....	134
5.5.2 提案回路における共振コンバータの回路設計法.....	139
5.5.3 実機実験による設計法の確認.....	144
5.6 シミュレーション結果.....	147
5.7 実験結果.....	151
5.8 結論.....	155
第6章 フライバックコンバータを応用した電圧形アクティブバッファ.....	156
6.1 緒言.....	156
6.2 基本回路構成.....	157
6.3 提案回路のパワーデカップリング法.....	158

6.4 動作モード.....	160
6.5 制御ブロック図.....	162
6.6 シミュレーション結果.....	165
6.7 実験結果.....	170
6.8 結論.....	173
第7章 結論.....	174
7.1 本研究の成果.....	174
7.2 提案した4種類の電圧形アクティブバッファの比較.....	180
7.3 今後の課題.....	182
謝辞.....	183
参考文献.....	184
論文目録.....	194

図目次

図 1-1 一次エネルギー国内供給の推移	3
図 1-2 国内の電力化率の推移	3
図 1-3 国際的なエネルギー需要の推移	4
図 1-4 世界的な太陽光発電の導入量	4
図 1-5 中国「エネルギー発展第 13 次 5 カ年計画」の見通し	4
図 1-6 太陽光発電のシステム構成図	6
図 1-7 マルチレベル形系統連系インバータ	9
図 1-8 集中型，分散型太陽光発電方式	11
図 1-9 本論文の概要と各章の構成	19
図 2-1 直流-単相交流システムにおける入出力電力の関係	23
図 2-2 低圧側に DC アクティブフィルタを接続した構成	25
図 2-3 アクティブスナバを応用したパワーデカップリング機能付	27
図 2-4 アクティブスナバを拡張した回路構成	29
図 2-5 プッシュプルコンバータを応用した回路方式	31
図 2-6 DC アクティブフィルタを接続した構成	33
図 2-7 フルブリッジ形	35
図 2-8 ハーフブリッジ形	35
図 2-9 スタティックスイッチドキャパシタ形	35
図 2-10 三相インバータ応用方式	37
図 2-11 出力フィルタ利用形	38
図 2-12 直列スイッチ形構成	39
図 2-13 ANPC 方式を応用したパワーデカップリング回路	41
図 2-14 各パワーデカップリング方式の比較	45

図 2-15	本論文で扱う技術的領域.....	46
図 2-16	内包する電流源と電流形電力変換動作の概要.....	51
図 2-17	目標とするアクティブパワーデカップリングの性能.....	53
図 3-1	検討回路構成.....	58
図 3-2	提案回路.....	59
図 3-3	電圧変動幅とバッファキャパシタ容量の関係.....	59
図 3-4	提案回路の単相電力脈動補償原理.....	63
図 3-5	制御ブロック図.....	64
図 3-6	MPPT 動作フローチャート.....	65
図 3-7	シミュレーション結果(入力電流の比較).....	67
図 3-8	シミュレーション結果(インダクタ電流, バッファキャパシタ電圧の比較)...	68
図 3-9	実験結果.....	71
図 3-10	高調波解析結果.....	72
図 3-11	出力電力特性.....	73
図 3-12	MPPT 動作検証結果.....	75
図 3-13	損失解析結果.....	77
図 3-14	提案回路のスイッチング波形.....	78
図 3-15	寄生容量を考慮した提案回路の動作モード.....	78
図 3-16	スイッチング周波数変更時の効率評価.....	79
図 3-17	バッファインダクタンスとスイッチング周波数の関係.....	81
図 3-18	体積評価結果.....	85
図 3-19	パレートフロントカーブを用いた昇圧チョッパと提案回路のパワー密度比較	86
図 4-1	フライングキャパシタ DC/DC コンバータを用いた提案回路.....	90
図 4-2	提案回路の単相電力脈動補償原理.....	90
図 4-3	単相電力脈動補償を実現する回路動作.....	91
図 4-4	昇圧比が 2 倍以上の際のフライングキャパシタ DC/DC コンバータの動作モード	94

図 4-5 各モードにおけるスイッチングパルス	95
図 4-6 提案制御ブロック図	95
図 4-7 フライイングキャパシタ電圧変動幅とキャパシタ容量の関係	99
図 4-8 昇圧チョッパと提案回路のインダクタンス比較結果	99
図 4-9 シミュレーション結果	101
図 4-10 実験結果(定常特性)	105
図 4-11 直流中間電圧高調波解析結果	106
図 4-12 過渡応答時の提案回路の動作波形	107
図 4-13 効率および力率特性	109
図 4-14 出力電力に対するインバータ出力電流 THD 特性	109
図 4-15 損失解析結果	110
図 4-16 比較対象(従来パワーデカップリング回路)	112
図 4-17 設計フローチャート	113
図 4-18 体積評価結果	120
図 4-19 パレートフロントを用いたパワー密度評価	121
図 5-1 従来方式	126
図 5-2 提案回路	126
図 5-3 提案回路の動作モード	130
図 5-4 制御ブロック図	131
図 5-5 PWM 時の変調器ブロック図	132
図 5-6 デューティ誤差の原理	132
図 5-7 PDM の変調器ブロック図	133
図 5-8 絶縁共振形 DC/DC コンバータ単体の回路図	135
図 5-9 共振系等価回路	135
図 5-10 共振インダクタ電流とインダクタ電圧の比較	138
図 5-11 共振電流の設計値との比較	141
図 5-12 入力電流を変更した際の設計値との比較結果	142
図 5-13 Q 値を変更した場合の共振電流特性	142

図 5-14 Q 値を変更した共振電流の設計値との比較.....	143
図 5-15 共振形 DC/DC コンバータのスイッチング波形.....	145
図 5-16 Q 値の条件を変更した際の DC/DC 効率の比較.....	146
図 5-17 共振電流の設計値と実験値の比較.....	146
図 5-18 シミュレーション結果.....	149
図 5-19 インバータ出力電流高調波解析結果.....	150
図 5-20 入出力波形および高調波解析結果.....	153
図 5-21 スwitchング波形.....	153
図 5-22 インバータ出力電流 THD および力率特性.....	154
図 6-1 フライバックコンバータを用いた回路構成.....	157
図 6-2 提案回路のパワーデカップリングの原理.....	159
図 6-3 各動作モードにおけるスイッチング波形.....	161
図 6-4 制御ブロック図.....	164
図 6-5 シミュレーション結果.....	168
図 6-6 出力電力に対する入力電流 2 次高調波比較.....	169
図 6-7 応答角周波数に対する入力電流 2 次高調波比較.....	169
図 6-8 実験結果.....	171
図 6-9 入力電流高調波の比較.....	172
図 7-1 各章で提案した電圧形アクティブバッファの特性比較.....	181

表目次

表 2-1	コンデンサの特性表 (文献 36 より抜粋)	23
表 3-1	シミュレーション条件	66
表 3-2	実験パラメータ	70
表 3-3	体積評価条件	84
表 4-1	シミュレーション条件	100
表 4-2	実験条件	103
表 4-3	デバイスパラメータ	119
表 5-1	シミュレーション条件	137
表 5-2	シミュレーション条件	141
表 5-3	実験条件	145
表 5-4	シミュレーション条件	148
表 5-5	実験条件	152
表 6-1	シミュレーション条件	166
表 6-2	実験条件	170

第1章

序論

1.1 研究背景

世界のエネルギー消費量は石油換算で 1965 年の 37 億トンから、年平均 2.6% で増加し続け、2015 年には 131 億トンに達した⁽¹⁾。利用可能なエネルギーの増加は経済成長を促し、豊かな社会基盤の構築を可能とした。一方で、1987 年にはブルントラント委員会において、地球環境資源の有限性について議論され、地球環境保護と経済発展を両立する社会を目指すことが決定された⁽²⁾。これには深刻化した地球環境汚染が背景にあり、近年では地球温暖化や、化石燃料の枯渇などの問題が大きく取り上げられている。

図 1-1 に国内における一次エネルギー供給推移、図 1-2 に電力化率の推移を示す。国内のエネルギー需要は 1960 年以降急激に増加し、石炭や石油などの化石エネルギーを用いたエネルギー供給がそれを支えている。1973 年に発生した第一次石油ショックの影響は、エネルギー供給方法の多様化を生む結果となり、原子力や再生可能エネルギー利用の割合を増やしたものの、2015 年においても、依然として化石エネルギーの割合は大きい。これは 2011 年に発生した東日本大震災の影響で原子力発電所が停止し、減少したエネルギー供給量を化石エネルギーが補っているという背景がある。一方、国内エネルギー供給と電力化率を比較すると、2000 年以降、エネルギー供給は減少している一方、電力化率は増加している。そのため電気エネルギーの有効利用が二酸化炭素削減や、エネルギー供給のための燃料使用量削減に対して重要視されつつある。

図 1-3 に国際的なエネルギー消費量の推移を示す。世界的なエネルギー消費量においては 2015 年までで石油が全エネルギー消費量の 32.9% を占め、エネルギー消費量全体で大きな割合を占めている。一方、原子力や太陽光発電などの再生可能エネルギーの割合は依然少ないものの、特に 2000 年以降、その割合の伸び率が増加している。近年は太陽光発電を中心に発電コストが低下しつつあることや、2015 年に採択されたパリ協定、その他各国でも国策として環境対策が顕著になっているためである。

図 1-4 に IEA (International Energy Agency) が発表した太陽光発電の導入量⁽³⁾、図 1-5 に中国のエネルギー政策である「エネルギー発展第 13 次 5 ヶ年計画」の見通し⁽⁴⁾を示す。2005 年と比較して、2016 年の世界的な太陽光発電の導入量は 35 倍に増加している。特に中国、アメリカ、日本の導入量増加の割合が大きい。中国では 2020 年までに 15% の導入量の増加を目標に設定したことや、アメリカの「New energy for America」計画では再生可能エネルギー導入を 2025 年までに 25% 引き上げるなどの政策を発表⁽⁵⁾しており、環境問題対策として太陽光発電の導入が重要視されていることがわかる。特に中国は太陽光発電の導入が目覚ましく、見通しでは年 21.2% 増を目標にしている。これは過疎地域の農村部においては風力発電よりも太陽光発電の導入が容易な点、また風力発電に対して開発リードタイムが短い点が理由として挙げられる。

このように、低炭素社会実現のための取り組みは全世界で行われており、持続可能な社会の構築が大きな流れとなっている。そしてこうした再生可能エネルギー導入や、電気エネルギーの有効利用には、電力を用途に応じて高効率に変換するパワーエレクトロニクス技術がキーテクノロジーとして注目されている⁽⁶⁾⁽⁷⁾。

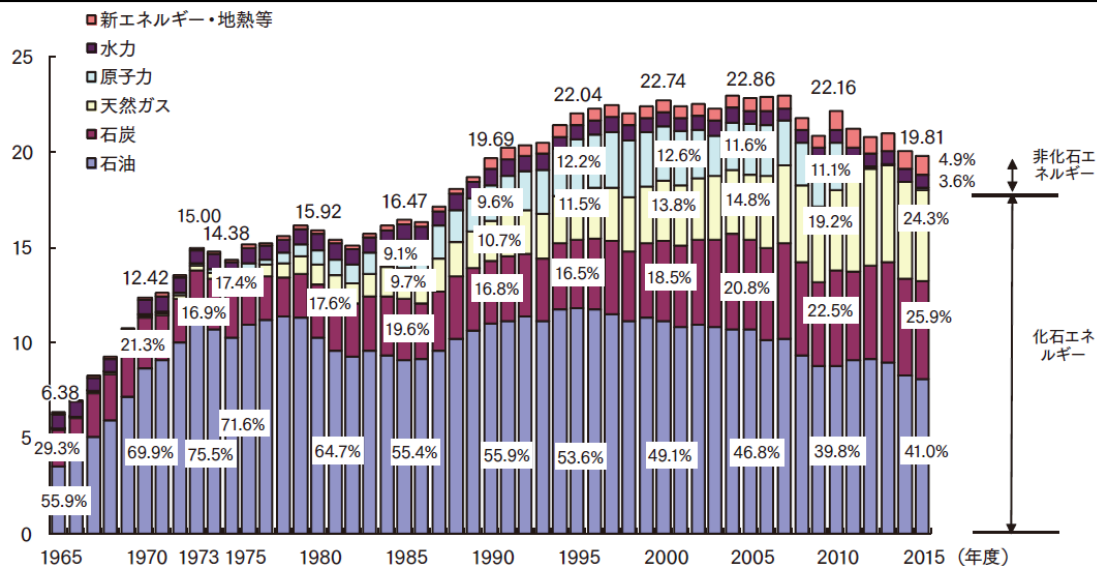


図 1-1 一次エネルギー国内供給の推移

(文献(1) 経済産業省・資源エネルギー庁: 「エネルギー白書 2016年」より引用)

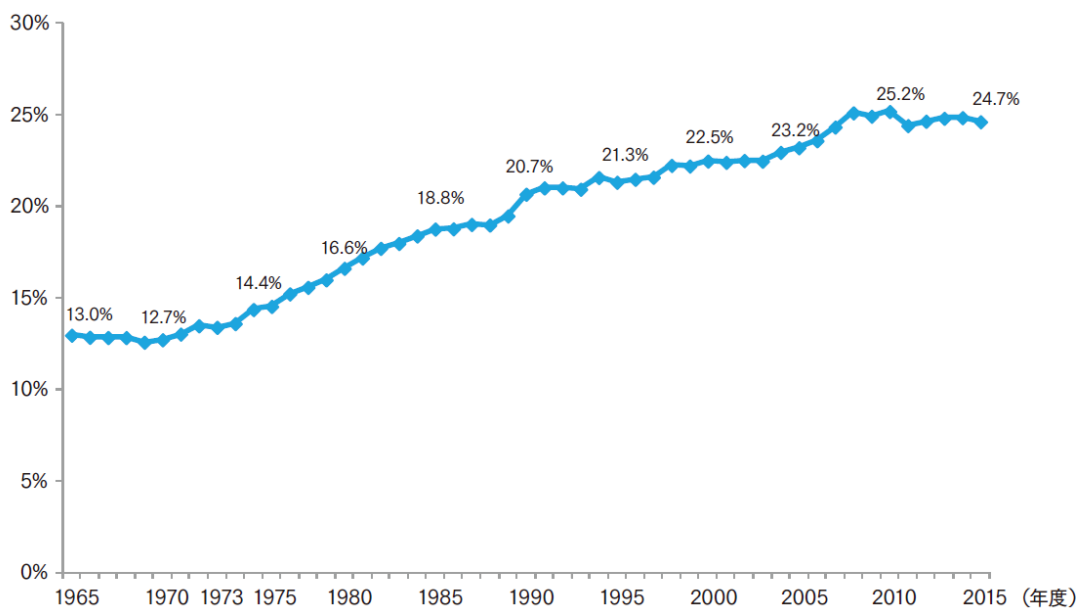


図 1-2 国内の電力化率の推移

(文献(1) 経済産業省・資源エネルギー庁: 「エネルギー白書 2016年」より引用)

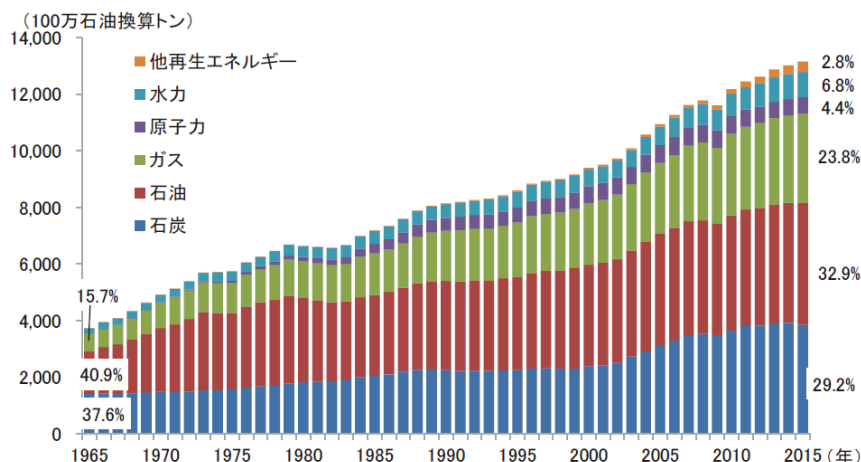


図 1-3 国際的なエネルギー需要の推移

(文献(1) 経済産業省・資源エネルギー庁: 「エネルギー白書 2016年」より引用)

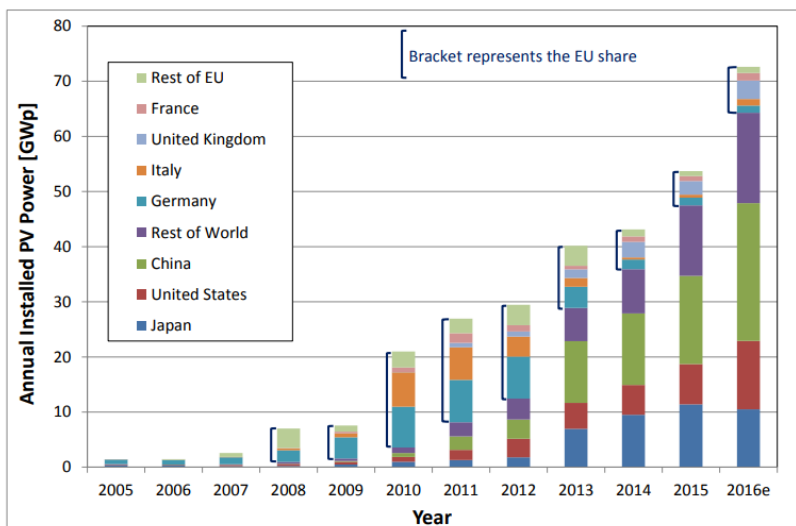


図 1-4 世界的な太陽光発電の導入量

(文献(3) J-W Arnulf: "PV status report 2016"より引用)

		第12次5カ年計画			第13次5カ年計画	
		計画	実績	達成	計画	予想
環境	エネルギー消費 **/**	▲16%	▲18.2%	○	▲15%	○
	CO ₂ 排出 **/**	▲17%	▲20%	○	▲18%	○
一次エネルギー	消費 (億 tce)	<40	43	x	<50	○
	比率: 石炭	<65%	64%	○	<58%	○
	天然ガス 非化石 **	7.5% 11.4%	5.9% 12%	x	8.3-10% 15%	△ ○
電力 (億 kW)	総発電設備容量	14.9	15.3	○	20	○
	石炭火力	n/a	9	n/a	<11	△
	水力	2.60	2.97	○	3.4	○
	風力	1.00	1.29	○	2.1	○
	太陽光	0.21	0.43	○	1.1	○
	原子力 (稼働)	0.40	0.27	x	0.58	△
ガス (億 m ³)	生産量	1,385	1,350	x	2,070	△
	シェールガス	65	46	x	300	△
原油 (億トン)	生産量	2.0	2.0	○	2.0	△
	純輸入量	n/a	3.33	n/a	3.90	△

図 1-5 中国「エネルギー発展第13次5カ年計画」の見通し

(文献(4) 八ツ井琢磨: 「2020年に向けた中国のエネルギー政策と課題」より引用)

パワーエレクトロニクスは半導体デバイスから構成されるパワー半導体によるスイッチング技術を応用し、電力を様々な形態に変換する技術である。パワーエレクトロニクスの始まりは1957年、米国のGeneral Electric社が開発した半導体スイッチとしての「サイリスタ」から始まり、その後1973年に米国のニューウェル (William E. Newell)によって本技術が、「電子回路 (エレクトロニクス)」、「制御工学 (コントロール)」、「電力工学 (パワー)」からなる3つの分野を融合した新しい技術であるとして提唱された⁽⁸⁾。その後パワートランジスタ、GTO (Gate Turn-Off thyristor)、IGBT (Insulated Gate Bipolar Transistor)、MOSFET (Metal Oxide Semiconductor Field Effect Transistor)が開発されたことや、各スイッチングデバイスを制御するためのIC、LSIなどのデバイス、電力変換装置全体をコントロールするためのDSPなどの技術が進歩し、今日では産業、家電民生、交通、電力等あらゆる分野で使用されている。

また、発電電力の有効利用にはパワーエレクトロニクス技術が大きく関わっている。発電した電力はまず、変電所の変圧器から高電圧の3相交流に変換され、送電線に送られる。その後変電所を通じて徐々に低圧化し、最終的には配電線、柱上トランスを介して一般家庭や工場には低圧の単相、または三相交流で供給される⁽⁹⁾。一方で、配電された電力を利用する側の各種電気機器は様々な形態での電力を要求する。この送電網と機器の間にはパワーエレクトロニクスを利用した電力変換装置が接続され、電力変換を経て各機器に電力が供給される。電気エネルギー利用率が増加している近年では、このプロセスにおいていかに無駄な電力消費を減らし、需要家に電力を送ることができるかが重要となる。こうしたパワーエレクトロニクスが扱う電力変換方式は、直流電圧を異なる直流に変換するDC/DCコンバータ、直流を異なる電圧、周波数の交流に変換するDC/ACコンバータ(インバータ)、交流を直流に変換するAC/DCコンバータ(整流器)、交流を異なる電圧、周波数の交流に変換するAC/ACコンバータと、4つの方式に大別される。

図1-6に太陽光発電のシステム構成図を示す⁽¹⁰⁾。太陽光発電は複数枚の太陽電池パネルが接続箱を介してパワーコンディショナ(PCS)に接続される。PCSでは太陽電池の発電電力を直流から交流に変換し、分電盤を介して単相系統、および交流機器に接続される。PCSで用いられる最も一般的な電力変換器の構成は昇圧チョップ回路(DC/DCコンバータ)と単相インバータである。昇圧チョップで太陽電池の出力電圧を系統電圧以上に昇圧した後、

インバータを介して系統へ電力が供給される。また、太陽電池の出力は非線形性を有し、太陽電池の出力電力が最大になる動作点が存在する。そのため昇圧チョップ回路は太陽電池の出力を最大限引き出すために常に最大電力点で運用できるように制御する最大電力点追従制御 (Maximum Power Point Tracking : MPPT)を行う。近年では、リチウムイオン電池などの二次電池をパワーコンディショナに内蔵し、余剰電力が発生した際はバッテリーを充電し、曇天時や夜間などの太陽光発電の発電電力が制限される期間中はバッテリーを放電し、電力供給を安定化するなど、エネルギーを効率よく利用するシステムが提案されている。このように、電力変換器は再生可能エネルギーの有効利用といった観点からも重要な役割を担っている。そして、PCS の高効率化や小型化を達成するために、様々な電力変換回路方式が提案されてきた。

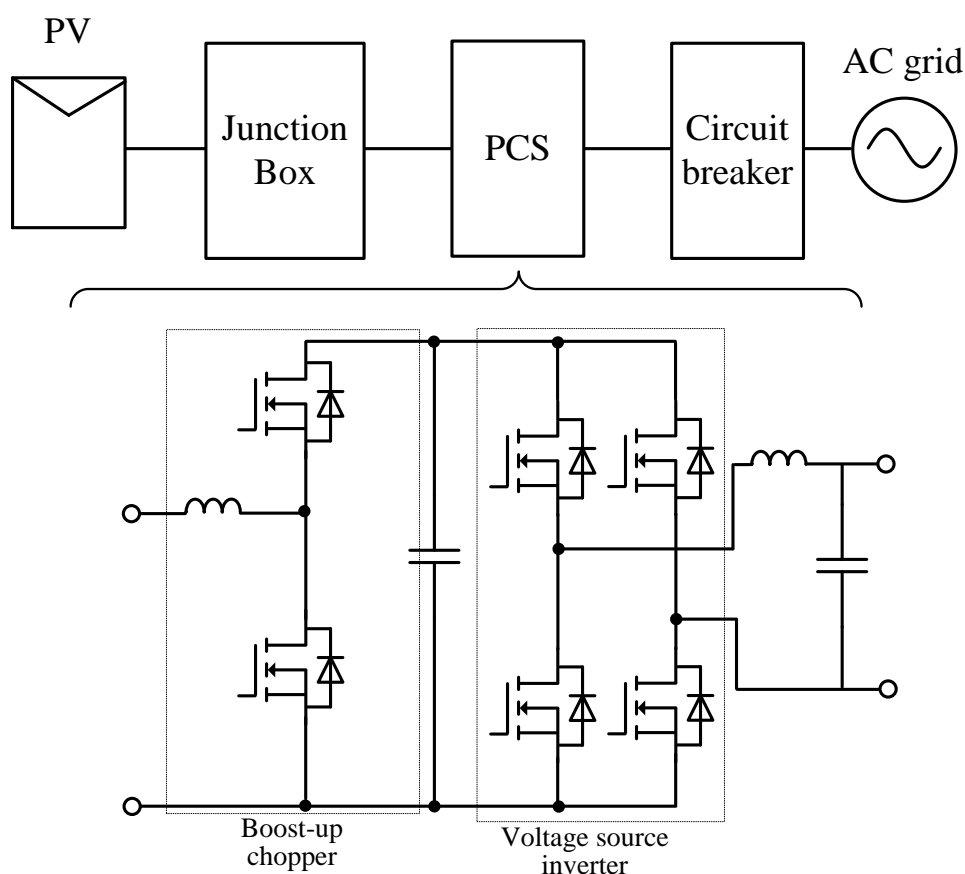


図 1-6 太陽光発電のシステム構成図

図 1-7 にマルチレベルインバータ、および階調制御マルチレベルインバータを用いたパワーコンディショナ⁽¹¹⁾⁻⁽¹²⁾の構成図を示す。2 レベル方式の系統連系インバータは各レグに接続された半導体スイッチはパルス幅変調(Pulse Width Modulation : PWM)を用いて高速でオン・オフを繰り返す。直流電圧をインバータと PWM によって交流に変換し、その後、高調波フィルタを介してインバータから発生する高調波を除去し、系統へ電力が供給される。太陽光発電自体の発電効率はモジュール単位で 10%から 20%と、風力発電と比較して低い。そのため PCS で発生する電力損失を減らし、発電電力を多く利用できるかが重要となってくる。

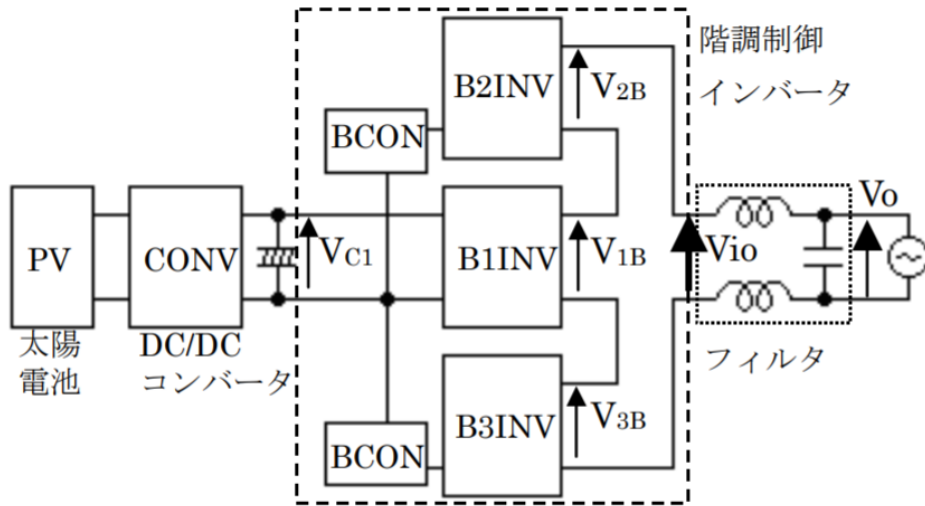
PCS の電力変換効率改善には半導体スイッチングデバイスの性能向上の恩恵が大きい。特に近年実用化されている SiC-MOSFET (Silicon Carbide – Metal Oxide Semiconductor Field Effect Transistor)は高い耐圧と低いオン抵抗の両立に成功しており、太陽光発電用パワーコンディショナへの適用例も数多く報告されている。一方で、高効率化とともに装置の小型化も重要である。電力変換効率の改善は冷却体の小型化に繋がる。また、系統との連系点に接続するインダクタや、直流部のキャパシタといった受動素子には電力変換回路の回路方式や駆動方式によって小型化が可能である。インダクタを小型化するためには、駆動周波数を増加させることが最も簡単である。しかし、駆動周波数の増加は半導体デバイスで発生するスイッチング損失の増加を招き、電力変換効率を低下させてしまう。

上述した問題は電力変換回路方式の応用技術によって解決されてきた。図 1-7(a)に示す階調制御方式マルチレベルインバータは系統連系インバータを分割し、3 つの異なる電圧波高値を持つ電圧を出力する。連系点に発生する電圧はこれらの電圧の重ね合わせとなり、低い駆動周波数でも十分インバータの高調波を低減でき、高効率化とインダクタの小型化の両立が可能となった。また、図 1-7(b)に示すダイオードクランプ方式やフライングキャパシタ方式、ANPC (Active Neutral Point Clamp)方式といったマルチレベルインバータと呼ばれる回路方式も多く研究されている。2 レベルインバータ方式は直流中間電圧と各スイッチのオン期間の調整によってインバータ電圧を制御する。PWM ではインバータ出力電圧には直流中間電圧を最大値とする 2 レベルの矩形波電圧が出力される。しかし、インバータ出力電圧は矩形波状で出力されるため、多くの高調波が含まれる。そのため連系点には高調波を除去するフィルタ回路が一般的には必要であるが、2 レベルインバータでは基本

波成分に対して3次や5次などの低次高調波を多く含むため、フィルタ回路が大型化しやすい。一方、マルチレベルインバータは部品点数が増加するものの、複数の電圧レベルを有するインバータ電圧を生成できる。これにより、インバータ出力電圧に含まれる高調波成分を低減し、高調波フィルタを小型化する。また、各半導体素子に印加される電圧をレベル数に応じて低減できるため、低オン抵抗を有する低耐圧素子の利用が可能となり、導通損失を低減することができる。以上より、マルチレベル方式のインバータを採用することで、スイッチング周波数を増加させることなく出力フィルタを小型化することができる。高調波フィルタにはインダクタとキャパシタを用いたLC、またはLCLフィルタから構成されることが多い。この時、ローパスフィルタのカットオフ周波数は出力高調波に依存するため、マルチレベルインバータ等を用いて低次高調波を低減することができれば、カットオフ周波数を高次の周波数帯域側に設計できるため、インダクタ、キャパシタを小型化することができる。

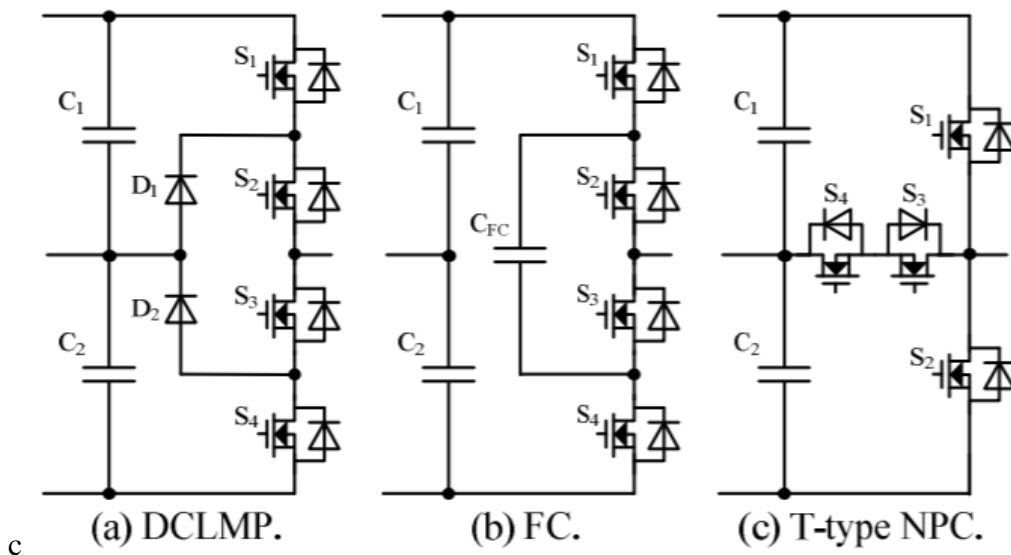
一方で、一般家庭用に開発されているPCSにおいてはパワーデカップリングと呼ばれる性能が要求される⁽¹³⁾。上述した通り、太陽光発電には最大電力点が存在するため、最大電力点付近で運転することでより多くの発電電力を利用できる。しかし、単相系統連系の場合、系統側の出力瞬時電力は系統周波数の2倍周波数で発生する単相電力脈動を有する。パワーデカップリングを行わない場合、単相電力脈動は太陽電池側の電力を電源周波数レベルで変動させるため、太陽電池の出力電力が最大電力付近から逸脱し、系統へ供給できる発電電力が大きく制限されてしまう。また、燃料電池発電の場合、充放電量の周期的な変動はバッテリーの寿命を大きく制限する。そのため、直流側に比較的大きな静電容量のコンデンサを接続し、入力側の電力を平滑する必要がある。図1-7の回路方式では直流部に接続された電解コンデンサがパワーデカップリングの機能を果たす。しかし、電解コンデンサは装置の大型化の一因であり、かつ寿命部品なため定期的なメンテナンスが必要となる。特に電解コンデンサには周囲温度が10度上昇すると寿命が半分になるアレニウス則や、リップル電流による自己発熱による寿命低下などの問題もある⁽¹⁴⁾。太陽電池の動作保証が20年程度に対し、パワーコンディショナは10年程度と短い。この問題を解決するには、パワーデカップリング用のキャパシタも出力フィルタのように小容量化し、より長寿命なフィルムキャパシタや積層セラミックキャパシタを適用できればよいが、本キャパシ

タは電源周波数の2倍周波数というスイッチング周波数成分と比較して極めて低い周波数成分を平滑しなければならないため、小容量化が難しい。したがって、直流側コンデンサの小容量化には高調波フィルタとは異なる、別のアプローチが必要となる。



(a) 階調制御インバータ方式

(文献(11) 藤原賢司 編：「変換効率 97.5%の太陽光発電用パワーコンディショナの開発」より引用)



(b) マルチレベルインバータトポロジー

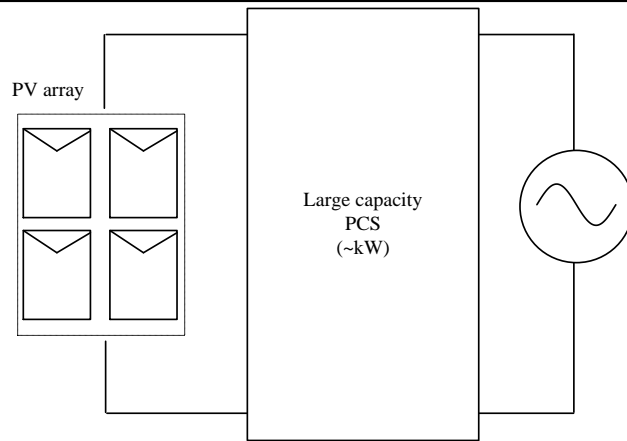
図 1-7 マルチレベル形系統連系インバータ

(文献(12) 檜原有吾, 伊東淳一：「パレートフロントカーブを用いたPV用マルチレベルトポロジーの効率とパワー密度の性能比較」より引用)

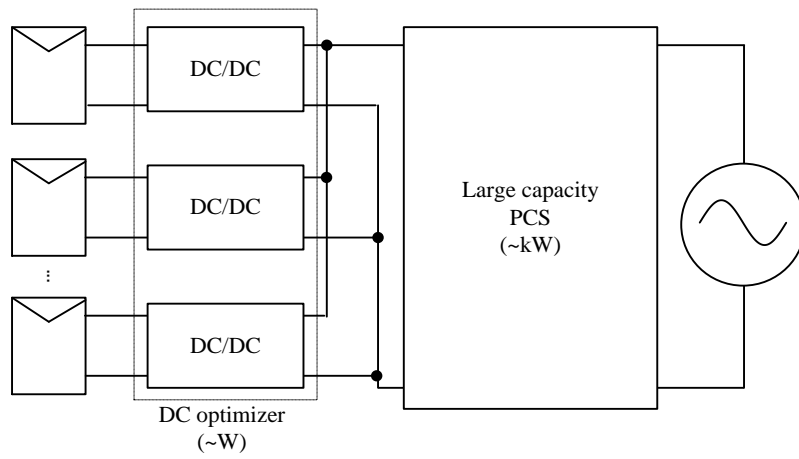
また、太陽光発電の発電効率改善を目的に、DC オプティマイザや、マイクロインバータ(図 1-8 (b), 図 1-8 (c)参照)のような分散型構成が検討されている。各方式は太陽電池モジュール毎に小容量の電力変換器を接続することで、太陽光モジュール毎に MPPT で出力電力を最大化することができる^{(15)・(16)}。DC オプティマイザとマイクロインバータの違いは以下の点である。DC オプティマイザでは、MPPT と昇圧動作を行う DC/DC コンバータのみを分割して配置する。そして、系統連系には集中型インバータ同様に大容量インバータを用いる。DC オプティマイザは昇圧チョッパで構成されることが多い。これは簡単な回路構成に加えて使用素子が少なく、高効率化が容易に達成できるためである。

一方、マイクロインバータは分割した小容量電力変換器自体が系統連系機能を有し、それぞれが独立に系統連系を行う。そのためマイクロインバータに用いられる電力変換器は昇圧形の DC/DC コンバータと系統連系インバータの2つとなる。DC オプティマイザでは大容量インバータを用いるため、発電設備容量はインバータ容量によって決まる。一方、マイクロインバータは使用台数を増設すればよいため、小容量設備から大容量設備まで、電力需要に応じて柔軟に施工することができる特徴がある。

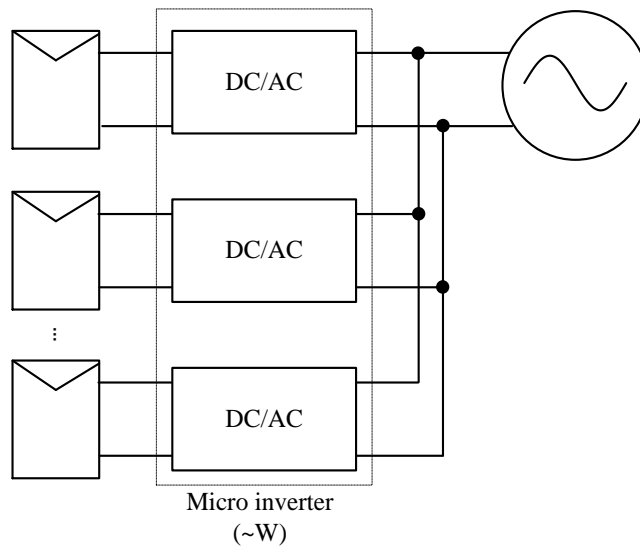
こうしたシステム構成では、太陽電池と分割型の電力変換器を一体化して配置する例が多く、まとまった発電規模を構成するには複数台の電力変換器が同時に運用される。こうした電力変換器には高効率化の他に、限られたスペースに配置するために小型である点や、個々の電力変換器の信頼性が重要となる。単相系統連系用途では受動素子が大型化しやすく、また電解コンデンサなどの寿命部品は個々の電力変換器の故障のリスクを高める。特に分散型電源では多数台の電力変換器を運用する特性上、頻繁な故障やメンテナンスはユーザーに対する利便性や経済性を損なうことになる。



(a) 集中型インバータ



(b) DC オプティマイザ



(c) マイクロインバータ

図 1-8 集中型, 分散型太陽光発電方式

これまでに述べた単相電力脈動に起因する受動素子の大型化を解決する一手法として、「アクティブパワーデカップリング」技術がさかんに研究されてきた⁽¹⁷⁾⁻⁽³⁰⁾。電解コンデンサで単相電力脈動を補償する方式(パッシブ方式)はキャパシタに大きな静電容量を要求するため、必然的にエネルギー密度の高い電解コンデンサの使用が必須となる。一方、アクティブパワーデカップリングは半導体スイッチを用いてキャパシタの充放電量を制御することで、直流側と系統側の瞬時的な電力の差分を小容量のキャパシタで補償できる。したがって、パワーデカップリングに使用できるキャパシタの選定範囲が大きく広がる。フィルムキャパシタは電解コンデンサと比較してエネルギー密度が低いものの、電解液を使用していないため、周囲温度・自己発熱によるキャパシタの寿命低下の影響は大きく改善できる。また近年では、大電力用の積層セラミックキャパシタが開発された⁽³¹⁾。積層セラミックコンデンサはフィルムキャパシタと比較してエネルギー密度が高く、同様にキャパシタの寿命は電解コンデンサと比較して長い。こうした素子を用いることで電力変換器のさらなる長寿命化や小型化が期待できる。半導体デバイスの性能向上に伴う電力変換効率向上が顕著になりつつある中、これまでの利点を生かしつつ、こうした付加価値をいかに実現できるかが一つの技術的なブレークスルーとなると考えられる。

一方で、これまでのアクティブパワーデカップリング方式を用いた電力変換器には下記の解決すべき課題がある。

1) 回路構成の煩雑化

アクティブパワーデカップリング方式を適用した電力変換器の多くは昇圧用の DC/DC コンバータ、系統連系インバータの他に電力脈動を補償するキャパシタ、もしくはインダクタの充放電を制御するためのコンバータが別途必要になる。そのため全体の回路構成が煩雑化し、コスト増加が懸念される。

2) 電力変換効率の低下

パッシブ方式では電解コンデンサのみでパワーデカップリングが達成可能なため、パワーデカップリングによって発生する損失は電解コンデンサの誘電損失のみとして考えられる。しかしアクティブパワーデカップリング方式は1)と関連して、追加回路が必要となる。その結果、誘電損失に加え、追加回路で発生する電力変換損失の増加が懸念される。

3) 制御性能の悪化

コンデンサやインダクタの小容量化は小型化に大きく寄与する一方、電力変換器の制御性に影響を与える。小容量エネルギーバッファで構築された電力変換器では、系統擾乱などの外乱に対するゲインが高くなり、外乱抑圧性能が低下するため、DSPによる制御速度では外乱補償が困難となる場合がある⁽³²⁾。

4) 電力変換器の長寿命化に対する定量的評価手法

アクティブパワーデカップリング方式の最も大きなモチベーションは寿命部品である電解コンデンサを用いない点である。しかし、電解コンデンサはあくまで寿命部品の一因であり、実際の電力変換器には故障リスクを有する部品が多く存在する。風冷式の冷却ファンは基本的に運用中長時間に渡って駆動し、モータの回転によって軸受け部分のベアリングのグリスが消耗する。長寿命と呼ばれる冷却ファンは20年程度の動作保証となっている⁽³³⁾。また、主回路側で発生する熱集中(ホットスポット)は素子の寿命を大きく制限する。半導体デバイスはデータシート内で決められたジャンクション温度内での適用が望ましい。ホットスポット周辺の温度は高温となるため、その周辺デバイスには大きな熱的なストレスが加わる。このように電力変換器の寿命はその運用条件や全体の構成要素に大きく依存する。信頼性には平均故障間隔(MTBF)などを用いた評価法もあるが、耐用年数や実際の寿命を推定するには加速試験を行う必要がある。アクティブパワーデカップリング方式の多くの文献はコンデンサの小容量化方法や回路トポロジーの検討がほとんどだが、実用化の観点からは実際にアクティブパワーデカップリング手法によって寿命が改善されるのかを評価することが必要となる。

以上の課題を踏まえると、「部品点数の増加」という特徴は課題1), 2), 4)に関連する。マルチレベルコンバータはアクティブパワーデカップリングのように大幅な部品点数が要求される一方、高効率化や出力フィルタの小型化など、得られるメリットが大きい。一方、アクティブパワーデカップリングによる回路の複雑化は電力変換効率の低下など、デメリットに直結するケースが多い。特に電力変換効率の低下は従来のパッシブ方式に対する競

争力を大きく低下させる。したがって、アクティブパワーデカップリング方式では追加部品を用いずにいかにシンプルな構成で実現できるかが重要となる。

1.2 研究目的

本研究では内包する電流源と電流形電力変換動作を用いた電圧形アクティブバッファを提案し、これを用いることで部品点数を増加させることなくアクティブパワーデカップリングを実現することを目的とする。ここで、太陽光発電用 PCS などに用いられる電力変換器は、以下の共通した特徴を有する。

1) 昇圧用 DC/DC コンバータを含めた 2 ステージの電力変換構成

メガソーラーなどでは変圧器で昇圧した後に三相交流配電へ連系されるが、家庭用や小規模発電では発電側の直流電圧が系統電圧最大値に対して十分低いため、降圧形電力変換器である系統連系インバータ単体では系統連系することができない。そのため系統連系インバータの前段には昇圧用の DC/DC コンバータを接続し、2 ステージの電力変換を経て電力伝送するように運用する。

2) 絶縁形、非絶縁形 DC/DC コンバータの利用

昇圧コンバータは絶縁形や非絶縁形 DC/DC コンバータに大別でき、各方式は以下のような特徴がある。まず、非絶縁形 DC/DC コンバータは絶縁トランスを用いず、簡単な回路構成で実現できるため、小型化や高効率化が容易である。しかし実際の運用では、対地漏洩電流の影響を抑制するために系統との連系点に商用トランスを設置し、絶縁を図る場合が多い。そして商用トランスは系統周波数で励磁するため、非常に大型になるといった欠点がある。一方、絶縁形 DC/DC コンバータは高周波トランスを用いるため、トランス部で発生する損失による電力変換効率の低下は避けられないが、商用トランスと比較して非常に小型なトランスで対地漏洩電流の対策が取れる特徴がある⁽³⁴⁾。また、絶縁形 DC/DC コンバータはトランスの巻き数比を利用して昇圧できるため、高い入出力電圧比が要求されるマイクロインバータなどのアプリケーションに対して有力である。こうした方式は設置環境やニーズに応じて需要があるため、両方式での検討が重要である。

これらの特徴を踏まえ、本論文では昇圧用 DC/DC コンバータにアクティブパワーデカップリングとしての機能を追加することで、別途補助回路を用いることなくこれを実現する。提案方式は DC/DC コンバータが有する昇圧用インダクタ、およびインダクタ電流の電流経路を決定するスイッチング動作を用いてパワーデカップリング用キャパシタの充放電をアクティブに制御する。ここで、パワーデカップリングにはインダクタをエネルギーバッファとして利用する方式 (インダクティブ方式アクティブパワーデカップリング) もあるが、提案方式は DC/DC コンバータが有するインダクタを利用するため、インダクティブ方式では直接パワーデカップリング用のエネルギーバッファを充電することができない。そこで提案方式ではキャパシタを用いてパワーデカップリングを行うキャパシティブ方式アクティブパワーデカップリングを検討する。キャパシティブ方式ではキャパシタの電圧を系統周波数の 2 倍周波数で制御することでパワーデカップリングを達成することから、以降、本方式を「電圧形アクティブバッファ」と呼称する。

1.3 論文概要

図 1-9 に本論文の概要を示す。本論文は 7 章から構成されており、各章の内容は以下の通りである。

第 1 章では低炭素化社会の実現に向けたエネルギー分野の世界的な動向と、パワーエレクトロニクスによる省エネルギー化の実例を示した。また、太陽光発電や燃料電池発電のような分散型電源を配電系統へ連系する手法を述べ、直流-単相交流電力変換器の長寿命化、小型化の要求について言及した。そして、長寿命化、小型化に向けた技術であるアクティブパワーデカップリングの課題を挙げ、本研究の目的と課題を解決する手段について述べた。

第 2 章ではまず、直流-単相交流システムにおいて発生する電力脈動の原理について説明する。次に、従来のアクティブパワーデカップリングについての近年までの研究動向を文献調査結果から示す。本調査より、1 章で言及した 3 通りの回路方式についての実例を示し、その課題について言及する。その後、本研究で提唱する手法の定義について述べ、従来技術に対する本論文での提案方式の技術的な位置づけについて示す。

3 章から 6 章では、内包する電流源と電流形電力変換動作を用いた電圧形アクティブバッファを 4 種類提案し、各回路の特徴や性能を示す。

第 3 章では昇圧チョッパにアクティブパワーデカップリング機能を付与した電圧形アクティブバッファを提案する。本方式は昇圧チョッパが昇圧動作とパワーデカップリング機能を有し、別途パワーデカップリング回路を必要としない。昇圧チョッパは入力電圧を昇圧する昇圧リアクトルを有することに着目し、昇圧リアクトルを用いてコンデンサ電圧を制御することで、単相電力脈動を補償するエネルギー量を確保し、小容量化する。本章では提案方式の具体的な回路方式とその制御法、および実験結果を示す。また、昇圧チョッパと電解コンデンサを有する一般的な単相-交流電力変換器とのパワー密度を比較し、大幅に小型化が可能なことを示す。

第4章では、フライングキャパシタ DC/DC コンバータにパワーデカップリング機能を付与した電圧形アクティブバッファを提案する。フライングキャパシタはマルチレベル DC/DC コンバータの一種であり、昇圧チョッパに比べて昇圧リアクトルで発生する高調波を低減できるメリットを有する。また、DC/DC コンバータを構成する各半導体スイッチに印可される電圧を低減できるため、低耐圧、低オン抵抗素子の適用が可能であり、電力変換器の高効率化が可能である。第4章では、フライングキャパシタ DC/DC コンバータにアクティブパワーデカップリング機能を付与することで、マルチレベルコンバータの特徴を生かしつつ追加素子無しでパワーデカップリング用のコンデンサを小容量化できることを実験的に示す。

第5章では、絶縁共振形フルブリッジ(ハーフブリッジ)コンバータにパワーデカップリング機能を付与した電圧形アクティブバッファを提案する。ここで、フルブリッジコンバータおよびハーフブリッジコンバータの動作原理はほぼ同一のため、どちらの回路方式に対しても提案手法は適用が可能である。本方式は一次側変換器とトランスを電流源と見立てパワーデカップリング用キャパシタを充電する。共振形電力変換器のため、トランス二次側には共振周波数を有する高周波の共振電流が流れる。本回路は共振電流を整流した後、単相電力脈動を補償するコンデンサの充放電経路、単相系統に対して正弦波電流を流す電流経路の二つをスイッチングパターンから直接的に制御することで単相電力脈動補償とインバータ出力電流の正弦波化を行う。

また、インダクタの小型化には高周波駆動が有効である。しかし、ハードスイッチング動作を行う電力変換器はスイッチング周波数の増加に伴い、スイッチング損失の増加は避けられない。提案回路は共振回路の特徴であるソフトスイッチングを適用し、スイッチング損失の削減について検討を行う。これにより、本回路はキャパシタ、インダクタの両方の受動素子の小型化が可能であることを示す。

最後に、共振周波数は系統周波数に対して十分高周波であることに着目し、インバータ出力側に現れるキャリア周波数成分を大幅に低減可能な変調法について検討する。PWMに代わり、デルタ-シグマ変調を用いたパルス密度変調(Pulse Density Modulation : PDM)を適用することで、出力フィルタのカットオフ周波数を PWM に対して高次に設計でき、フィルタインダクタを小型化可能であることを実験的に示す。

第6章では、フライバックコンバータにパワーデカップリング機能を付与した電圧形アクティブバッファを提案する。フライバックコンバータはフルブリッジコンバータやハーフブリッジコンバータと比較してトランス利用率、低圧側のリップル電流の観点から大容量化が難しいものの、非常に少ない部品点数で構成可能なため、小容量電源への適用に有利となる。一方、長寿命化の観点からフライバックコンバータにアクティブパワーデカップリングを付与した場合、従来回路の多くは追加部品を用いているため、フライバックコンバータ本来の優位性を活かすことができない。

本章ではフライバックコンバータの特徴を活かすため、追加素子、複雑な制御の両方を用いないパワーデカップリング法を提案する。提案法では結合インダクタの特性をアクティブパワーデカップリングに応用することで、フライバックコンバータの動作モードのみでアクティブパワーデカップリングを達成する。本章において提案法の原理を示し、その有用性を実験的に検証する。

第7章では本論文の成果とこれまでに提案したパワーデカップリング手法について総括を述べ、今後の課題についてまとめる。

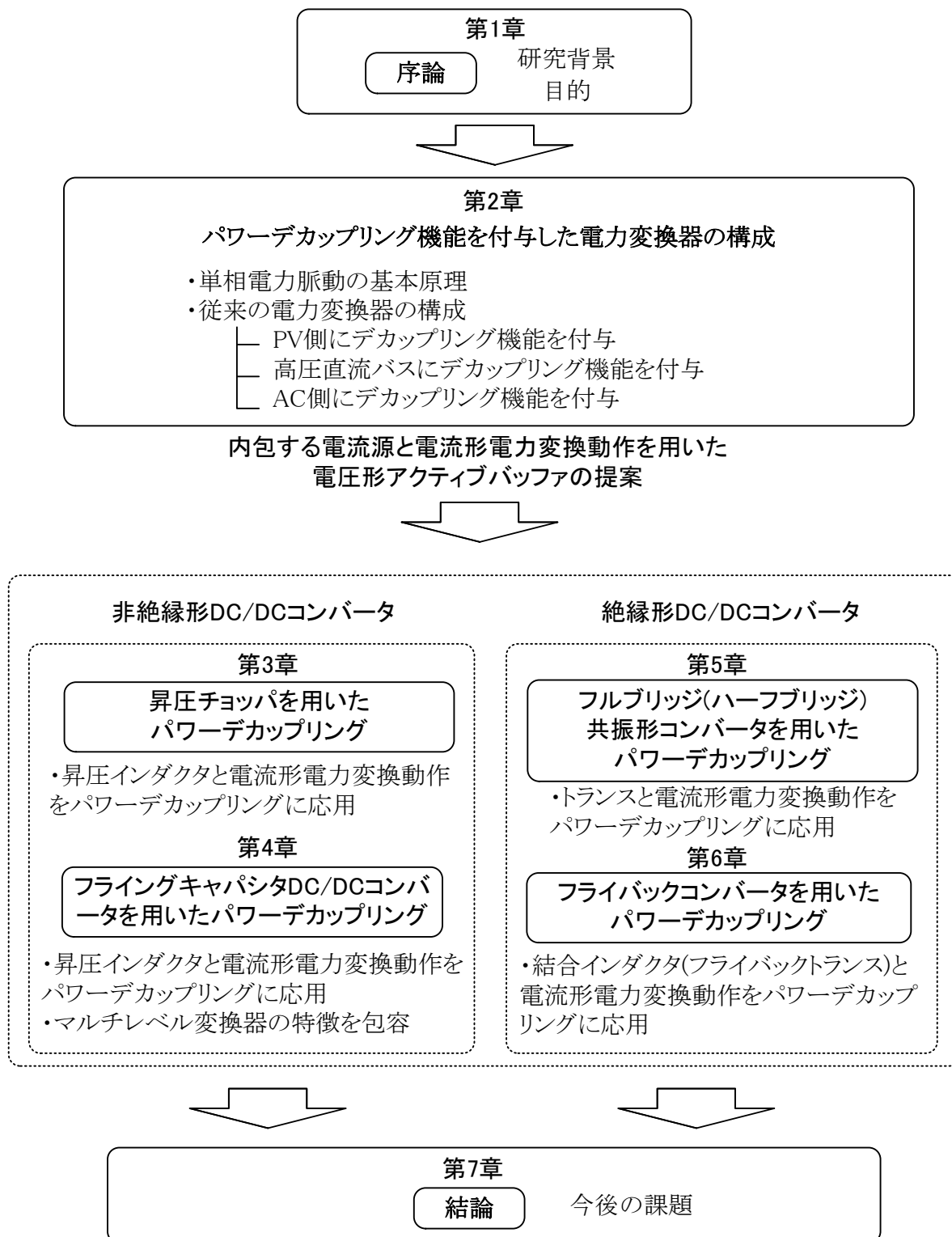


図 1-9 本論文の概要と各章の構成

第2章

単相電力脈動とパワーデカップリング 回路の構成

2.1 緒言

第1章では省エネルギー化が求められている背景について述べ、省エネルギー化実現に向けて再生可能エネルギーの導入が国際的に進んでいることを述べた。そして、電力、家電民生、自動車分野などにおいてパワーエレクトロニクス技術が重要視されており、省エネルギー化には必要不可欠な技術分野であることを述べた。その中で、DC/DC コンバータや DC/AC コンバータは様々な電源や再生可能エネルギーを利用した発電に利用されており、そのさらなる高性能化が要求されていることについて論じた。

第2章ではまず、直流-単相交流電力変換器における直流キャパシタの大型化の要因である単相電力脈動について説明する。次に、直流-単相交流電力変換器で用いられるアクティブパワーデカップリングについて、これまで提案されてきた方式の具体例を挙げる。その中で、パワーデカップリング技術のアプローチを3つに大別し、その特徴と課題について論じる。最後に、本論文で提案する方式の従来研究に対する位置づけを示し本研究の意義を明らかにする。

2.2 単相電力脈動の基本原理

図 2-1 に直流-単相交流システムにおける入出力電力の関係を示す⁽³⁵⁾。太陽光発電や燃料電池発電のような直流出力の電源は電源電圧、電流が一定値の直流である。一方、単相交流側の電圧、電流は正弦波交流である。よって、系統側の瞬時電力は系統電圧、電流の積で表され、電源周波数の 2 倍周波数で変動する。以上の入出力電力の関係は以下となる。

$$P_{in} = V_{in} I_{in} \dots\dots\dots(2.1)$$

$$P_{out} = V_{acp} I_{acp} \sin^2(\omega t) = \frac{1}{2} V_{acp} I_{acp} - \frac{1}{2} V_{acp} I_{acp} \cos(2\omega t) \dots\dots\dots(2.2)$$

$$V_{in} I_{in} = \frac{1}{2} V_{acp} I_{acp} \dots\dots\dots(2.3)$$

ここで、 V_{in} 、 I_{in} は直流電圧、直流電流、 V_{acp} 、 I_{acp} は系統電圧、インバータ出力電流最大値、 ω は系統角周波数である。式(2.1)、(2.2)より、入力電力 P_{in} と出力電力 P_{out} を比較すると、出力電力の式中第 2 項が電源周波数の 2 倍周波数成分であることがわかる。そのため、パワーデカップリングを行わない場合、入力電力も電源周波数の 2 倍周波数で変動する。

単相電力脈動の影響を直流側に与えないためには、入出力電力の差分を補償するエネルギーバッファ(キャパシタ、インダクタ)を用いる必要がある。最も簡単なパワーデカップリングは図 2-1 に示すようにエネルギーバッファにキャパシタを接続し、入出力電力の差分電力をキャパシタの充放電で補償する方法である。しかし、本方式では電源周波数の 2 倍周波数成分という低い周波数成分を有する電圧リップルの平滑をデカップリング用のキャパシタが担わないといけないため、大容量のコンデンサが必要となる。

アクティブパワーデカップリングではキャパシタを小容量化するためにはキャパシタ電圧をアクティブに変動させ、入出力電力の差分電力を十分補償できるように能動的に充放電させる。このとき、デカップリングキャパシタのエネルギーは(2.4)式で表される

$$\Delta E = \frac{1}{2} C_{buf} \left\{ \left(V_{ave} + \frac{\Delta V_c}{2} \right)^2 - \left(V_{ave} - \frac{\Delta V_c}{2} \right)^2 \right\} \dots\dots\dots(2.4)$$

ここで、 C_{buf} は静電容量、 V_{ave} はキャパシタ電圧平均値、 ΔV_c は電圧変動幅である。(2.4)式より、したがって、アクティブパワーデカップリング方式では電圧変動幅を大きく設定するし、単相電力脈動を補償するエネルギー量を確保することでコンデンサを小容量化す

る。パッシブ方式では大容量なコンデンサが必要なため、電解コンデンサの使用が前提となる。一方、アクティブパワーデカップリング方式では小容量キャパシタの選定が可能となるため、フィルムコンデンサや積層セラミックコンデンサを単相電力脈動補償用のエネルギーバッファとして利用することができる。

表 2-1 に各キャパシタの特性表を示す⁽³⁶⁾。電解コンデンサは大容量化が容易な一方で、周波数特性、温度特性、寿命に対する性能が低い。これは等価直列インダクタンス(ESL)や等価直列抵抗(ESR)が構造上大きく、特に高周波領域ではインダクタンス成分の影響が大きくなるため、コンデンサとして利用が難しくなる。またリップル電流と高 ESR の影響で自己発熱しやすく、電解液の消耗や、寿命の低下に繋がる。一方で、フィルムキャパシタ、積層セラミックキャパシタは大容量化、サイズの面で電解コンデンサに劣るものの、他特性は良好となる。したがって、アクティブパワーデカップリング方式によって要求される静電容量を低減することができれば、フィルムコンデンサや積層セラミックコンデンサのような良好な特性を有する受動素子を利用でき、電力変換回路の高性能化につなげることができる。特に積層セラミックコンデンサは車載用を中心に大容量化の特性が大きく改善されつつあり⁽³⁷⁾、高耐圧化も可能なため、弱電分野のみならず、パワーフィルタとしての積極的な利用が進むと予想される。

こうした長所を有するアクティブパワーデカップリング方式はこれまでに数多く提案されており、コンデンサ小容量化のために様々なアプローチが提案されてきた。

次節では、本研究で取り上げるアクティブパワーデカップリング方式について、これまでに提案されてきた回路方式を 1) 直流電源側に接続する方式(以下低圧側補償方式)、2) 高圧直流中間側に接続する方式(以下直流中間側補償方式)、3) 単相交流側から補償する方式(以下 AC 側補償方式)の 3 つに大別し、それぞれの特徴を述べる。

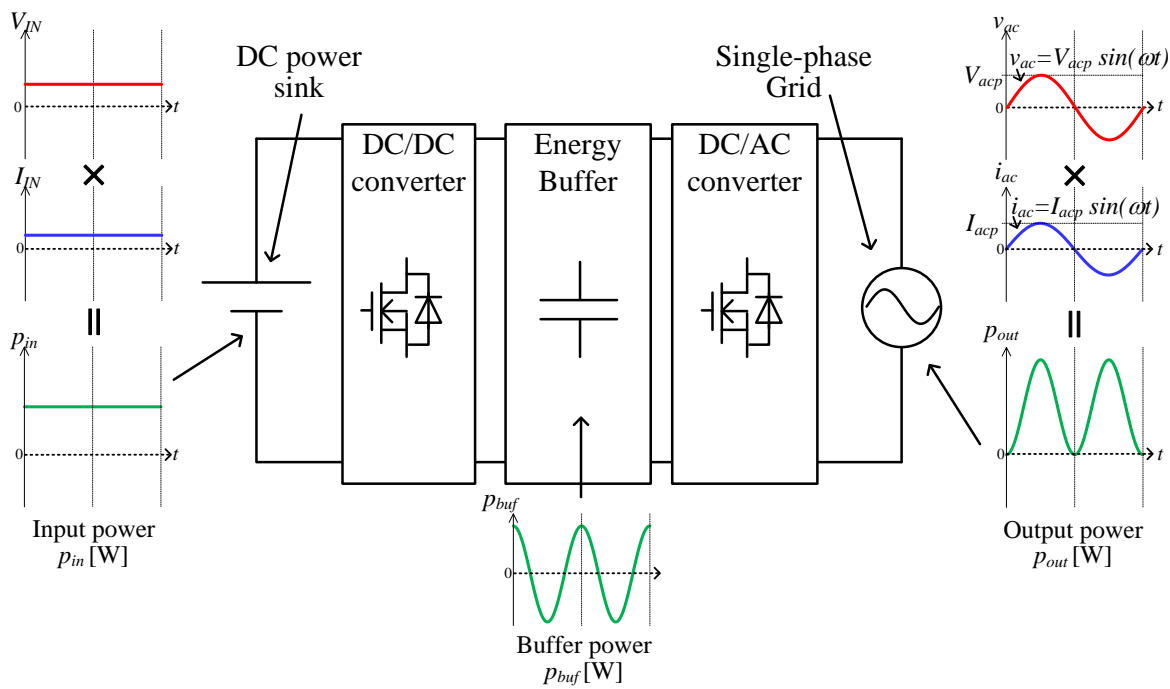


図 2-1 直流-単相交流システムにおける入出力電力の関係

表 2-1 コンデンサの特性表

(文献(36) ルピコン株式会社ホームページ:「フィルムコンデンサ テクニカルノート」より抜粋)

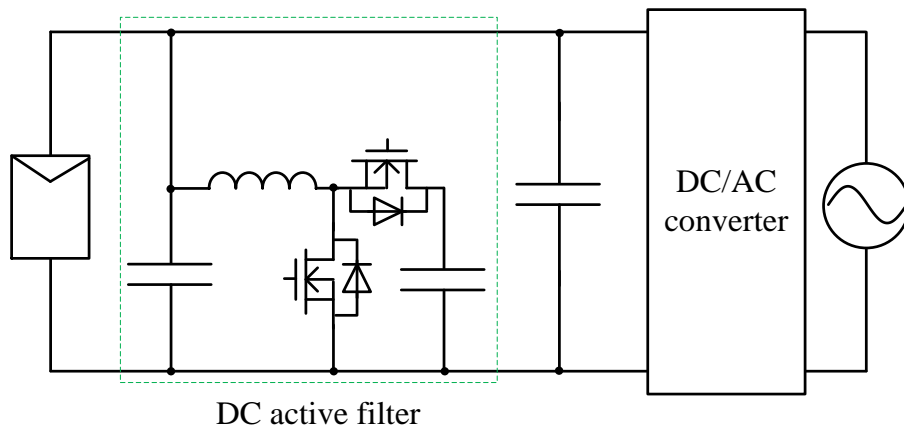
種類 \ 特性	サイズ	周波数特性	温度特性	高耐圧化	大容量化	寿命	容量単価
アルミ電解	△	△	△	○	◎	△	◎
フィルム	×	◎	○	◎	△	◎	×
積層セラミック	◎	◎	◎	◎	×	◎	◎

2.3 低圧側補償方式

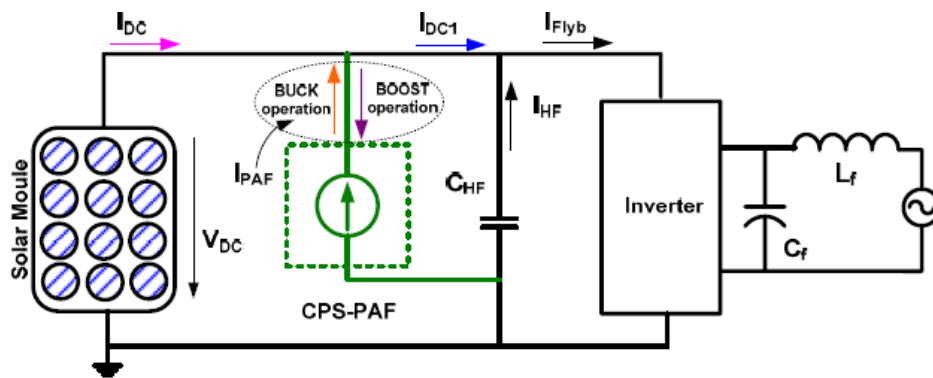
本章では PV 側にアクティブパワーデカップリング回路を付与する方式について述べる。本方式はフライバックコンバータやフォワードコンバータ、プッシュプルコンバータなどの絶縁形電力変換器での検討が多く存在する。

2.3.1 2 象限チョッパを用いた方式

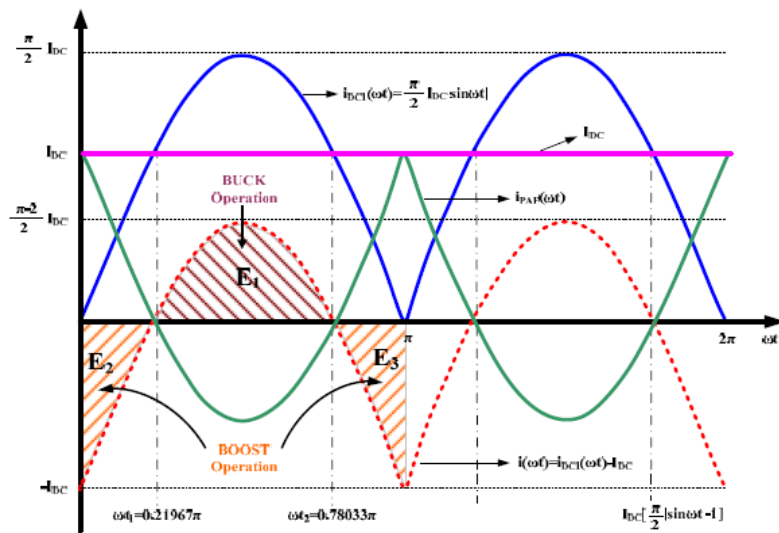
図 2-2 に 2 象限チョッパを接続した回路構成を示す⁽³⁸⁾。本方式は DC アクティブフィルタと呼ばれる方式である。一般的なアクティブフィルタは交流側に接続し、系統電流に含まれる高調波成分を打ち消すように動作するが、DC アクティブフィルタは補償する対象を系統周波数の 2 倍周波数成分にフォーカスした方式である。本方式はメインのパワーフローに対して並列に接続したチョッパ回路を用いて入出力電力の差分電力を補償する。直流側の電力が単相瞬時電力よりも低い領域は降圧チョッパとして動作し、デカップリングキャパシタ C_D を放電する。一方、直流側の電力が単相瞬時電力よりも高い領域では昇圧チョッパとして動作し、メイン回路からデカップリングキャパシタ C_D に対して充電方向で電流を制御することでキャパシタを充電する。この時、 C_D の電圧変動幅を大きく制御することで、 C_D には小容量のキャパシタを用いることができる。また、直流中間電圧は一定に制御されることから、後段に接続されたキャパシタはスイッチングフィルタとして設計できる。本方式はキャパシタの充電時に昇圧動作が可能のため、キャパシタ電圧の制御範囲を広く取れる特徴があり、キャパシタの小型化に有利となる。一方、本回路は 2 つの受動素子、半導体スイッチが必要なため、部品点数の増加は避けられない。特に、追加インダクタを十分小型にするにはパワーデカップリング回路を高周波で駆動する必要がある上、スイッチング損失の増加が課題となる上、低圧側は大電流が流れるため、追加インダクタの銅損が高効率化の妨げとなる。



(a) 回路構成



(b) 等価回路



(c) 入出力電流と補償電流の関係

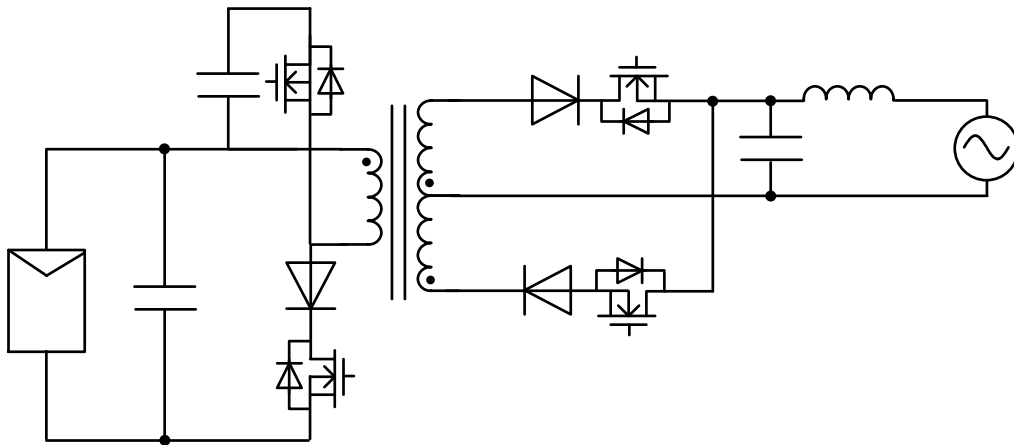
図 2-2 低圧側に DC アクティブフィルタを接続した構成

(文献 (38) A.C. Kyritsis, N/P. Papanikolaou, E.C. Tatakis,; "A novel Parallel Active Filter for Current Pulsation Smoothing on Single Stage Grid-connected AC-PV Modules"より引用)

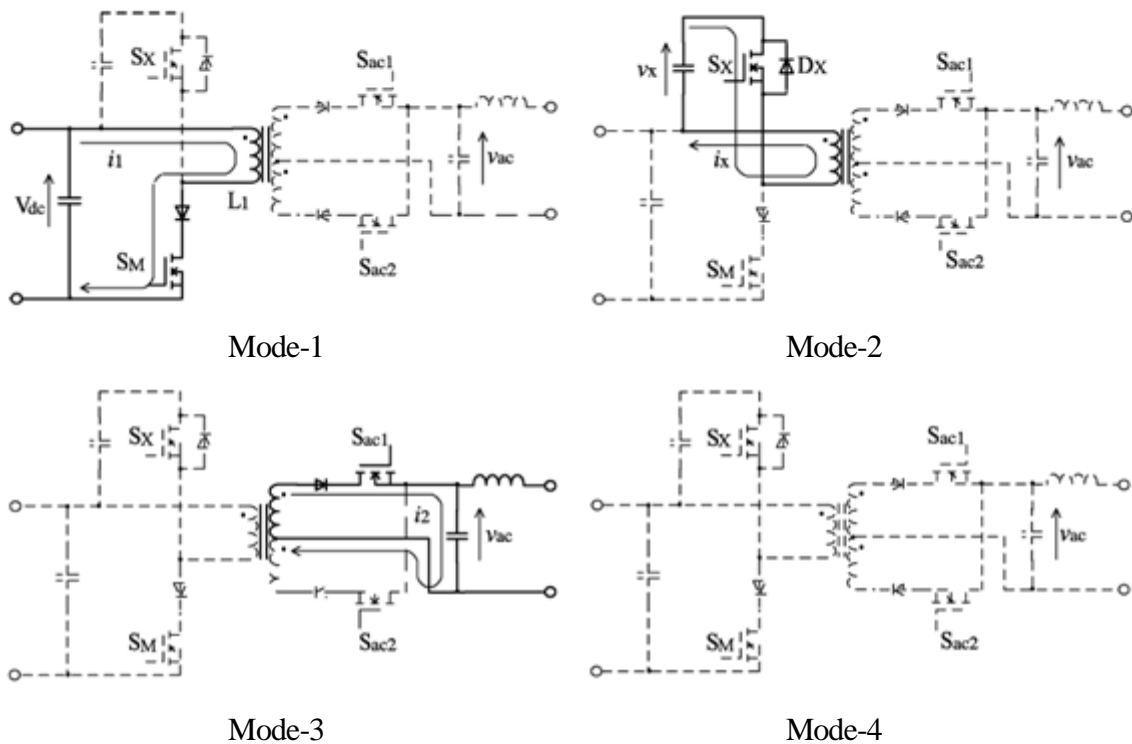
2.3.2 アクティブスナバを応用した方式

図 2-3(a)にアクティブスナバを応用したパワーデカップリング回路, 図 2-3(b)に動作モードを示す⁽³⁹⁾。本方式は昇圧と絶縁, DC/AC 変換を 1 回の電力変換で行うフライバックインバータを基本としている。フライバックインバータはトランス二次側電圧を全波整流状に制御し, LC フィルタで高調波成分を除去した後に系統へ連系する。本方式はフライバックコンバータを用いて構成するため部品点数が少なく, かつ整流器部は系統周波数でスイッチングするため, PWM 駆動と比較してスイッチング損失を大幅に削減できる。しかし, フライバックコンバータはトランスの漏れインダクタンスに蓄えられたエネルギーが一次側半導体スイッチの寄生容量に転移する際, 非常に大きなターンオフサージ電圧が発生するため, RCD スナバやトランススナバといったスナバ回路を併用するのが一般的である。図 2-3 ではスナバ回路の 1 種であるアクティブクランプ回路をパワーデカップリングに応用した方式である。アクティブクランプ回路は寄生容量に対して十分大きなキャパシタをトランスに並列に接続する。図 2-3(b)に示すとおり, 一次側の主スイッチのターンオフ後, デッドタイムを介してアクティブクランプ回路側のスイッチがオンし, クランプキャパシタを充電することでサージ電圧を抑制する。また本方式は単相電力脈動を補償するようにクランプキャパシタを充放電することで, 直流電源側の電流を電源周期レベルで一定値に制御する。これにより, 励磁電流の経路に直列にダイオードは接続しているが, 追加素子は実質 1 個でアクティブパワーデカップリングを実現できる。しかし, 本方式はパワーデカップリング回路がメインのパワーフローに対して直列に接続されるため, 励磁インダクタが全エネルギーを一度蓄える必要がある。そのため, フライバックトランスに蓄積するエネルギーが増加するため, トランス損失の増加が懸念される。

また, クランプキャパシタを用いてパワーデカップリングする場合, クランプキャパシタが小容量になるとクランプ電圧平均値が増加する。つまりパワーデカップリング動作とスナバとしての機能にはトレードオフが存在し, クランプキャパシタを小容量化した場合, クランプ電圧平均値の増加とともにキャパシタ電圧最大値が増加するため, 半導体デバイスに低耐圧素子の適用が困難となる。また, 低圧側は比較的大きな電流が流れるため, 直列に接続したダイオードと半導体デバイスの導通損失の低減が課題となる。



(a) 回路構成



(b) 動作モード

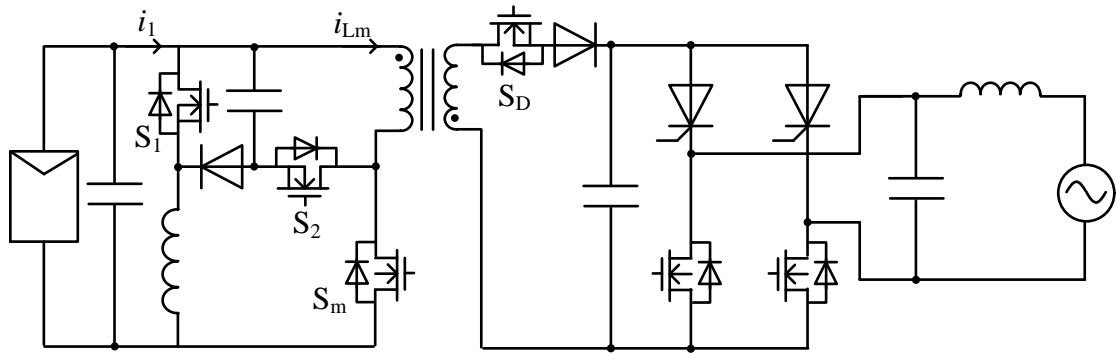
図 2-3 アクティブスナバを応用したパワーデカップリング機能付
フライバックインバータ

(文献 (39) T. Shimizu, K. Wada, and N. Nakamura; "Flyback-type Single-Phase Interactive Inverter With Power Pulsation Decoupling on the DC Input for and AC Photovoltaic Module Systems" より引用)

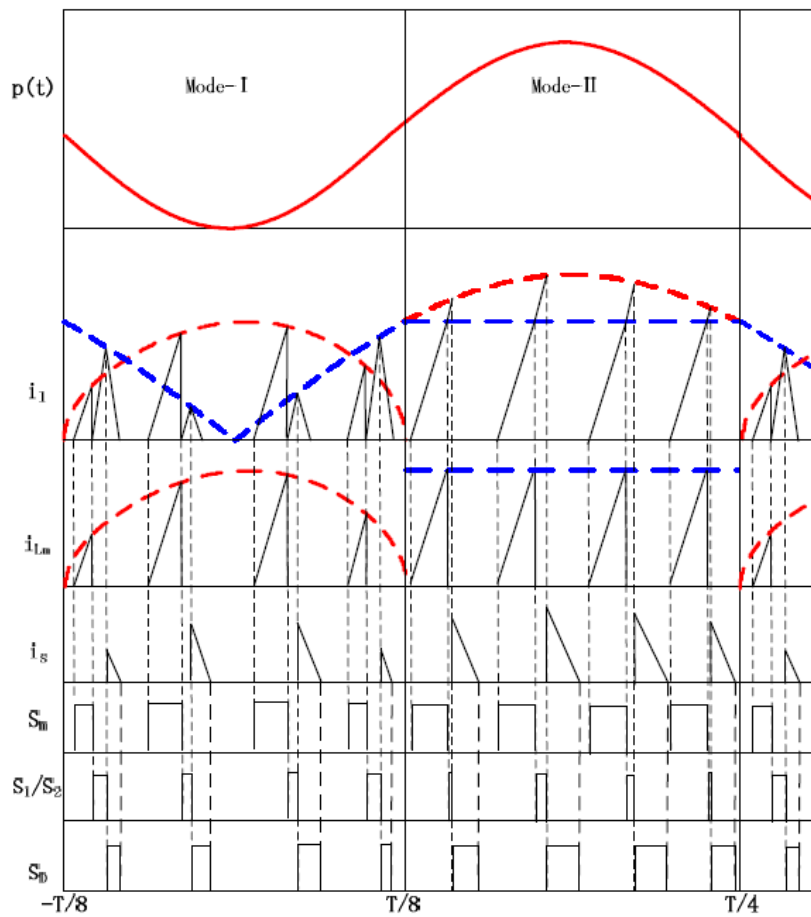
2.3.3 拡張アクティブスナバを用いた方式

図 2-4 にスナバ回路を拡張したパワーデカップリング回路を示す⁽⁴⁰⁾。本方式はアクティブクランプ回路に降圧チョップを接続した構成となる。図 2-3 との動作上の違いは、クランプ回路の充電にフライバックトランスの励磁インダクタンスを用いずに、別途キャパシタの充放電経路を設けている点である。本回路は入力直流電力と単相系統瞬時電力の関係から二つの動作モード(**Mode-1**, **Mode-2**)を有する。入力直流電力が単相系統瞬時電力より大きい領域は **Mode-1** として動作し、パワーデカップリングキャパシタを充電する。一方、入力直流電力が単相系統瞬時電力より小さい領域は **Mode-2** として動作し、パワーデカップリングキャパシタを放電する。各モードで励磁インダクタンスを充電するスイッチングパターン、インバータ側にエネルギーを転送するスイッチングパターンが存在し、これらはフライバックコンバータとしての動作に準拠する。それに加え、**Mode-1** ではデカップリングキャパシタを充電するスイッチングパターン、**Mode-2** ではデカップリングキャパシタを放電する動作を設けることでパワーデカップリングを達成する。

本回路の特徴は、クランプキャパシタ(パワーデカップリングキャパシタ)の充電経路に励磁インダクタンスを用いずに差分電力のみをパワーデカップリング回路で補償する点である。これにより、図 2-3 と同程度の変換器容量、スイッチング周波数の条件で外付けインダクタ含め 1/2 程度のインダクタンスで実現している。しかし、本方式も電圧クランプ用のキャパシタがパワーデカップリング機能とスナバ機能の両方を担っており、キャパシタの小容量化と周辺回路への低耐圧素子適用の両立が問題となる。また、追加部品が大幅に増加するため、電力変換損失の増加と高コスト化が問題となる。近年では次世代半導体デバイスもデバイス選定の視野に入るが、SiC-MOSFET は低圧側に用いるには耐圧の観点からオーバースペックであり、100V 系の Si-MOSFET と比較するとオン抵抗や価格の面でメリットが出ない。GaN は高速スイッチングかつ低耐圧領域での利用が考えられているが、現状のデバイスはオン電圧が低く、誤点弧しやすいという課題があるため、適用が難しい。



(a) 回路構成



(b) 動作モード

図 2-4 アクティブスナバを拡張した回路構成

(文献 (40) D. Li, Z. Zhang, B. Xu, M. Chen, and Z. Qian; "A method of power decoupling for long life micro-inverter"より引用)

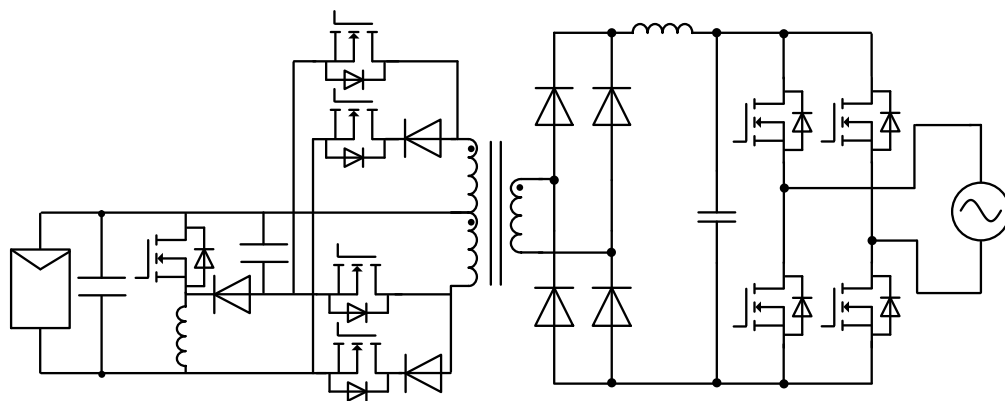
2.3.4 プッシュプルコンバータを用いた方式

図 2-5 にプッシュプルコンバータにデカップリング回路を付与した回路構成を示す⁽⁴¹⁾。本方式は図 2-4 の拡張アクティブスナバをプッシュプルコンバータに適用した方式となる。フライバックコンバータは非常に簡単な回路構成で実現できる一方、トランスを二巻線インダクタとして利用するため、トランス一次側にある程度の励磁電流を流す必要があり、昇圧比が高い用途では電流ピーク値が増加し、銅損、導通損失の増加を招く。また、トランスを 1 象限でしか励磁できないため、トランスの利用率が悪く、大容量化に不向きという欠点がある。一方、プッシュプルコンバータはトランスを 2 象限で励磁できるためトランス利用率が高く、大容量化が容易であるといった特徴を有する。本方式も図 2-4 と同様に入出力の差分電力のみをパワーデカップリング回路で補償するように間欠運転することでパワーデカップリング回路の導通期間を減らし、高効率を維持している。また、フライバックコンバータ同様、二次側のフルブリッジインバータには極性反転動作を適用しており、二次側の半導体スイッチではスイッチング損失がほぼ発生しない。

一方で、プッシュプルコンバータの技術的課題として、トランスの偏磁がある。変圧器を正負で励磁する際、励磁インダクタの充放電期間にアンバランスがある場合、励磁電流平均値がゼロにならないため、励磁電流が増加する。磁束密度が飽和磁束密度を超えた場合、トランスの磁気飽和を起し、最悪の場合機器の破損に繋がる。トランスの偏磁は 2 つの低圧側スイッチのデューティミスマッチが主な原因であり、一方のスイッチのオン期間が長いと、励磁電流にオフセットが生じ、偏磁の発生に繋がる。図 2-5 のパワーデカップリング回路はトランスに接続されるスイッチ数が 4 つと増加し、かつスイッチングパターンがさらに複雑になるため、偏磁対策が難しいといった課題がある。

低圧側補償方式の共通の特徴は、高い昇圧比を確保するために絶縁形の構成にしている点と、二次側の半導体スイッチの動作には極性反転動作を適用している点である。本方式はマイクロインバータのような高い電圧比が要求される用途への適用を想定した例が多い。一方で、極性反転動作は原理的に負荷力率を制御することが困難である。特に近年では系統擾乱時の分散型電源の一斉解列に伴う大停電の防止策として、系統擾乱時においても電力変換器が運転を継続する **Fault Ride Through (FRT)**要件への対応が重要視されており、系統異常時は電力変換器から無効電力を供給することで運転を停止させないように動作させ

る必要がある。しかし、極性反転型の電力変換器は力率を制御できないため、FRT 要件の達成が困難であるといった課題がある。そのため FRT への対応が義務付けられている集中型インバータ方式のような中容量 PCS への適用は難しい。



(a) 回路構成

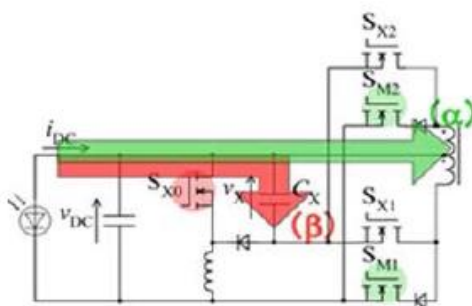


Fig. 7. Power flow on mode I.

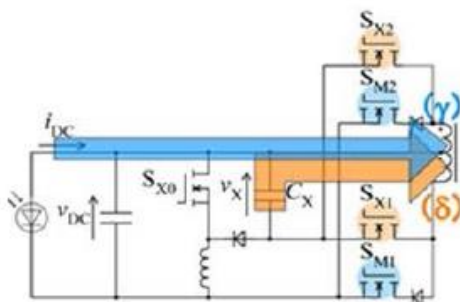


Fig. 8. Power flow on mode II.

(b) 動作モード

図 2-5 プッシュプルコンバータを応用した回路方式

(文献 (41) T. Shimizu, S. Suzuki; "Control of a high-efficiency PV inverter with power decoupling function" より引用)

2.4 直流中間側補償方式

本節では直流中間側(高圧側)にアクティブパワーデカップリング回路を付与する方式について述べる。本方式は非絶縁形の電力変換器の検討が多い。

ここで、2014年に開催された IEEE と Google 共催の「Little Box Challenge」では、2kVAの電力変換容量を持つ単相 DC/AC コンバータをパワー密度 50 W/立法インチメートル内に収め、かつ 95%以上の電力変換効率を有する電力変換器が製作された。本コンテストにおける、技術的焦点の一つが直流コンデンサの小型化であり、本コンテストで扱われたアクティブパワーデカップリング技術は直流中間部に接続する方式が多く、様々な回路方式での評価が行われた。Little Box Challenge において、昇圧用の DC/DC コンバータは議論されていなかったが、直流電圧側のレギュレーションが 450V のため、以降で取り上げる各種回路方式については直流中間側補償方式として位置付けている。

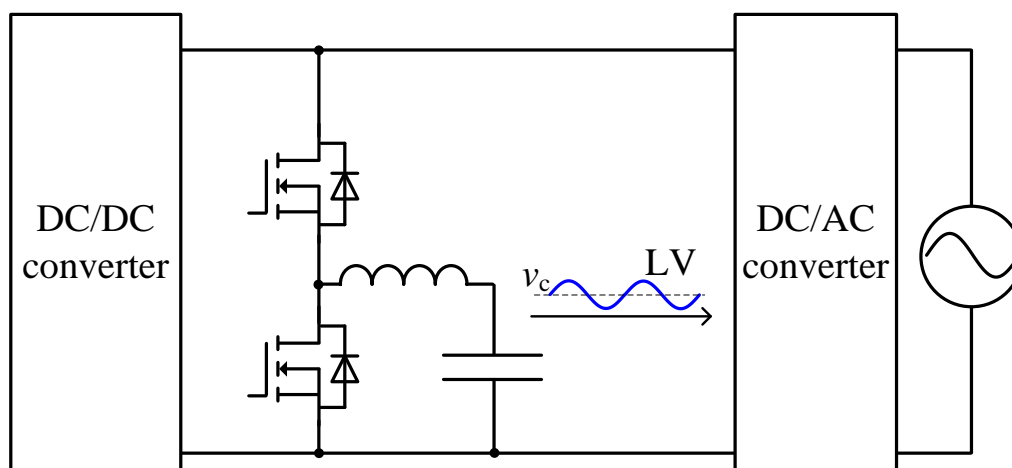
2.4.1 昇圧/降圧形 DC アクティブフィルタ

図 2-6 に昇圧形、または降圧形の DC アクティブフィルタを接続した方式を示す⁽⁴²⁾。DC アクティブフィルタは直流部であれば低圧部でも高圧部でも適用することができる。しかし、低圧部の DC アクティブフィルタを用いる場合、デカップリングコンデンサの小容量化に伴い、低耐圧素子の適用が困難になるといった課題が存在した。一方、高圧側に DC アクティブフィルタを配置する場合、高耐圧な電圧定格を有する半導体デバイスの使用が前提となるため、本方式との親和性が高い。200V_{rms}の単相系統に接続する場合は最低でも 300V 以上が印加される。これまで、部品選定の選択度としては 500V 耐圧系の Si-MOSFET か、IGBT が主流であった。しかし、高耐圧の Si-MOSFET は低圧の Si-MOSFET と比較して、寄生ダイオードのリカバリ特性が非常に悪く、ハードスイッチング動作下ではスイッチング時に大きなサージ電圧が発生する問題がある。一方、IGBT はスイッチング素子の特性上リカバリが発生しづらいが、高周波化が難しく、インダクタが大型化しやすい課題があった。しかしこれらの問題は SiC-MOSFET や GaN の登場により解決されつつある。SiC-MOSFET は高耐圧かつ低オン抵抗という特性を有し、かつリカバリが原理的に発生しない。また IGBT と比較して高周波で駆動できるため、インダクタの小型化が可能である。

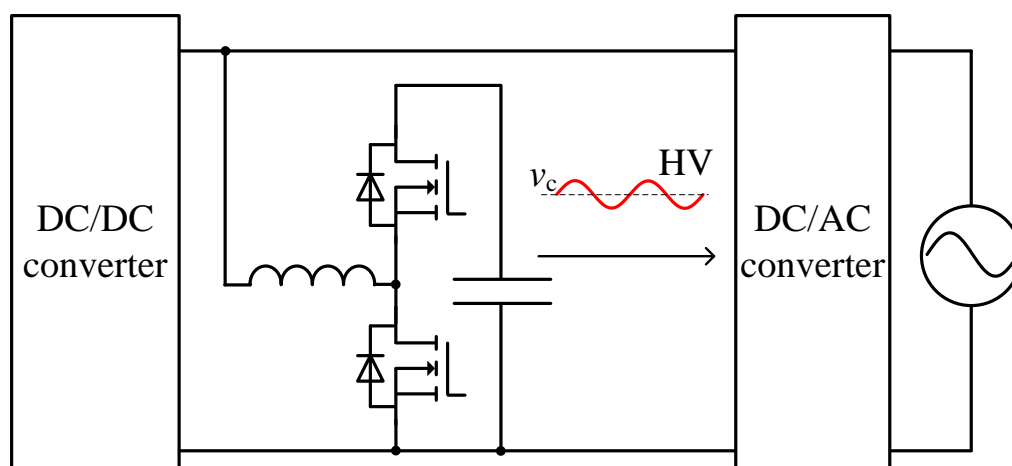
近年では 650V 系の SiC-MOSFET や GaN が製品化されており，単相系統連系用途の電力変換器への適用がより進むと考える。

昇圧形の DC アクティブフィルタはデカップリングキャパシタ電圧を昇圧できるため，パワーデカップリングキャパシタ電圧リップルの制御範囲が広く，降圧形に対して小容量化が容易である。一方で，パワーデカップリング回路には高耐圧素子が必要となるため，特にキャパシタは部品選定次第で大型化しやすい。

一方，降圧形 DC アクティブフィルタは電圧制御範囲が狭いため，小容量化の面では昇圧形と比較して不利となる。一方で，昇圧形と比較して周辺素子の低耐圧化が容易である。



(a) DC アクティブフィルタ (降圧形)



(b) DC アクティブフィルタ (昇圧形)

図 2-6 DC アクティブフィルタを接続した構成

2.4.2 ブリッジ形アクティブフィルタ，スイッチドキャパシタ形パワーデカップリング回路

図 2-7, 図 2-8 にブリッジ形のアクティブパワーデカップリング回路を示す⁽⁴³⁾。ブリッジ形のアクティブフィルタは交流でエネルギーストレージに対する充放電を行う。DC アクティブフィルタと比較して，4 象限でキャパシタ，インダクタを充放電できるため利用率が高く，最も受動素子を小容量化しやすい。電圧制御範囲は双方において降圧形電力変換器となるため，フルブリッジ，ハーフブリッジ共に直流中間電圧以下となる。一方で，本方式は最も部品点数が増加し，回路構成が煩雑化しやすい。また，本方式では各レグを構成する半導体スイッチの損失低減が課題となる。パワーデカップリング制御のためには追加インダクタに対する電流制御が必要となるが，十分な制御性を担保するために PWM 駆動が前提となる。そのため各アームで発生するスイッチング損失の低減が課題となる。電流制御性能を維持できる範囲で駆動周波数を低減することでスイッチング損失の低減は可能だが，追加インダクタが大型化しやすい。

図 2-9 にスイッチドキャパシタ形のパワーデカップリング回路を示す⁽⁴⁴⁾。パワーデカップリングキャパシタを多数段に分割し，スイッチングパターンによって各キャパシタ間で充放電を制御する。本回路の利点は大型なインダクタを用いることなく直接電圧を制御でき，かつ並列多段数を増加させるのみで容易に 1 個当たりの静電容量を低減できる点である。また回路構成自体も各スイッチドキャパシタの積み重ねで良いため，シンプルとなる。しかし，スイッチドキャパシタは回路内にインダクタのような電流制限素子を有さないため，スイッチングのタイミングごとに大きな di/dt を有するラッシュ電流が発生し，半導体スイッチに大きな電流ストレスが加わる。また，本方式もブリッジ形と同様に部品点数が大幅に増加する。

以上より，直流中間側補償方式は，低圧側補償方式と比較してデカップリングキャパシタの電圧制御範囲を広く確保することができるため，小容量化に最も有利となる。また多くの方式はパワーデカップリング制御を独立に達成できるため，他制御に対するトレードオフを回避できる。一方で，本方式は別途パワーデカップリング回路を付与する必要があり，部品点数が最も増加しやすい。

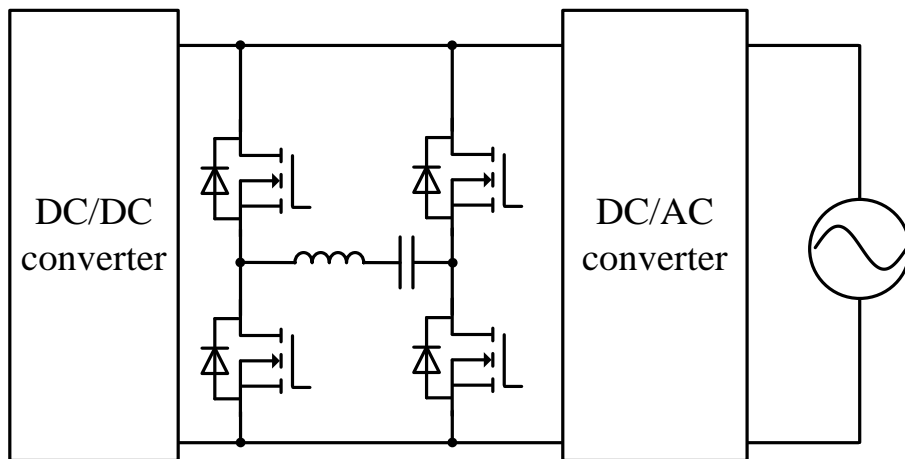


図 2-7 フルブリッジ形

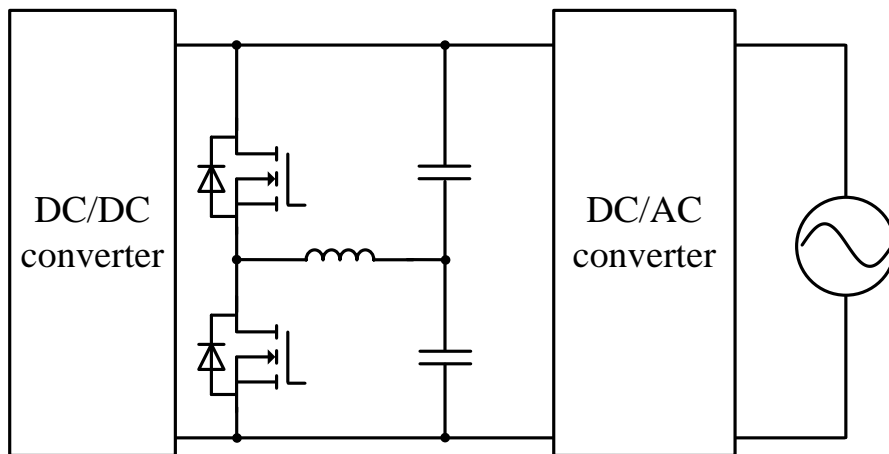


図 2-8 ハーフブリッジ形

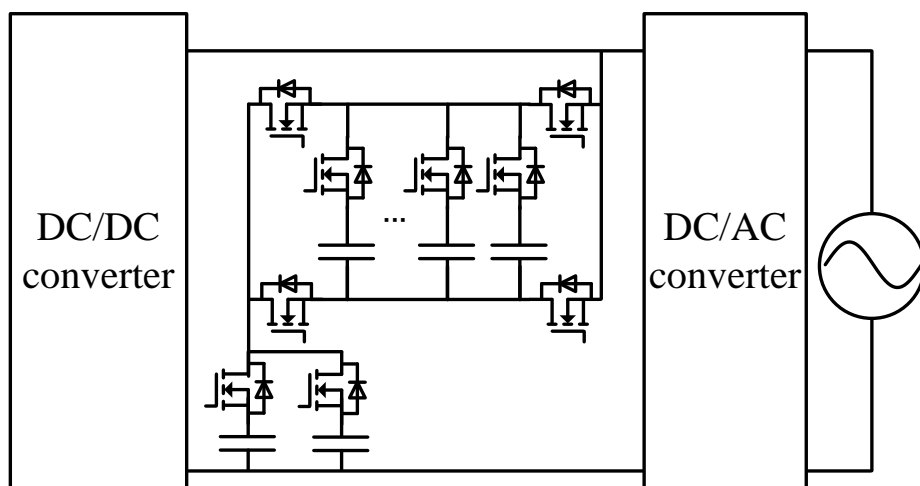


図 2-9 スタティックスイッチドキャパシタ形

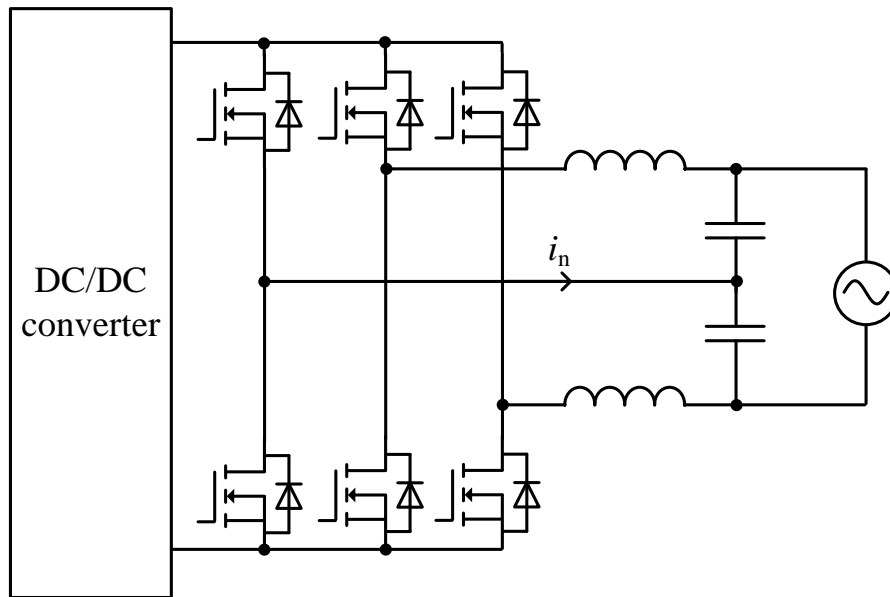
2.5 AC 側補償方式

本節では系統連系インバータ側にアクティブパワーデカップリング機能を付与する各方式について、その構成と特徴を述べる。本方式はインバータとパワーデカップリング回路を統合する方式が多く、1 ステージで実現できる AC/DC 変換用途での検討が多い。

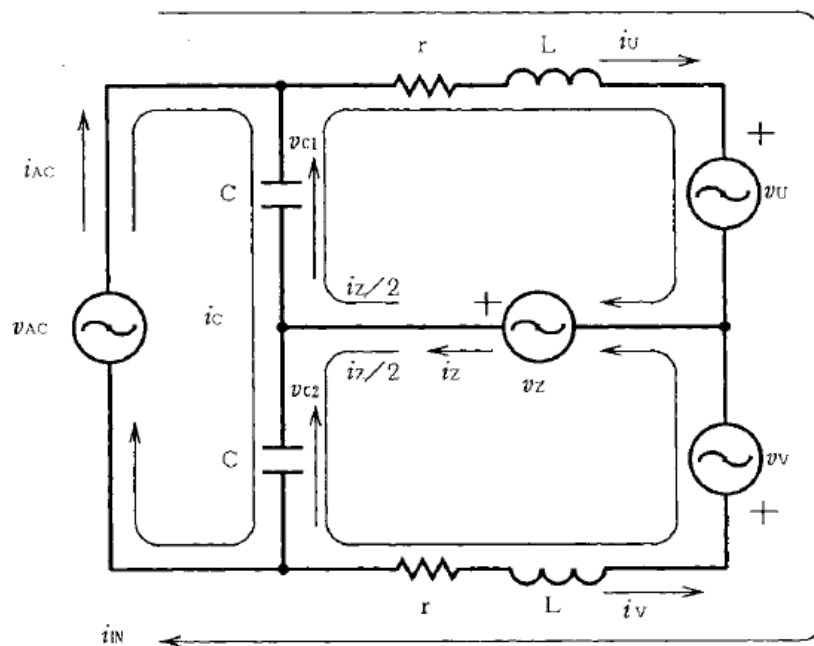
2.5.1 出力フィルタ利用方式

図 2-10 に三相インバータの 1 レグを高調波フィルタの中性点に接続した方式を示す⁽⁴⁵⁾。本方式は出力フィルタキャパシタを 2 分割し、中性点電流(図 2-10 中 i_n)を系統周波数の 2 倍周波数で制御することで出力フィルタキャパシタをパワーデカップリング用のストレージとして利用する。本方式は高調波フィルタのキャパシタをパワーデカップリングに利用できるため、追加素子はレグを構成する半導体スイッチ 2 つのみとなる。図 2-10(b)の等価回路より、上下の閉ループ間を中性点電流が還流し、フィルタキャパシタを充放電する。ここで、中性点電流制御にはバランス制御は用いていないため、上下間のアンバランスを防止するために、各線路インピーダンスは同一となるように設計する必要がある。また各フィルタキャパシタ電圧の電圧制御範囲は直流中間電圧に依存し、電圧制御範囲の拡大にはある程度直流中間電圧を高く設定する必要がある。本方式は出力フィルタを利用できるため部品点数が削減できる一方、高調波フィルタとしての設計に制限がある。電圧制御範囲の観点からフィルタキャパシタとしては比較的大容量なキャパシタを用いる必要があり、キャパシタの進み電流による力率悪化が懸念される。また追加レグも PWM で駆動するため、スイッチング損失の増加が課題となる。

図 2-11 に出力フィルタキャパシタの接地点を直流側と共有したパワーデカップリング方式を示す⁽⁴⁶⁾。本方式は PI 制御を用いてディファレンシャルモード電流とコモンモード電流を個別に制御する。連系インダクタとフィルタキャパシタ間に流れるコモンモード電流を単相電力脈動補償に利用することで直流側の電力を一定にする。本方式の特徴は出力フィルタキャパシタが 2 つ必要なものの、追加の半導体スイッチ、受動素子はほぼ必要ない。しかし、出力フィルタをパワーデカップリングに利用する点は図 2-10 と同様であり、高調波フィルタ設計が難しい。また非絶縁構成の場合、フィルタの接地点が直流側の基準電位と共通のため、漏れ電流対策が課題となる。



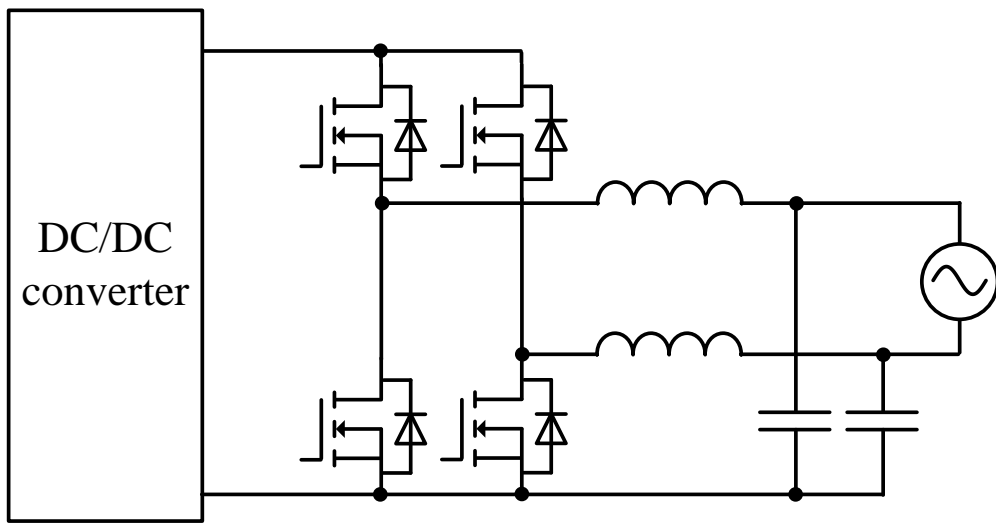
(a) 回路構成



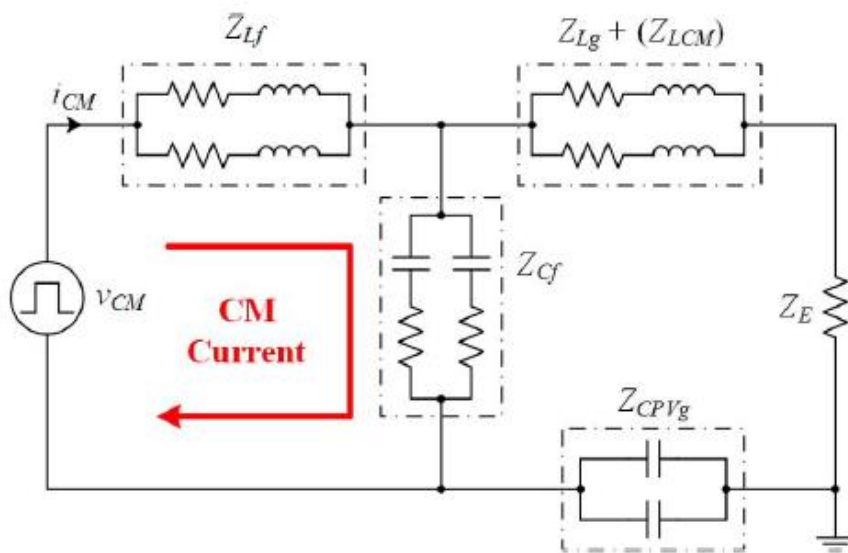
(b) 等価回路

図 2-10 三相インバータ応用方式

(文献 (45) K. Tsuno; T. Shimizu; K. Wada; K. Ishii; "Optimization of the DC ripple energy compensating circuit on a single-phase voltage source PWM rectifier" より引用)



(a) 回路構成



(b) 等価回路モデル

図 2-11 出力フィルタ利用形

(文献 (46) Y. Tang; W. Yao; P. C. Loh; F. Blaabjerg.; "Highly Reliable Transformerless Photovoltaic Inverters With Leakage Current and Pulsating Power Elimination" より引用)

2.5.26 スイッチ単相インバータ方式

図 2-12 に各レグに半導体スイッチを 1 つ追加し、インダクタとキャパシタを接続したアクティブパワーデカップリング回路を示す⁽⁴⁷⁾。本方式は U 相と V 相の上アームをインバータ制御，下アームをパワーデカップリング制御，中間スイッチをその両方に利用することでスイッチングの自由度を確保している。本方式は図 2-10 の方式の直列形構成となる。本回路はデカップリングキャパシタと出力フィルタキャパシタを完全に分離して配置するため，高調波フィルタ設計とパワーデカップリング動作のトレードオフは発生しない。しかし，本方式はスイッチを直列に配置する必要があるため，導通損失の増加が懸念される。また，本方式はインバータ制御に用いるデューティの一期間をパワーデカップリング制御に利用するため，パワーデカップリング制御側の電圧制御範囲を拡大した場合，インバータ制御で利用できるデューティが制限される。これにより電圧制御範囲を大きく取れないため，パワーデカップリングキャパシタの小容量化には限界がある。また，中間スイッチはインバータ制御とパワーデカップリング制御の両方に利用するため，スイッチング回数が多く，スイッチング損失の増加が懸念される。

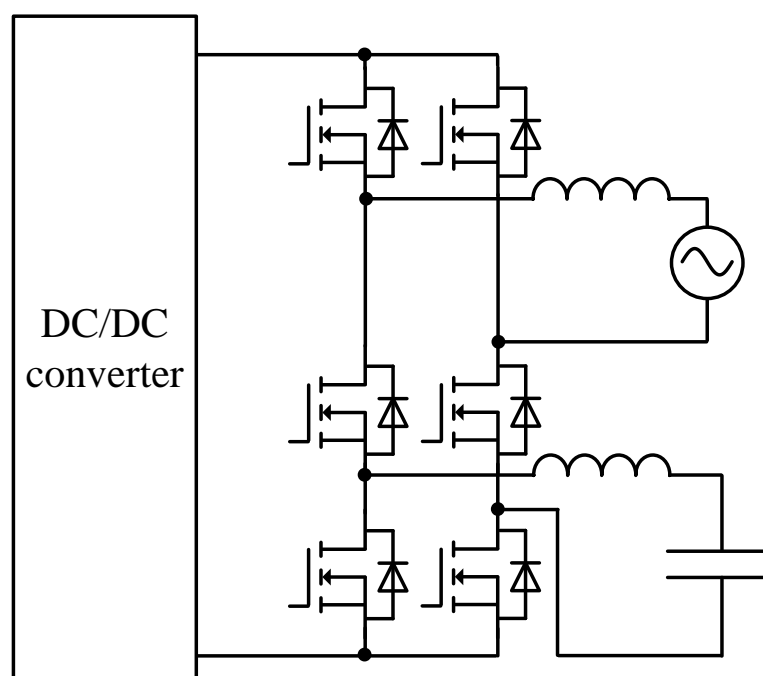
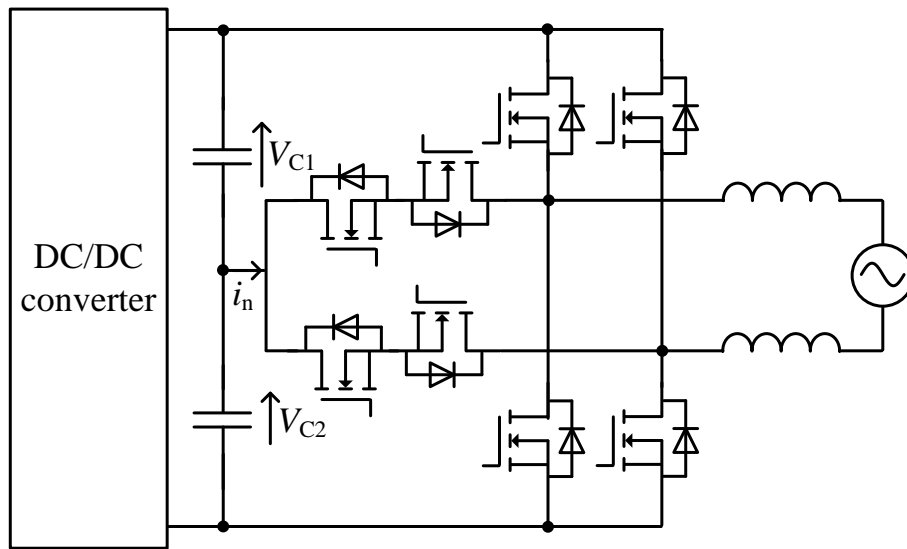


図 2-12 直列スイッチ形構成

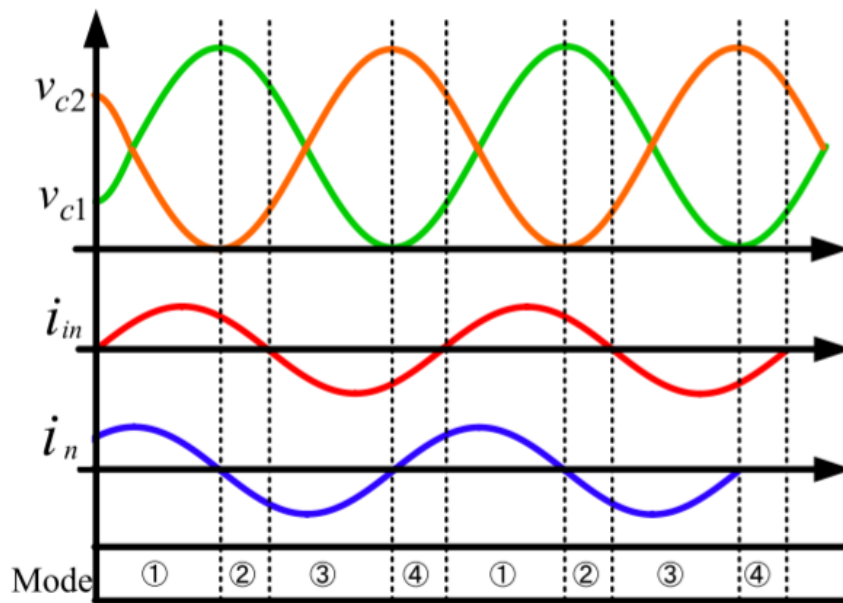
2.5.3 T-type インバータ方式

図 2-13 にマルチレベルインバータの一方式である ANPC にアクティブパワーデカップリング機能を付与した方式を示す⁽⁴⁸⁾。本方式はインバータ出力電圧のレベル数を増やすことで出力高調波を低減し、高調波フィルタを小型化可能である。さらに本回路は中性点電流を直接制御できるため、図 2-10 の方式と同様に中性点を有する直流中間コンデンサをパワーデカップリングに流用する。単相電力脈動を補償するように中性点電流を制御することで、直流中間コンデンサを充放電し、小容量化する。本方式も図 2-12 と同様に、インバータの構成要素のみでアクティブパワーデカップリングを行うため、追加素子は不要となる。ANPC 方式は追加素子無しでインバータ動作とアクティブパワーデカップリングを両立できるが、本方式は中性点電流を制御できる条件が限定的であり、完全にパワーデカップリングを行うことができない。したがって直流中間キャパシタの小容量化には限界がある。PI 制御を用いてキャパシタ電圧を積極的に制御することもできるが、デカップリング制御がインバータ出力電流制御系に対して外乱となるため、インバータ出力電流ひずみ率が増加する。このように、ANPC 方式ではアクティブパワーデカップリング動作と系統連系動作にトレードオフが存在する。

以上より、AC 側補償方式は付与するアクティブパワーデカップリング動作が系統連系性能に影響を与えるケースが多い。そのため、出力フィルタを利用する方式はアクティブパワーデカップリングにフィルタキャパシタを流用するため、フィルタキャパシタには通常の LC フィルタ設計に対して、比較的大きな静電容量が要求される。また、図 2-12 の方式は電流の基準電位が交流側と直流側で共通化されているため、系統側の対地間対地浮遊容量で発生する漏れ電流が低圧側に流れやすい。ANPC や 6 スイッチ単相インバータ方式は系統連系制御とパワーデカップリング制御にトレードオフが存在するため、入力高調波(電源周波数の 2 倍周波数成分)抑制とインバータ出力電流高調波抑制の両立が大きな課題となる。



(a) 回路構成



(b) 動作モード

図 2-13 ANPC 方式を応用したパワーデカップリング回路

(文献 (48) 阿部充庸, 芳賀仁, 近藤正示 ; 「中性点電位制御による NPC 型単相整流器のパワーデカップリング法」より引用)

2.6 各パワーデカップリング方式とパッシブ方式の比較

図 2-14 にアクティブパワーデカップリング方式, およびパッシブ方式の特性比較を示す⁽⁴⁹⁾⁻⁽⁹¹⁾。パッシブ方式に対して, 従来のアクティブパワーデカップリング方式は特に電力変換効率の観点からは不利となる。パッシブ方式は大容量コンデンサのみで構成できる一方, アクティブパワーデカップリング方式では追加回路で発生する損失が無視できないためである。

パワーデカップリング回路方式毎の特性に着目すると, 低圧側補償方式では絶縁形電力変換器をベースとしているため, トランス部の損失が大きく, 電力変換効率は他方式と比較すると低い。特にフライバックコンバータを用いた方式は動作上励磁電流を大きく設計する必要があり, 銅損, および導通損失の低減が課題となる。プッシュプルコンバータを用いた方式はトランスを変圧器として利用するためトランス利用率が高く, また励磁インダクタンスを大きく設計することで励磁電流による損失を低減できる。しかし, 昇圧比が高い場合は低圧側の導通損失が大きく, パワーデカップリング回路を低圧側に配置する場合, 追加素子で発生する導通損失が課題となる。低圧側補償方式の入出力高調波に関して, 入力高調波(直流側)についてはパワーデカップリング回路で十分補償できる一方, 出力高調波(系統側)は不利となる。これはインバータ回路を極性反転回路として動作させるためである。インバータ回路は系統周波数でスイッチングするため, PWM 方式と比較してスイッチング回数を大幅に低減でき, スwitching 損失はほぼゼロとしてみなすことができる。しかし極性反転回路は力率 1 を前提に動作するため, 検出遅延や力率の低下が発生した場合, 系統電圧ゼロクロス付近において系統極性に同期した極性で転流動作ができなくなり, ひずみが増加する。

直流中間側補償については系統連系制御とパワーデカップリング動作を独立に制御するため, 入出力高調波を良好に低減できる。一方で, 本方式はパワーデカップリング回路を独立に有するため, 部品点数増加の割合が最も大きくなる。

AC 側補償方式は系統連系インバータをアクティブパワーデカップリングとして流用できるため, 部品点数を抑えられる。しかし, 本方式は系統連系制御とパワーデカップリング制御を分離できない方式が多く, 入力高調波の低減と出力高調波低減にはトレードオフが存在する。

一方で、図 1.8(c)のような分散型系統連系システムのような要求される入出力電圧比が高い場合、絶縁形電力変換器での検討が必要である。この場合は低圧側補償方式で用いられる絶縁形回路方式での検討が必要になるが、特に低コスト化の観点から部品点数を削減することは重要である。フライバックコンバータは少ない部品点数で構成できること自体がコンバータの特徴であるため、アクティブパワーデカップリング方式の適用による回路構成の煩雑化はフライバックコンバータを採用する利点を損ないかねない。また本方式においてトランスの漏れインダクタンスと低圧側に配置するスイッチの寄生容量によるサージ電圧対策は電力変換性能に大きく影響する。パワーデカップリング回路をアクティブスナバに付与する図 2-10 の方式ではクランプキャパシタで十分に単相電力脈動補償を行うためには電圧制御範囲を広く確保する必要がある。しかし電圧制御範囲の拡大にはクランプ電圧平均値を増加させる必要があるため、低圧側に用いる素子耐圧を上げる必要がある。高耐圧 MOSFET は出力容量が大きいいため、サージ電圧対策が難しくなる。以上より、低圧側補償方式においてはパワーデカップリング動作とスナバ動作のトレードオフを回避する手法が必要となる。

図 2-15 に本研究でターゲットとする技術領域を示す。アクティブパワーデカップリング方式の課題は大別して、1) 電力変換効率低下、2) 回路構成の煩雑化、3) 制御性能の悪化、4) 長寿命化設計の確立などが挙げられる。特に電力変換効率の低下や回路構成の煩雑化は上述した課題を含むほか、価格の面からパッシブ方式に対する競争力を大きく低下させる。電力変換効率の改善手法については共振を用いたソフトスイッチング方式の適用も多くの検討事例があるが、共振用の補助回路を別途接続する必要があるうえ、制御自由度や動作条件が限定的となりやすい問題がある⁽⁹²⁾。

また、系統連系のための出力電流制御や電圧制御用にフィードバック制御系を構築するうえで、制御対象となるキャパシタやインダクタのインピーダンスを小さく設計した場合、PI 制御器のゲインが上げられないために十分な外乱抑圧性能を担保できず、外乱に対する応答性の悪化が懸念される。これについては外乱オブザーバを用いた外乱補償法が報告されている。外来オブザーバが外乱成分を抽出し、それをフィードフォワードすることで外乱に対する制御器の安定化を図ることができる。しかし、これまでに過渡応答性の評価に着目した論文は少ない。

長寿命化設計には関連して、信頼性評価やMTBF、加速試験などがある。信頼性評価では素子ごとに発生する損失(熱)を計算的に導出し、次にモンテカルロ-シミュレーションを用いて寿命に起因する様々な要因に対して動作不良(熱などの要因による部品の破損)となる条件を試算する。本過程を数回サンプリングし、最終的にワイブル分布を用いてその電力変換器の寿命を統計的に評価する方法が太陽光インバータを対象に報告されている⁽⁹³⁾。しかし、アクティブパワーデカップリング方式における検討例は少なく、長寿命化に対する効果については不明瞭である。また、部品点数の増加自体が電力変換器故障のリスクを高める可能性がある⁽⁹⁴⁾。文献 94 内では電力変換器の故障する部品の割合を示しており、電解コンデンサが最も高い(30%)ものの、半導体デバイスは 21%を占めている。したがって、信頼性向上の観点では、アクティブパワーデカップリング方式においても部品点数の増加は許容できない。

本研究ではアクティブパワーデカップリング方式において電力変換性能向上の妨げとなる追加部品の削減に主眼を置き、新しいアクティブパワーデカップリング手法を提案する。またこれまでの3方式のアクティブパワーデカップリング特有の課題は以下のようになる。

- 1) 低圧側補償方式-スナバ性能とパワーデカップリング動作のトレードオフ
- 2) 直流中間側補償方式-部品点数の大幅な増加
- 3) AC 側補償方式-系統連系性能とパワーデカップリング動作のトレードオフ

1)~3)を踏まえ、直流中間側補償方式は部品点数の削減が可能であれば、その他性能との両立が容易であることがわかる。したがって本研究で提案するアクティブパワーデカップリング手法は高圧直流側にパワーデカップリング機能を付与し、かつ部品点数増加させることなくこれを実現することで各パワーデカップリング回路の問題点を克服しつつ、パッシブ方式に対して不利となる電力変換効率、回路構成の煩雑化の解決を目指す。

	主な回路方式	電力変換容量	電力変換効率	出力電流 高調波	入力 高調波	追加部品 数	デカップリング キャパシタ容量
アクティブ方式	低圧側補償 方式 フライバックコンバータ フォワードコンバータ プッシュプルコンバータ	小 (~W)	×	△	○	△	○
	直流中間側 補償方式 DCアクティブフィルタ フルブリッジ形 ハーフブリッジ形	中~大 (~kW)	○	○	○	×	○
	AC側補償 方式 フィルタ利用形 中性点電流制御方式	中~大 (~kW)	○	△	△	○	○
	パッシブ方式	小~大	◎	○	○		×

↑ ↓
アクティブ方式で改善すべき性能

図 2-14 各パワーデカップリング方式の比較

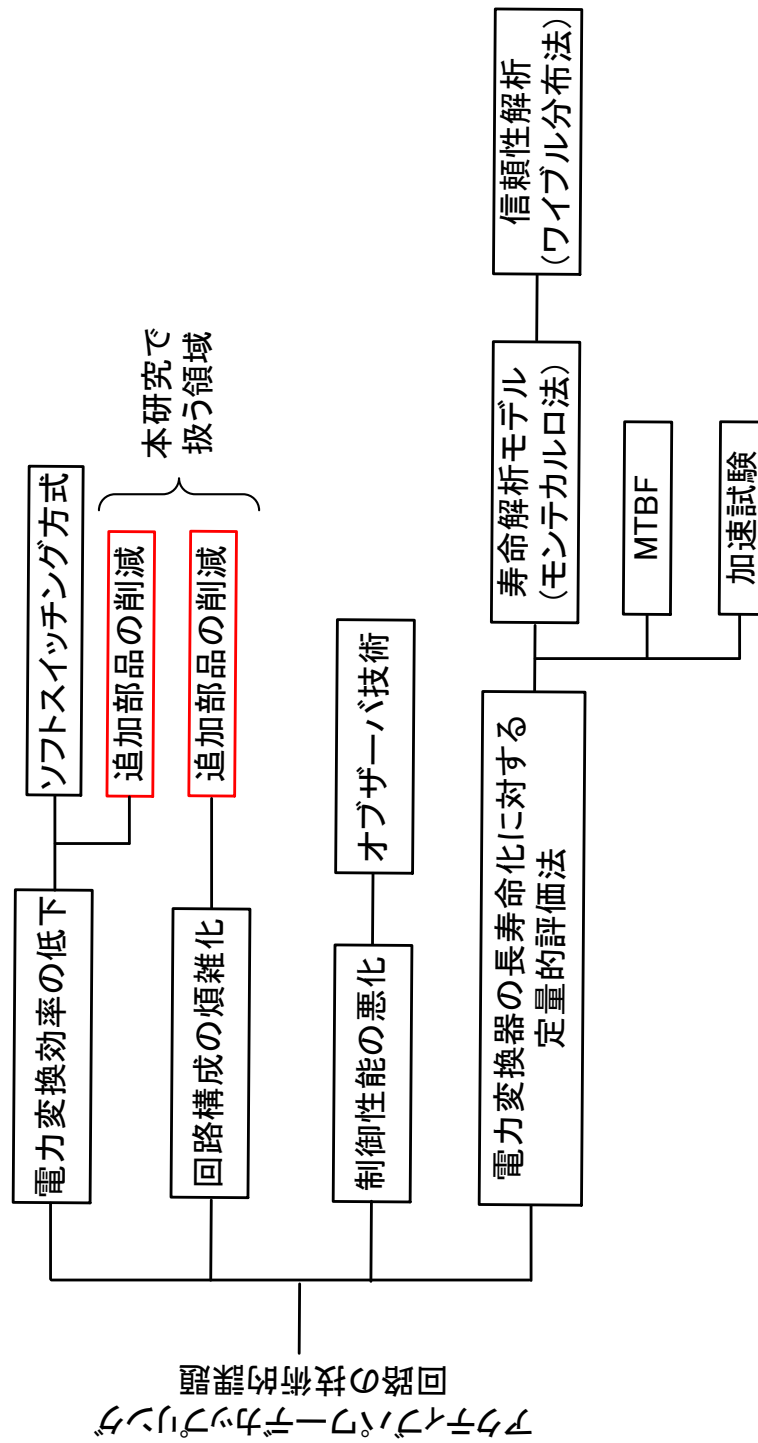


図 2-15 本論文で扱う技術的領域

2.7 内包する電流源と電流形電力変換動作を用いた電圧形アクティブバッファの適用

本節では本論文で提案する新しいアクティブパワーデカップリング手法について述べる。

直流-単相交流電力変換器において、昇圧動作を行うためには系統連系インバータの前段に DC/DC コンバータを接続する必要がある。提案法は DC/DC コンバータが本来有する昇圧動作に加え、アクティブパワーデカップリングとしての機能を有することで、別途追加回路を必要とせずパワーデカップリング用の受動素子を小容量化することをコンセプトとする。また、需要に応じて本コンバータは非絶縁形もしくは絶縁形 DC/DC コンバータの運用が想定される。非絶縁形は安価かつ高効率にコンバータを設計できる。一方で漏れ電流対策や、商用トランスレス化を目的とする場合は、絶縁形が有利となる。このように、用途に応じて 2 種類の DC/DC コンバータが要求されるため、本論文では非絶縁形と絶縁形 DC/DC コンバータの 2 種類を中心に議論する。

1) 非絶縁形 DC/DC コンバータ

図 2-16(a)に昇圧チョップの動作モード図を示す。非絶縁形 DC/DC コンバータでは、最も一般的な昇圧チョップ回路と、その応用回路である電流制御形フライングキャパシタ DC/DC コンバータを検討する。昇圧チョップは部品点数が少なく、簡単な制御で昇圧動作を実現できる。昇圧チョップは電源に対して直列に昇圧インダクタを配置し、2 つの半導体スイッチを用いて、1) 昇圧インダクタ充電(S1:オン, S2:オフ), 1) 昇圧インダクタ放電(S1:オフ, S2:オン)の動作モードを取る。電源とインダクタが直列に構成された本回路はインダクタ電流に対して PI 制御を用いることで直流側の電流を直接制御する制御電流源としてみなすことができる⁽⁹⁵⁾。本論文では本特性に着目し、昇圧チョップが有する電流源と各スイッチによる電力変換動作を用いて直接パワーデカップリング用のキャパシタを充電する手法を提案する。

図2-16(b)に電流制御形フライングキャパシタ DC/DC コンバータの動作モード図を示す。電流制御形フライングキャパシタ DC/DC コンバータは昇圧チョップをマルチレベル方式として応用した回路方式である。本回路は昇圧用のエネルギー蓄積要素に昇圧インダクタ

とフライングキャパシタの2つを有する。これにより、高い昇圧比を実現することができる。また、各半導体デバイスに印加される電圧を段数に応じて低減することができるため、低耐圧素子の利用が可能となる。本回路の基本動作は昇圧チョッパと共通点が多く、電源と直列に昇圧インダクタを配置する。そこで本論文ではフライングキャパシタ DC/DC コンバータが有する制御電流源と各スイッチング素子の動作をパワーデカップリングに利用する。これにより追加素子を用いることなく直流中間コンデンサを大幅に小型化する手法を提案する。

2) 絶縁形 DC/DC コンバータ

図2-16(c)に絶縁共振形コンバータの等価回路図を示す。絶縁形 DC/DC コンバータでは、絶縁共振形フルブリッジ(ハーフブリッジ)コンバータと、フライバックコンバータを検討する。絶縁共振形 DC/DC コンバータは一次側、もしくは二次側にインダクタとキャパシタからなる共振タンクを接続し、共振現象を利用することゼロ電圧スイッチング(ZVS)、ゼロ電流スイッチング(ZCS)を達成する。そのためスイッチング損失を大幅に低減でき、高周波駆動によるトランス小型化が可能である。ここで、負荷に対して直列に接続する場合は直列共振となり、共振電流のゼロ付近でスイッチングを行うことで ZCS 動作となる。

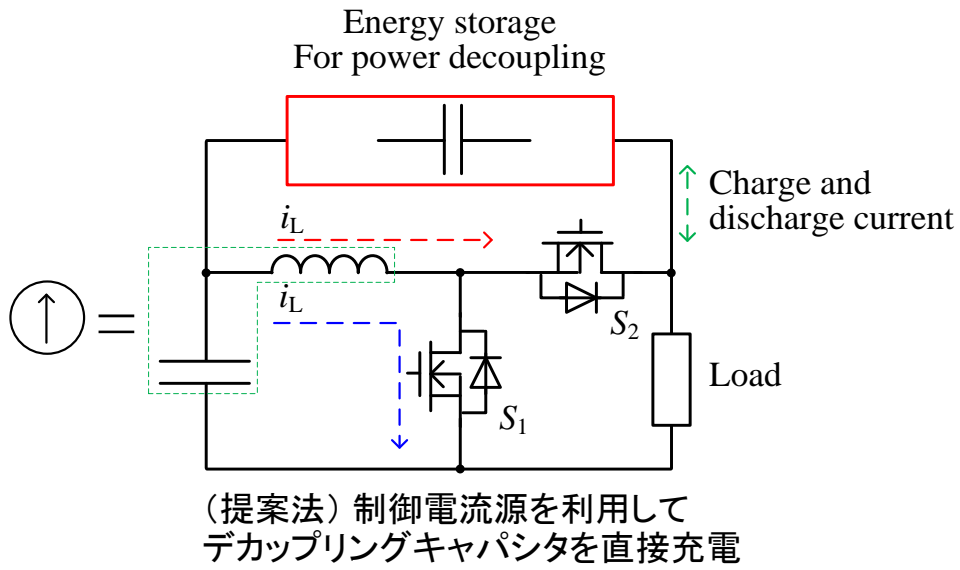
直列共振を用いた等価回路では、電圧形インバータから生成される矩形波状の交流電圧が励磁インダクタンスを含む LLC 共振回路に印加される。ブリッジ形の DC/DC コンバータでは一般的に励磁インダクタンスを大きく設計し、磁気抵抗を小さくすることで励磁電流を抑える。ここで、同じ共振回路である LCC 直並列共振コンバータは励磁インダクタに並列に共振キャパシタを接続する。この時、負荷側に対しては電圧形での出力となるため⁹⁶⁾、負荷側には直列にインダクタが必要となるが、LLC 直列共振回路では一次側には共振電流と励磁電流、二次側には等アンペアターンの法則により正弦波状の共振電流が流れる。

本論文では LLC 直列共振形コンバータにおける一次側コンバータ-トランス間を電流源とみなし、トランス二次側に対して直列にパワーデカップリング用のキャパシタを接続するスイッチングパターンを整流器側で実現することで、共振電流を用いて直接これを充電する手法を提案する。ここで、低圧側は電圧形インバータを接続しているため、整流器は電流形動作となる。また、LLC 共振形コンバータは共振周波数に対してオープンループで

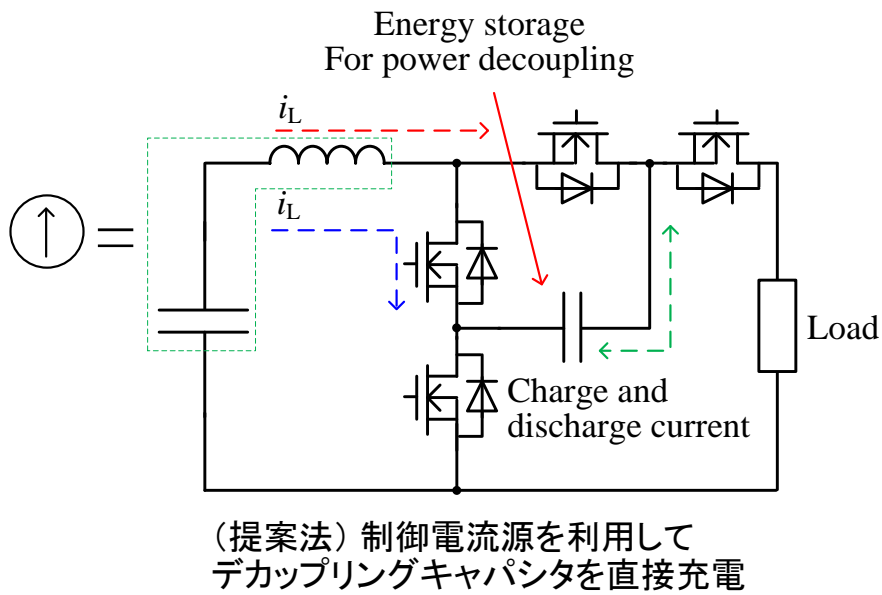
駆動されるため、絶縁共振形 DC/DC コンバータ単体では電力の制御を行うことができない。そのため、通常は電力制御用の電流制御形チョッパが別途必要となり、系統連系インバータを含めると3回の電力変換回数が必要となる。そこで本論文では後段のインバータに電流形インバータを採用することで直接出力電力を制御する。これにより別途昇圧チョッパを接続する必要が無く、電力変換回数を実質1回で実現できる。ただし、電流形インバータは力率1での動作が前提のため、FRTへの対応が難しい。したがって競合ターゲットとしては低圧側補償方式で検討されている極性反転型の電力変換器となる。

図 2-16(d)にフライバックコンバータの等価回路を示す。フライバックコンバータはブリッジ形の絶縁形電力変換器とは異なり、トランスを二巻線インダクタ(フライバックトランス)として利用する。そのため、動作としては磁気抵抗に一旦エネルギーを蓄積し、その後負荷側には磁気抵抗から蓄えたエネルギーを電流として出力する。フライバックコンバータの動作モードには励磁電流が連続となる電流連続モード(CCM)、不連続動作モード(DCM)、境界動作モード(BCM)が存在するが、DCM、BCMで動作する場合、励磁電流の初期値はゼロとなるため、励磁電流を充電するモードと負荷に電流を供給するモードは独立して考えることができる。この時入力直流側の電流は負荷に依存せず、励磁電流平均値で決定されるため、パワーデカップリングを達成するためには励磁電流平均値をスイッチング周期毎に一定にすればよい。

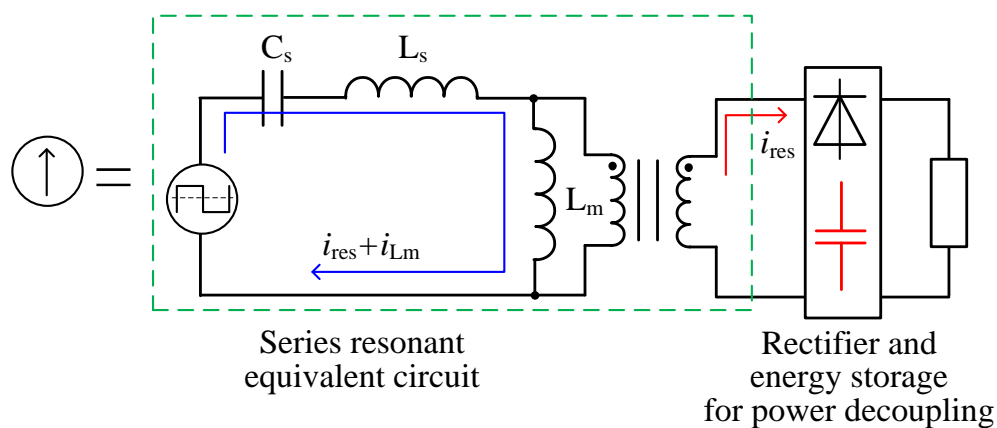
本論文ではこの特性を利用したパワーデカップリング法を提案する。本方式はこれまでの方式とは異なり、本質的に直流成分と単相電力脈動成分を分離することができる。トランス二次側では、励磁インダクタンスを電流源とし、蓄積されたエネルギーが系統に対して供給される。この時、入出力の瞬時電力の関係から直流中間キャパシタが電流源から充電される。本方式は入力直流側に電力脈動成分を原理的に有さないため、直流中間キャパシタを小容量化してもパワーデカップリングが達成できる。ここで、低圧側は励磁インダクタンスに直列にスイッチを配置し、インダクタの充電期間をスイッチで制御する電流形動作となる。提案法によるパワーデカップリングはフライバックコンバータの動作モードのみで実現できるため、別途パワーデカップリング用の追加素子を必要としない。



(a) 昇圧チョッパを用いたパワーデカップリング手法

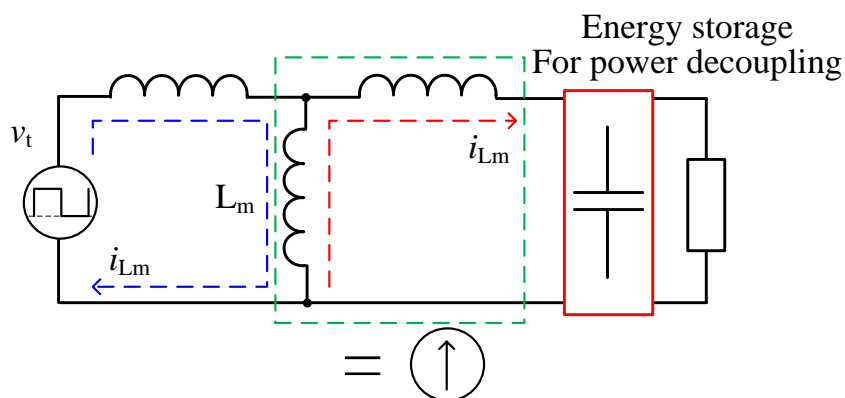


(b) フライングキャパシタ DC/DC コンバータを用いたパワーデカップリング手法



(提案法)
 直列共振回路, トランスを電流源として利用
 トランス二次側電流を利用してデカップリングキャパシタを直接充電

(c) 直列共振形 DC/DC コンバータを用いたパワーデカップリング手法



フライバックトランス(結合インダクタ)
 :励磁インダクタンス充電後, 蓄積エネルギーを電流として負荷側に供給

(提案法)トランス二次側を定電流源として利用

(d) フライバックコンバータの等価回路

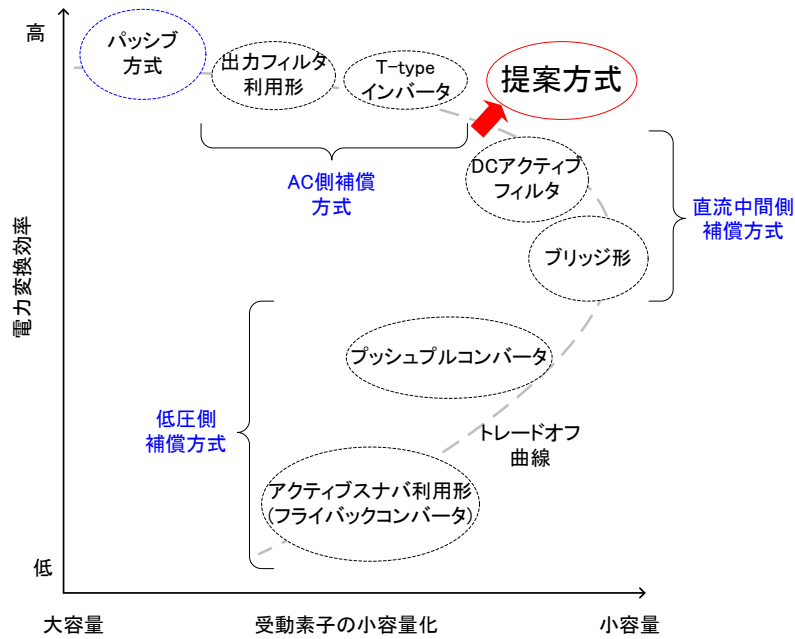
図 2-16 内包する電流源と電流形電力変換動作の概要

2.8 従来法に対する本研究の位置づけ

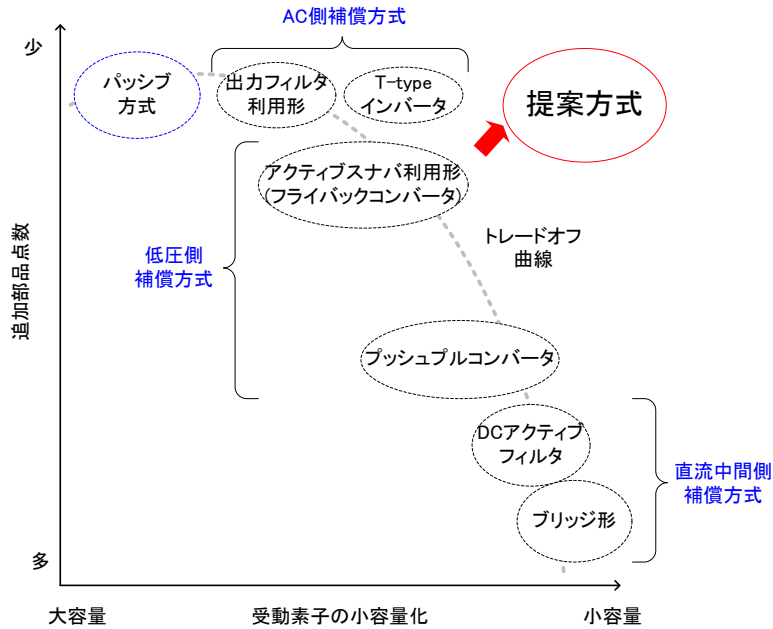
図 2-17 に従来法に対する本研究の位置づけを示す。図 2-14 に示した各回路方式の比較より、従来のパッシブ方式に対するアクティブパワーデカップリング方式の競争力を高めるためには電力変換効率低下、コスト増加は許容できない。そしてこうした課題には部品点数の増加、および追加回路での損失が大きく影響している。特にインダクタは大量生産が難しいため、部品単価が高価になりやすい。

従来法に対する本研究の位置づけは以下となる。本研究では PCS のような直流-単相系統連系用電力変換器において昇圧用の DC/DC コンバータが用いられる点に着目し、これにアクティブパワーデカップリング機能を付与することで別途追加回路を必要としない新しいパワーデカップリング法を提案する。これにより、パッシブ方式により近い回路構成を採用しつつ、パワーデカップリング用の受動素子を大幅に小型化する。低圧側補償方式では低圧大電流部にパワーデカップリング回路を接続するため、導通損失の増大が懸念される。また直流中間側補償方式は最も受動部品が増加するため、追加回路での損失が課題となる。AC 側補償方式では高調波フィルタを用いることで追加部品を用いずにアクティブパワーデカップリングを達成できるが、系統連系性能との兼ね合いから受動素子の小容量化には限界がある。したがって提案するアクティブパワーデカップリング法の実現により、パワーデカップリング用の補償方式としては高圧直流側にキャパシタを配置する直流中間側補償方式に近いものの、追加部品を一切用いずにこれを達成することで電力変換効率改善を目指す。

部品点数についてはパッシブ方式や、AC 側補償方式における高調波フィルタ利用形や T-type インバータ方式のようにメイン回路をパワーデカップリング制御に流用することで直流中間側補償方式や低圧側補償方式に対して大幅に削減することを目指す。AC 側補償方式ではパワーデカップリング制御と系統連系制御のトレードオフにより受動部品の小容量化は限定的となるが、提案方式では直流側にパワーデカップリング機能を持たせることでこれを回避できるため、系統連系性能とパワーデカップリング機能の両立が容易となる。



(a) 受動部品の容量に対する効率の関係



(b) 受動素子の容量に対する部品点数の関係

図 2-17 目標とするアクティブパワーデカップリングの性能

2.9 結論

本章では、直流-単相電力変換器において直流コンデンサ大型化の要因となる単相電力脈動の原理と、単相電力脈動を小容量の受動素子で補償する技術であるアクティブパワーデカップリング回路について、これまでの主な回路方式とその課題について示した。これらをもとに本論文で提案する DC/DC コンバータが内包する電流源と電力変換動作を用いた電圧形アクティブバッファの原理とそれを実現する回路方式について述べた。最後に提案方式の目標とするコンバータの特徴を示して本論文の位置づけを明らかにした。本章での結論を以下のようにまとめる。

- ① 直流-単相電力変換器では単相系統側の瞬時電力が系統周波数の 2 倍周波数で脈動する。したがって、入力電力を電源周期で一定にするためにキャパシタやインダクタを用いたパワーデカップリングを行う必要があるが、パッシブ方式ではこれらの受動素子に非常に大きな容量が要求され、短寿命化、大型化の要因となる。
- ② アクティブパワーデカップリング方式は受動素子を小容量化できる一方で、電力変換効率やコストの観点では不利となる。これらの原因の一因には大幅な部品点数の増加が挙げられる。
- ③ 提案する DC/DC コンバータが内包する電流源と電力変換動作を用いた電圧形アクティブバッファは追加素子を一切用いる必要が無くアクティブパワーデカップリングを達成できるため、これまでの回路方式での課題を解決できる可能性がある。
- ④ 昇圧チョッパ、フライイングキャパシタ DC/DC コンバータでは直流電源とインダクタの直列接続部を制御電流源として利用し、これを用いて直接キャパシタを充電することでアクティブパワーデカップリングを達成する。
- ⑤ 絶縁共振形 DC/DC コンバータでは一次側電力変換器、トランスを電流源として利用し、トランス二次側に流れる共振電流を利用してキャパシタを充電することでアクティブパワーデカップリングを達成する。また電力変換回数を従来の 3 回から 1 回に低減することができる。
- ⑥ フライバックコンバータでは励磁インダクタンスを電流源とし、入出力の瞬時電力の関係から直流中間キャパシタを充電する。提案法によるパワーデカップリングはフライバックコンバータの動作モードのみで実現できる。

第3章

昇圧チョッパを応用した電圧形アクティブバッファ

3.1 緒言

太陽光発電などで用いられる PCS の構成は太陽電池側と系統側を電氣的に絶縁した高周波絶縁方式と、非絶縁方式に分けられるが、非絶縁方式においては DC/DC コンバータに昇圧チョッパが多く用いられている。昇圧チョッパは簡単な回路構成と制御で昇圧動作、および出力電圧の制御が可能である。一方で、単相系統側で発生する単相電力脈動補償は直流電源(太陽電池)側の電力を電源周期で脈動させる。この脈動は太陽電池の発電利用率を大きく低下させ、再生可能エネルギー利用の大きな障壁となる。

上述した問題を解決するためには、第2章で述べたパワーデカップリングと呼ばれる技術が重要となる。一般的な方式は直流中間部に大容量の電解コンデンサを接続し、入出力の差分瞬時電力をこのキャパシタの充放電を利用して補償することで、直流電源側の電力を常に一定に保つパッシブ方法である。しかし、電解コンデンサは大型かつ短寿命のため、パワーコンディショナの製品寿命を大きく制限し、また電力変換回路の高パワー密度化を妨げる。一方で、アクティブパワーデカップリング方式はパワーデカップリング用の受動素子を小容量化できる一方で、追加素子による電力変換効率の低下や、回路構成の煩雑化が課題となる。

そこで第3章では PCS に多く採用されている昇圧チョッパをベースに、昇圧チョッパが内包する電流源と電力変換動作を用いた電圧形アクティブバッファを提案する。本章の流れは以下の通りとなる。まず 3.2 章において小容量キャパシタで単相電力脈動補償可能な提案回路について述べる。次に、3.3 章で単相電力脈動補償を実現する制御方式について説

明する。3.4 章では計算機シミュレータである PLECS を用いた提案回路の基本動作をシミュレーションで検討する。最後に、3.5 章以降は定格電力 200W の試作機による動作検証の結果を実験結果より示す。また、損失解析とパレートフロントカーブを用いたパワー密度の評価より、さらなる小型化と高効率化を達成する手法について示す。

3.2 提案回路構成

図 3-1 に検討する系統連系システム構成を示す。従来回路における昇圧チョップを提案回路に置き換えることで、従来回路を大幅に小型化する。また、本検討では高周波絶縁方式パワーコンディショナへの適用を想定し、絶縁形 DC/DC コンバータを接続しているが、電力変換器としては独立に動作する。まず、DC/DC コンバータで入力電圧を 200V まで昇圧する。次に昇圧形アクティブバッファで入力電圧を 400V に昇圧し、同時に単相電力脈動補償を行う。最後に系統連系インバータで系統と連系する。提案システムは昇圧を DC/DC コンバータとアクティブバッファの 2 段階で行うが DC/DC コンバータは昇圧比を一定とすることで、効率最大点で動作させる。また、トランス巻き数比を低減することで、小型化している。

図 3-2 (a)に絶縁共振形 DC/DC コンバータの回路図を示す。DC/DC コンバータは系統電圧と PV 出力電圧に応じて昇圧比を設計する。DC/DC コンバータの出力電圧が低いと、整流器の導通損失が大きくなり、出力電圧が高いとアクティブバッファによる電圧制御範囲が制限される。そこで、PV 出力電圧が大きい、もしくは大容量なシステムの場合は昇圧比を小さく設計し、PV 出力電圧が小さい場合は昇圧比を大きく設計することで PV 出力電圧を系統電圧以上に昇圧する。また、Zero Current Switching (ZCS) を適用し、トランス一次側電流がゼロクロス時にスイッチングを行うことで、スイッチング損失を低減する。さらに、スイッチング周波数を 100kHz 以上の高周波駆動とすることで、トランスを小型化する。

図 3-2 (b)に提案する昇圧形アクティブバッファ回路を示す。アクティブバッファ回路は昇圧チョップと単相電力脈動補償用のバッファキャパシタ C_5 で構成される。 C_5 はフィルムキャパシタや積層セラミックキャパシタが適用可能であり、直流中間部に大容量の電解コンデンサを必要としないため、長寿命化が期待できる。

C_5 はキャパシタに蓄えられるエネルギーと電圧から容量を決定する。キャパシタが充放電するエネルギー ΔE はキャパシタ平均電圧値を V_{ave} 、変動電圧幅を ΔV_c とすると (3.1)式で表される。

$$\Delta E = \frac{1}{2} C \left\{ \left(V_{ave} + \frac{\Delta V_c}{2} \right)^2 - \left(V_{ave} - \frac{\Delta V_c}{2} \right)^2 \right\} \dots\dots\dots (3.1)$$

(3.1)式より、大容量の電解コンデンサを用いた場合、 C を大きくすることにより、補償するエネルギー量を確保する。一方、アクティブバッファでは、 ΔV_c を大きく変動させることで、補償するエネルギー量を確保する。キャパシタ電圧を変動させた場合のキャパシタの電力は(3.2)式で表される。

$$P_{out} = \frac{1}{2} \omega C_5 (V_{cmax}^2 - V_{cmin}^2) \dots\dots\dots (3.2)$$

ここで、 P_{out} は出力電力、 V_{cmax} はバッファキャパシタ電圧最大値、 V_{cmin} はバッファキャパシタ電圧最小値、 ω は電源系統の角周波数である。(3.2)式を C_5 について変形すると、キャパシタ容量は(3.3)式で与えられる。

$$C_5 = \frac{2P_{out}}{\omega(V_{cmax}^2 - V_{cmin}^2)} \dots\dots\dots (3.3)$$

図 3-3 に電圧変動幅とバッファキャパシタ容量の関係を示す。電圧変動幅を大きくすることでバッファキャパシタ容量が大きく低減できることがわかる。しかしながら、電圧変動幅を大きくすると端子電圧最大値が増加する。よって今回は端子電圧最大値が素子耐圧以下となるよう $50\mu\text{F}$ のキャパシタを選定した。

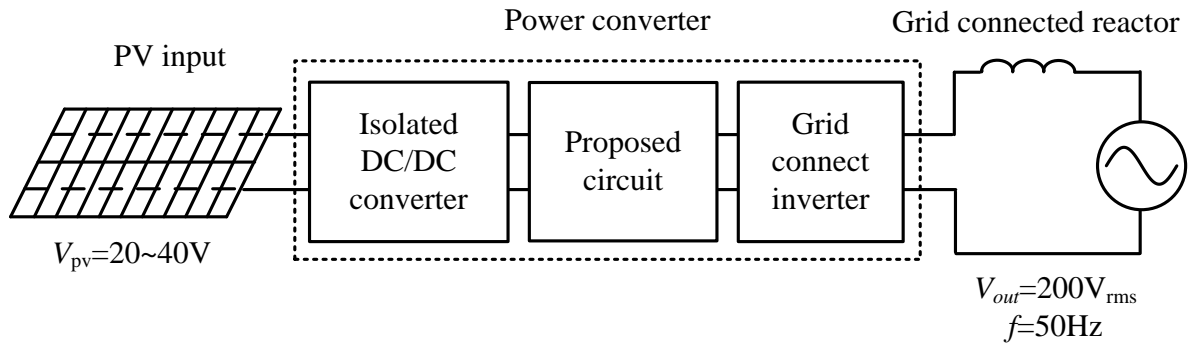
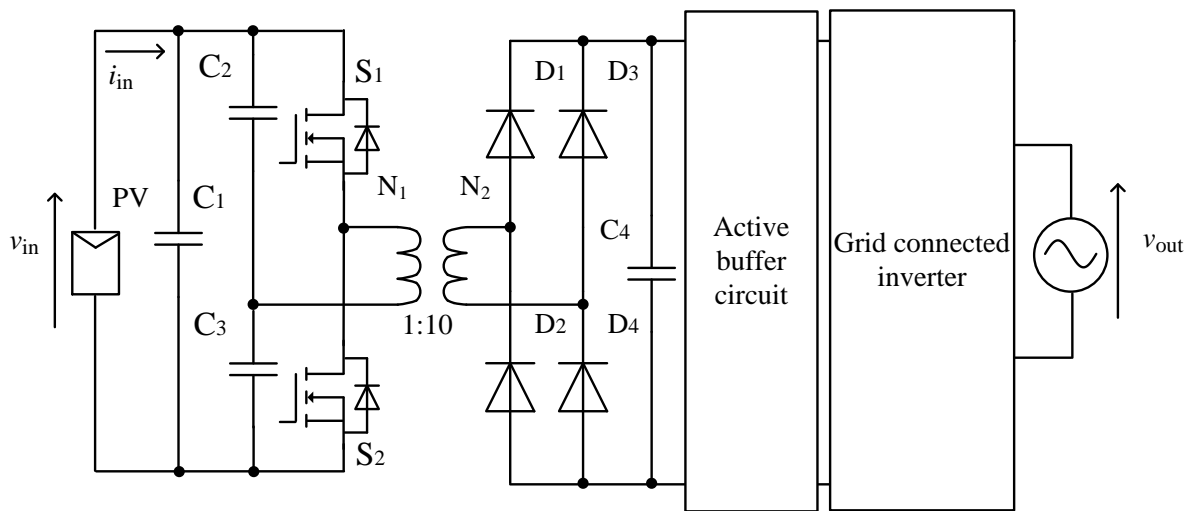
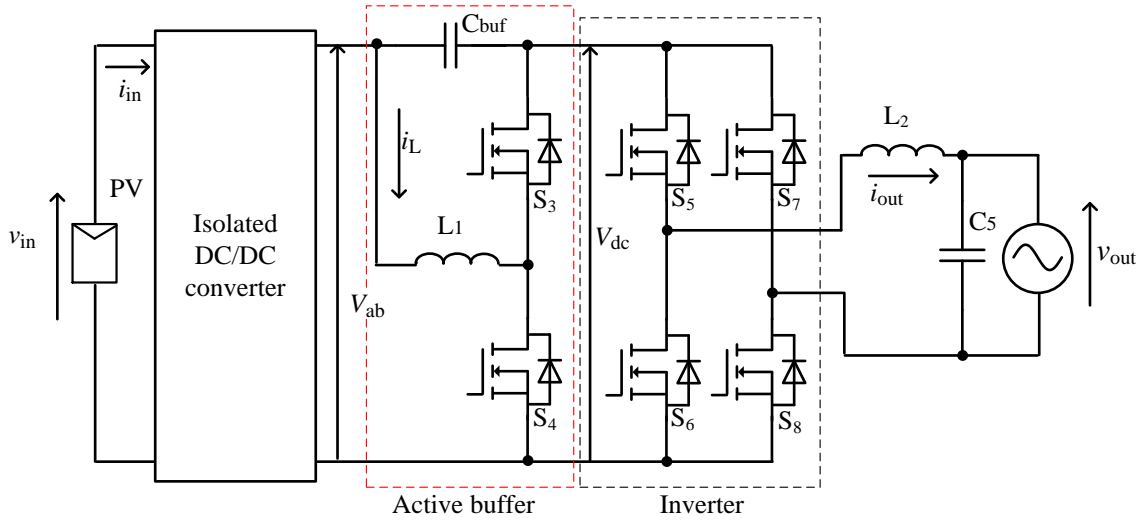


図 3-1 検討回路構成



(a) 絶縁共振形 DC/DC コンバータ



(b) 提案回路および系統連系インバータ

図 3-2 提案回路

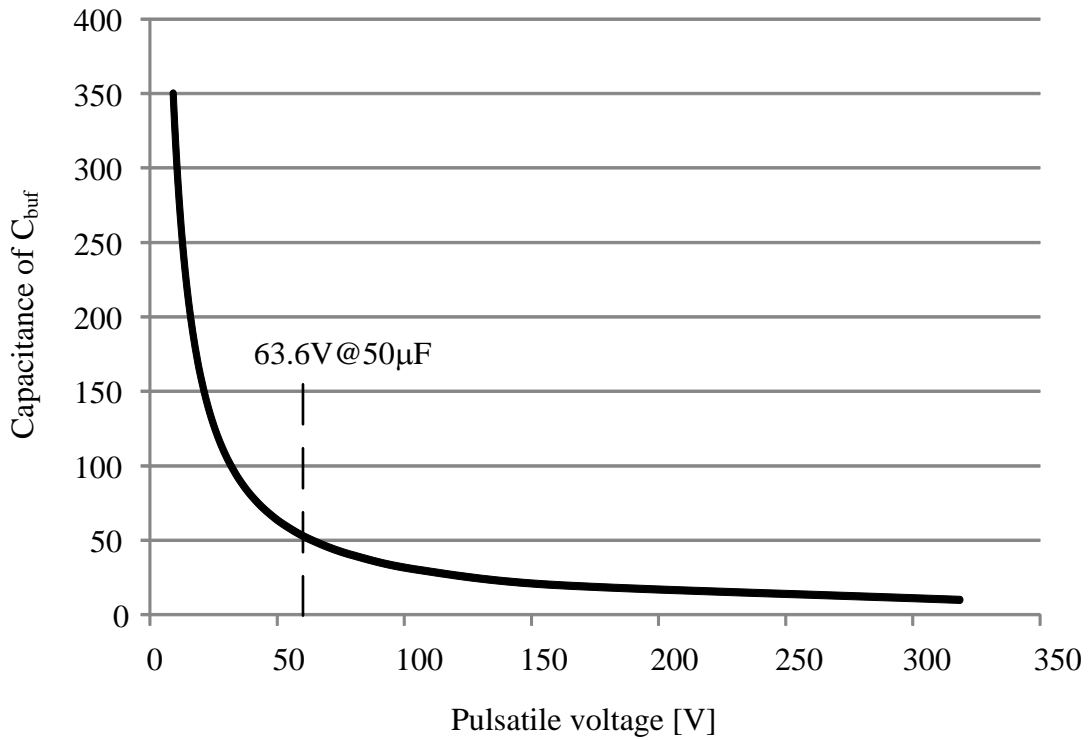


図 3-3 電圧変動幅とバッファキャパシタ容量の関係

3.3 制御方式

まず、単相電力脈動の補償原理について述べる。図 3-4 に入力電力と出力瞬時電力、アクティブバッファの補償電力の関係図を示す。出力電圧と電流を正弦波、負荷力率を 1 とするとき、出力瞬時電力 p_{out} を求めると(3.4)式になる。

$$p_{out} = \frac{V_{out} I_{out}}{2} (1 - \cos 2\omega t) \dots\dots\dots(3.4)$$

(3.4)式において、 V_{out} は系統の単相電圧最大値、 I_{out} は単相電流最大値、 ω は電源系統の角周波数である。(3.4)式より、単相瞬時電力は系統角周波数の 2 倍周波数で脈動することがわかる。したがって、入力瞬時電力 p_{in} を一定にするには、第 2 項の脈動分をバッファキャパシタでアクティブに補償すればよい。よって、エネルギーバッファの瞬時電力 p_{buf} は(3.5)式で制御する。

$$p_{buf} = -\frac{1}{2} V_{out} I_{out} \cos(2\omega t) \dots\dots\dots(3.5)$$

(3.5)式において、アクティブバッファはキャパシタからエネルギーを吸収または放出するのみで、定常的には電力を出力しない。以上より、入力瞬時電力は(3.4)式における第一項と一致し、一定となる。

$$p_{in} = \frac{1}{2} V_{out} I_{out} = V_{in} I_{in} \dots\dots\dots(3.6)$$

図 3-5 に提案回路の制御ブロック図を示す。アクティブバッファはフィードフォワード制御による単相電力脈動補償と、入力電力を最大電力点付近に制御するための MPPT を行う。インバータはインバータ入力電圧 V_{dc} を Automatic Voltage Regulator (AVR) によって制御する。また、系統と連系するため、Automatic Current Regulator (ACR) によってインバータ出力電流 i_{out} を制御する。

3.3.1 バッファリアクトルの電流制御

バッファリアクトル L_1 には、PV の出力に応じた電流 i_{in} と、バッファキャパシタの電圧を制御するための充放電電流 i_c が流入する。よって、PI 制御の電流指令値に i_c に相当する指令値を加算することで、バッファキャパシタの充放電電力を制御することができる。充放電電流指令値 i_c^* は(3.7)式となる。

$$i_c^* = \frac{P_{out}}{v_c} \cos(2\omega t) \dots\dots\dots(3.7)$$

ここで、 P_{out} は出力電力、 v_c はバッファキャパシタ電圧値である。(3.7)式と i_{in} より、バッファリアクトル電流指令値 i_L^* は(3.8)式にて表される。

$$i_L^* = \frac{P_{out}}{v_c} \cos(2\omega t) + i_{in}^* \dots\dots\dots(3.8)$$

(3.8)式より、バッファリアクトル電流 i_L は系統周波数の 2 倍の周波数で変動する。

3.3.2 インバータ制御

インバータ入力瞬時電圧値 v_{dc} とアクティブバッファ入力電圧 v_{ab} 、バッファキャパシタ瞬時電圧値 v_c の関係を(3.9)式に示す。

$$v_{dc} = v_{ab} + v_c \dots\dots\dots(3.9)$$

この時、 v_{ab} は PV パネルの電力変動、および MPPT に応じて緩やかに変動する。そこで、 v_{dc} の平均値を一定に制御するには、 v_c の平均値を v_{ab} の変動に応じて増減すればよい。 v_c は系統周波数の 2 倍の周波数で変動しているため、インバータ出力電流に周波数成分が重畳し、総合ひずみ率(THD)が悪化する。そこで、インバータ入力電圧検出値に対して帯域除去フィルタ(BEF)を適用する。その際、フィルタの遅れを考慮し、AVR の応答速度はフィルタ遅れに対し、十分遅くなるように設計する。

3.3.3 最大電力点追従制御(MPPT)

図 3-6 に MPPT の動作フローチャートを示す。今回は提案回路に山登り法を適用した⁽⁹⁷⁾ ⁽⁹⁹⁾。山登り法は入力電力の前回値 P_{n-1} と今回値 P_n を比較することで入力電力を最大電力点付近に制御する。本制御は操作対象を入力電流とし、PI 制御を用いて MPPT を 4 つの動作モードから実現する。

Mode1 : 入力電流指令 I_{in}^* を増加させながら入力電力 P_{in} を監視する。 P_n が最大電力点を超えた際、 P_{n-1} と P_n の大小関係は逆転する。よって、この時の前回値を最大電力点 P_{max} に設定し、 P_{max} に対して X% 低下した電力を P_{th} とする。ここで、 P_{th} は電流増減を切り替える閾値である。

Mode2 : **Mode1** で設定した P_{th} と P_{in} を比較し、入力電力をパネル出力の最大電力点に近づけるため、 I_{in} を制御する。最大電力点以降では、入力電流を増加すると P_{in} が減少する。そこで、 P_{in} が P_{th} 以下となった場合、 I_{in}^* の増加を停止する。さらに、**Mode1** で設定した P_{max} と P_{th} をリセットする。

Mode3, Mode4 : 入力電流指令 I_{in}^* を減少させながら **Mode1, Mode2** と同様の動作を行う。ここで、**Mode4** において P_{in} が P_{th} 以下となった場合、 P_{max} と P_{th} をリセットし、再び **Mode1**

に移行する。ここで、 P_{in} は P_{max} に対し、(3.2)式に表される範囲内で制御される。

$$P_{th} \leq P_{in} \leq P_{max} \dots\dots\dots(3.2)$$

(3.2)式より、電力閾値 P_{th} を高く設定することで、より最大電力点付近での制御が可能である。

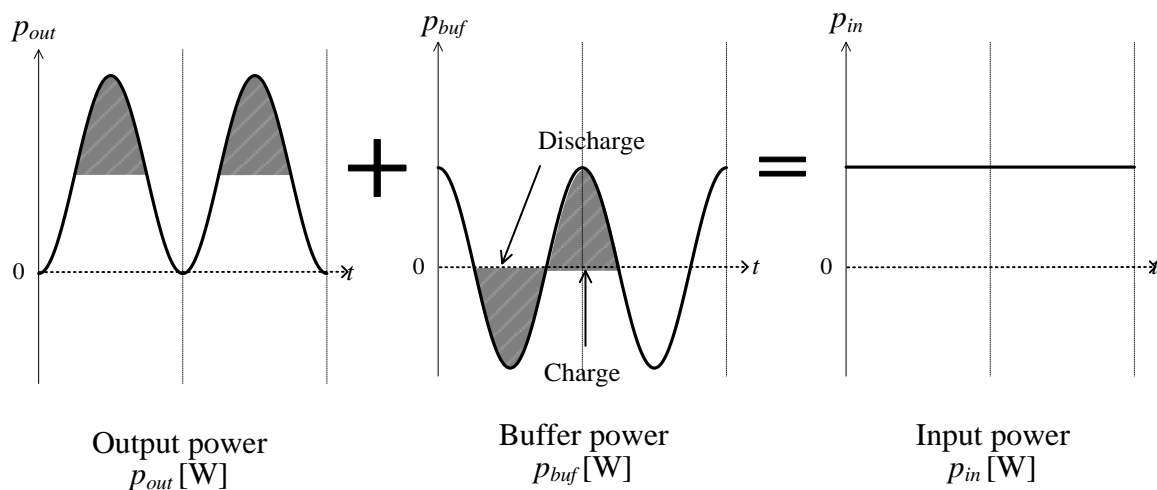


図 3-4 提案回路の単相電力脈動補償原理

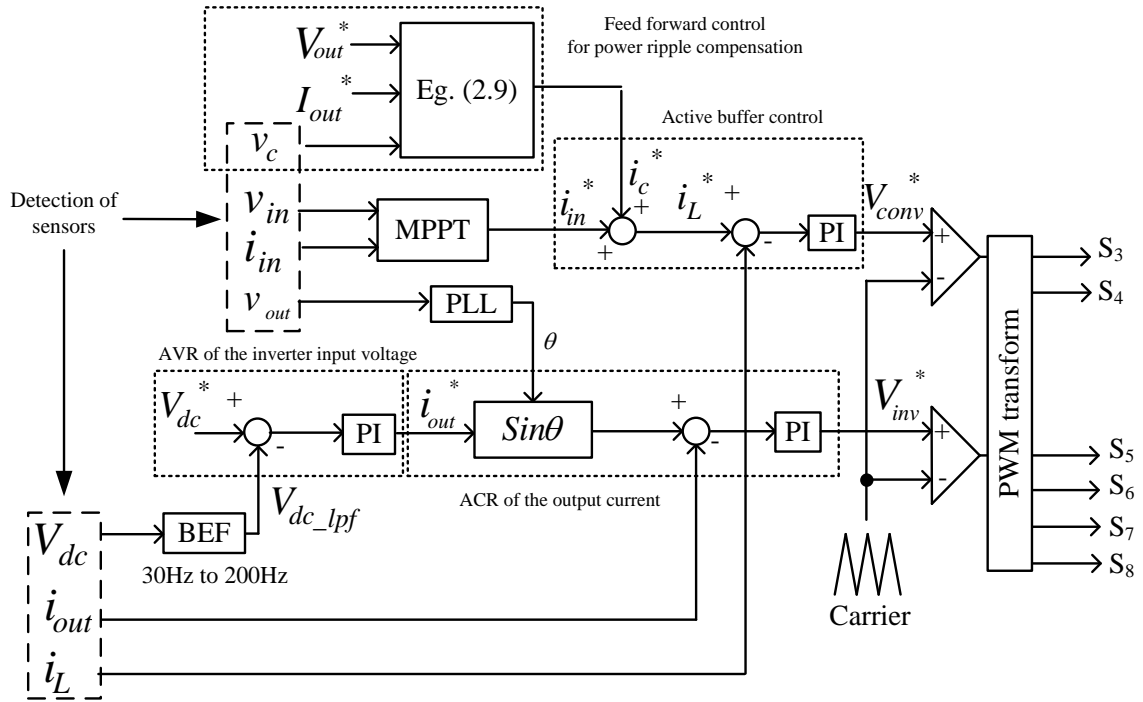


図 3-5 制御ブロック図

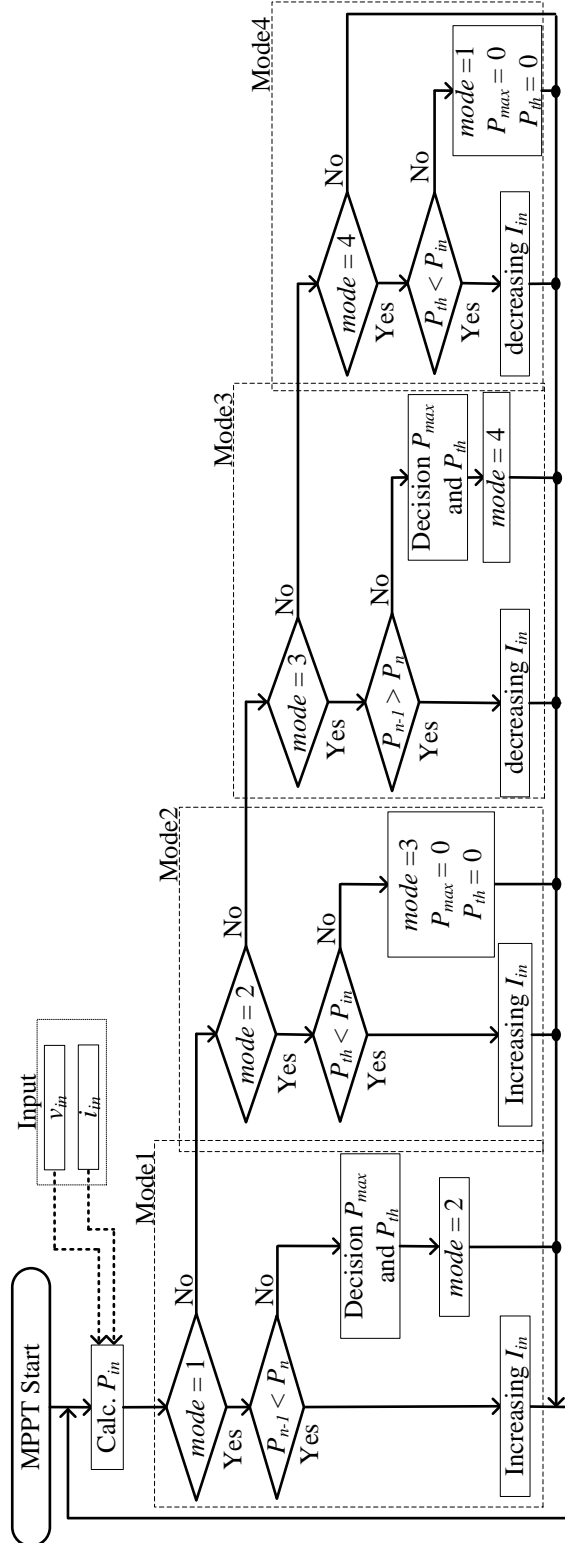


図 3-6 MPPT 動作フローチャート

3.4 シミュレーション結果

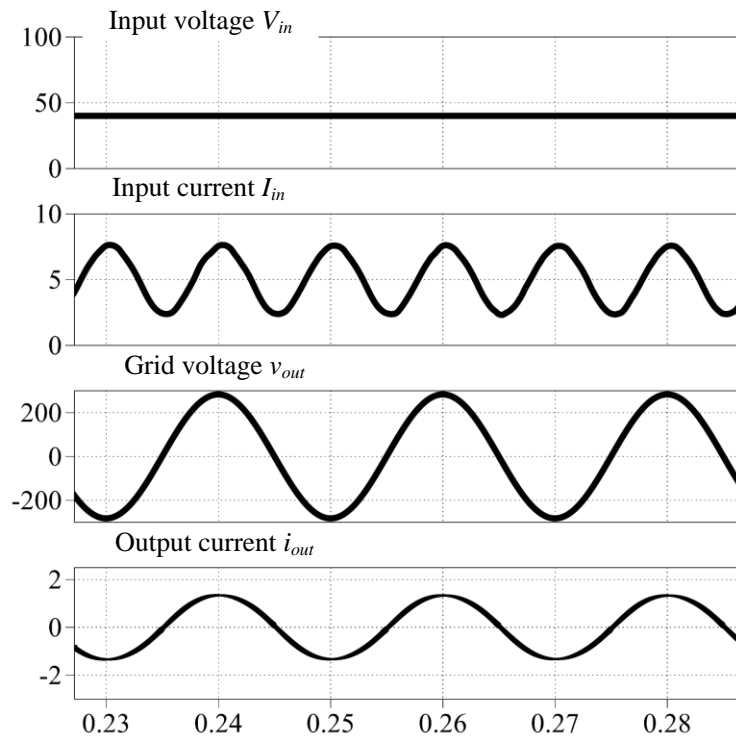
提案回路の基本動作を検証するため、計算機シミュレーションによる基礎検証を行った。表 3-1 にシミュレーション条件、図 3-7、図 3-8 にシミュレーション結果を示す。なお、本シミュレーションにおいて、MPPT は評価していない。

図 3-7 に単相電力脈動補償を適用しない場合、及び適用時の入出力波形の比較結果を示す。図 3-7(a)より、単相電力脈動の影響により、入力直流電流 I_{in} は単相交流の 2 倍周波数周期で変動していることがわかる。一方、図 3-7(b)より、提案制御を適用することで、入力電流の脈動を低減できていることが分かる。また、系統電圧に対して、力率ほぼ 1、及び正弦波が出力できていることがわかる。

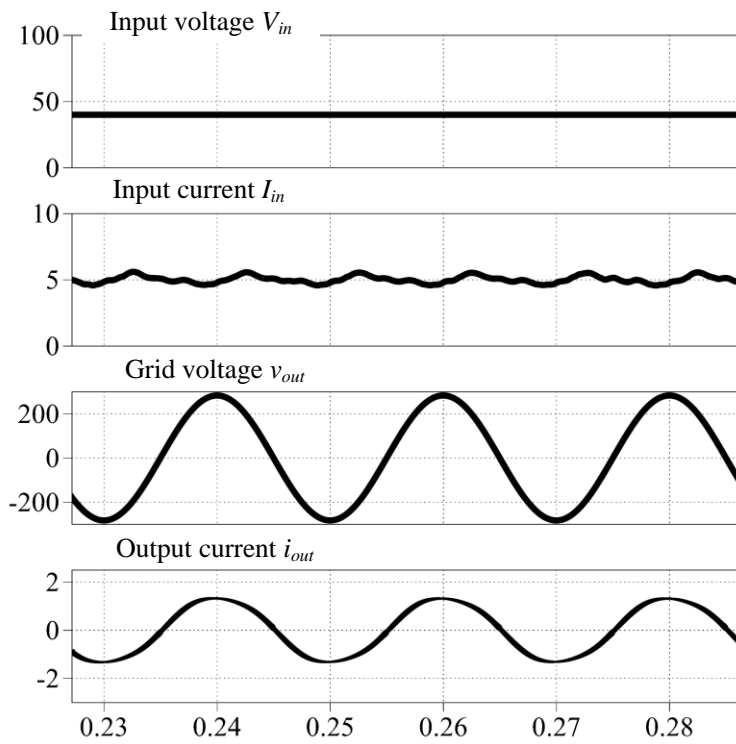
図 3-8 にバッファキャパシタ電圧、及びバッファリアクトル電流の比較結果を示す。図 3-8 より、単相電力脈動補償を適用することで、バッファキャパシタ電圧及びバッファリアクトル電流が単相交流に対して電源周波数の 2 倍周波数で制御できていることがわかる。以上の結果より、提案回路及び提案制御による単相電力脈動補償が良好に行えていることを確認した。

表 3-1 シミュレーション条件

Rated output power P_{out}	200 W	Input reactor L_{in}	2 mH
Input voltage V_{in}	40 V	Input capacitor C_{in}	4.7 μ F
Output angular frequency ω	100 π rad/s	Boost-up reactor L_f	6 mH
Carrier frequency DC/DC converter	200 kHz	Buffer capacitor C_f	50 μ F
Active buffer, inverter	20 kHz	Ratio of voltage ripple r_c	0.25
ACR Proportional gain K_p	0.3	Ratio of current ripple r_l	1.0
Integration gain K_i	150	Design value of reactor L_f	3.7 mH
Grid voltage	200 V _{rms} 50 Hz	Design value of capacitor C_f	50 μ F

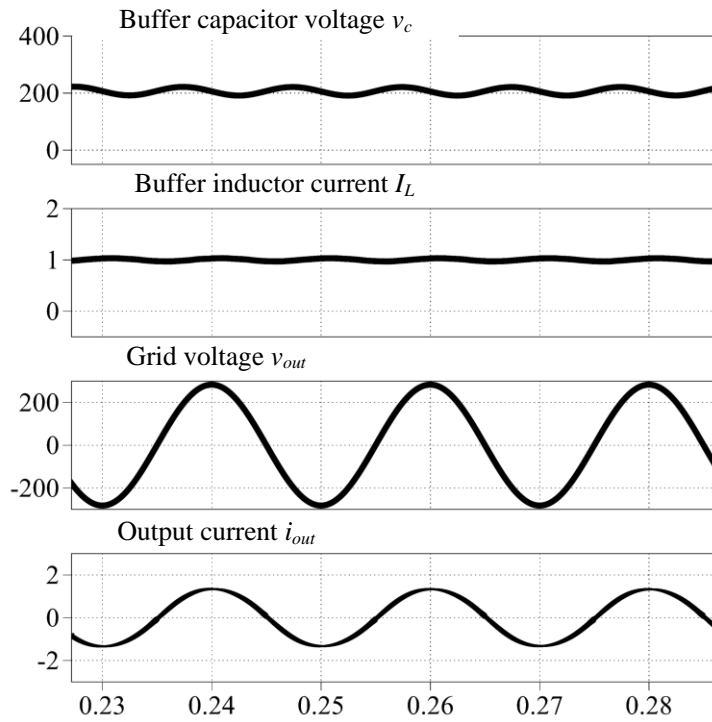


(a) 提案制御無し

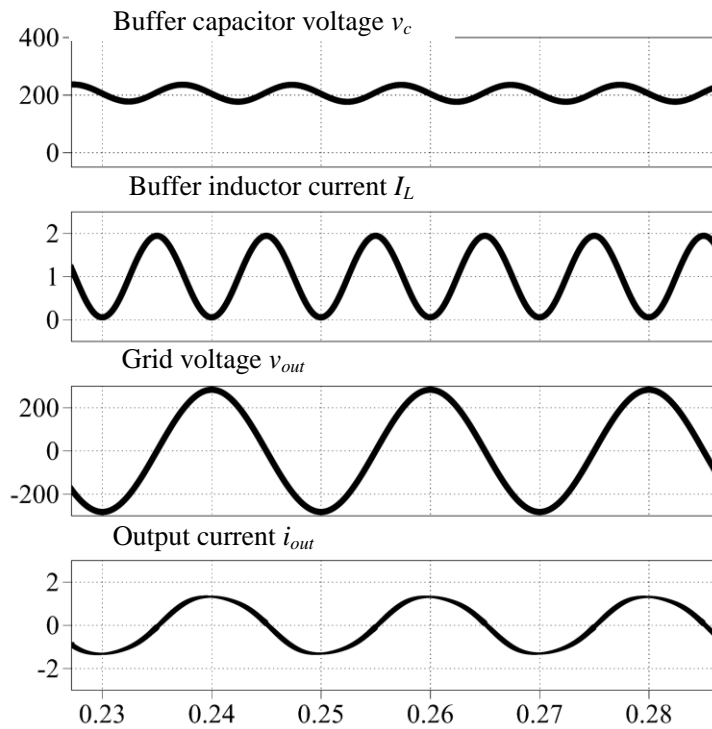


(b) 提案制御あり

図 3-7 シミュレーション結果(入力電流の比較)



(a) 提案制御無し



(b) 提案制御あり

図 3-8 シミュレーション結果(インダクタ電流, バッファキャパシタ電圧の比較)

3.5 実機実験による検証

本章で提案する回路とその制御方式の妥当性を検証するため、定格 200W の試作機を製作し、実機検証を行う。

図 3-9 に定格動作時の実験結果を示す。表 3-2 に実験条件を示す。なお、連系リアクトルは 30mH(%Z=5%)とした。また、バッファキャパシタは 50 μ F を使用した。図 3-9(a)において、入力電流は单相電力脈動によって系統周波数の 2 倍周波数で脈動していることが確認できる。一方、図 3-9(b)において入力電流は单相電力脈動補償を適用することで、一定値に制御できており、入力電流脈動は 97%低減されている。また、定格動作時の負荷力率は 0.99、インバータ出力電流 THD は 3.5%となり、系統連系されていることを確認できる。さらに、バッファリアクトル電流およびバッファキャパシタ電圧が 100Hz で制御されていることが確認できる。上記の結果より、定格時において、提案回路および提案制御を用いた单相電力脈動補償、系統連系動作が確認できる。

図 3-10 に入力電流の高調波解析結果を示す。单相電力脈動補償を適用することで、二次高調波成分が 87.7%低減されている。よって、单相電力脈動補償によって脈動成分が良好に補償されていることが確認できる。二次高調波が残留する理由として、提案制御は力率 1 を前提に单相電力脈動補償を行っているが、実験結果では力率が厳密には 1 ではないため、補償量に誤差が発生していると考えられる。

図 3-11(a)にアクティブバッファおよびインバータのスイッチング周波数 16kHz 時における出力電力に対する効率および負荷力率を示す。図 3-11(a)より、最高効率は DC/DC コンバータで 96.2%、アクティブバッファ、インバータで 95.5%を達成した。

図 3-11(b)に出力電力に対するインバータ出力電流 THD、入力電流リップル率を示す。図 3-11(b)より、入力電流のリップル率は最大で 12.3%まで低減できている。また、インバータ出力電流 THD は 100W 以上の条件で 5%以内に低減されている。軽負荷時に入力電流リップルが大きい理由として、軽負荷時の力率が負荷側に接続している LC フィルタの進相成分の影響で悪化しているためである。したがって、LC フィルタの進相コンデンサをより小さくすることで、軽負荷時の力率改善および入力電流リップル抑制が期待される。

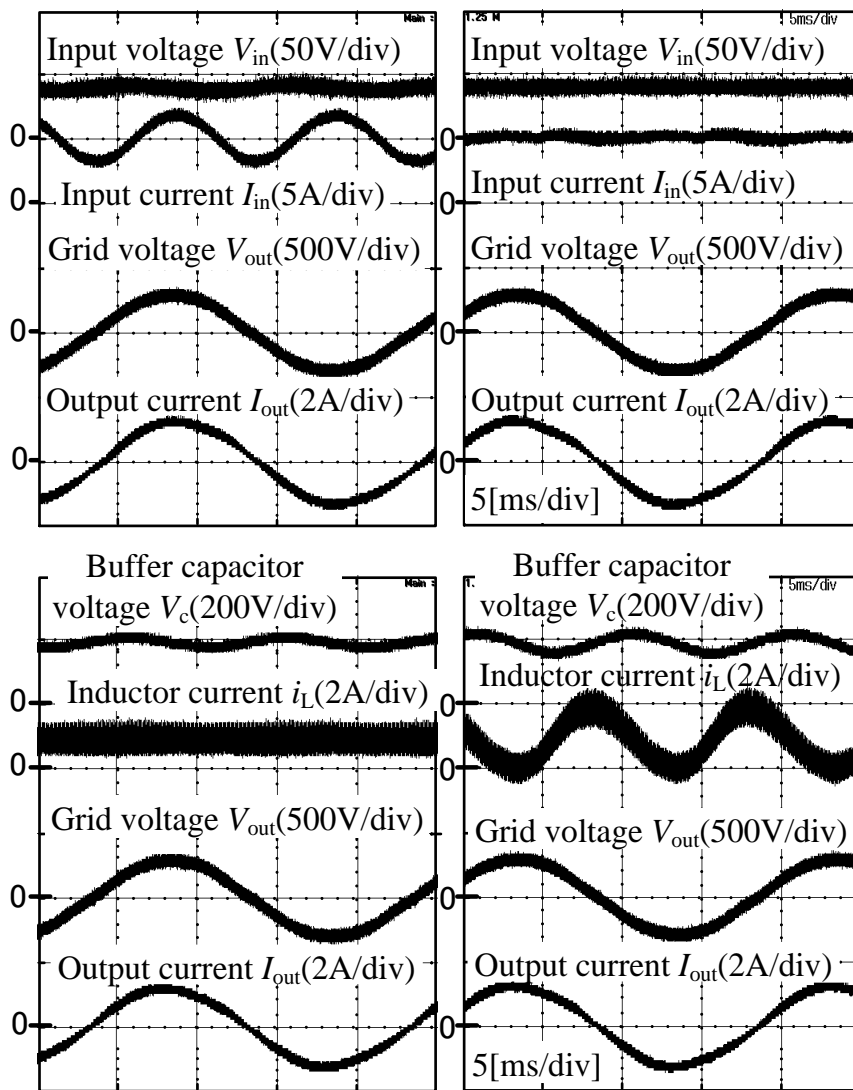
図 3-12 に MPPT の動作試験結果を示す。ここで、今回は太陽電池出力模擬機能を有する電源(APL2 Myway プラス(株))を用いて PV 特性を模擬した。また、 P_{th} は最大電力点の 10%

昇圧チョッパを応用した電圧形アクティブバッファ

に設定した。図 3-12(d)より，最大入力電力が 50W，150W，190W 時において，設定した閾値電力から最大電力点の範囲内で P_m が制御されていることが確認できる。また，今回は電力変動幅を広く設定しているが，3.3.3 章で述べたとおり，電力閾値 P_{th} を高く設定することで，より最大電力点付近での制御が可能である。

表 3-2 実験パラメータ

Rated Power P_{out}		200W
Input voltage V_{in}		36V
Grid voltage V_{out}		200V
Grid frequency f		50Hz
Switching frequency f_{sw}	DC/DC converter	150kHz
	Active buffer , Inverter	16kHz
Response angular frequency	ACR(active buffer)	4000rad/s
	ACR(Inverter)	4000rad/s
	AVR	50rad/s



(a) 提案制御無し

(b) 提案制御無し

図 3-9 実験結果

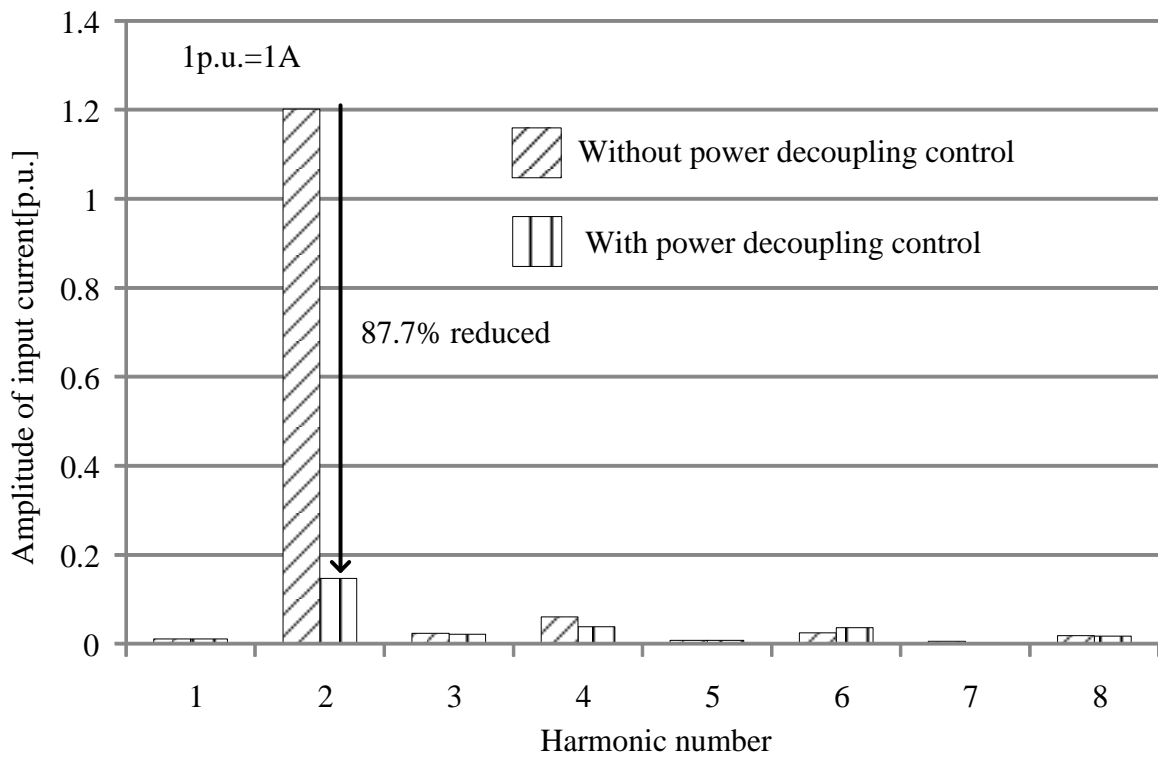
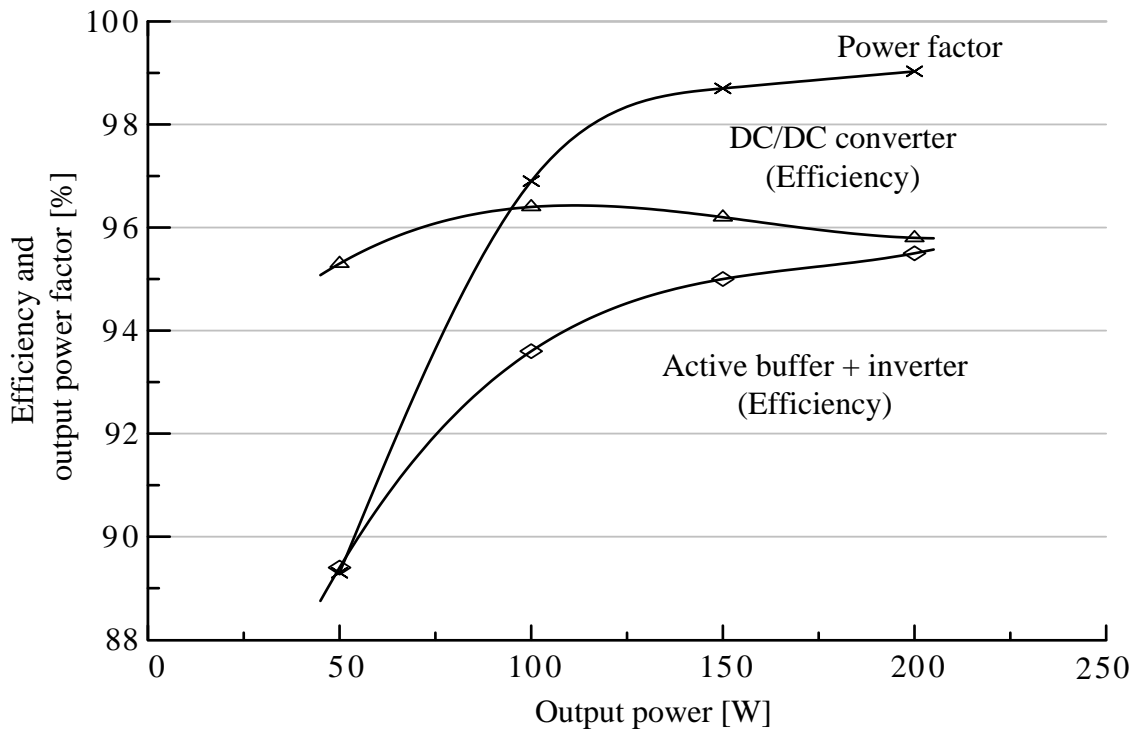
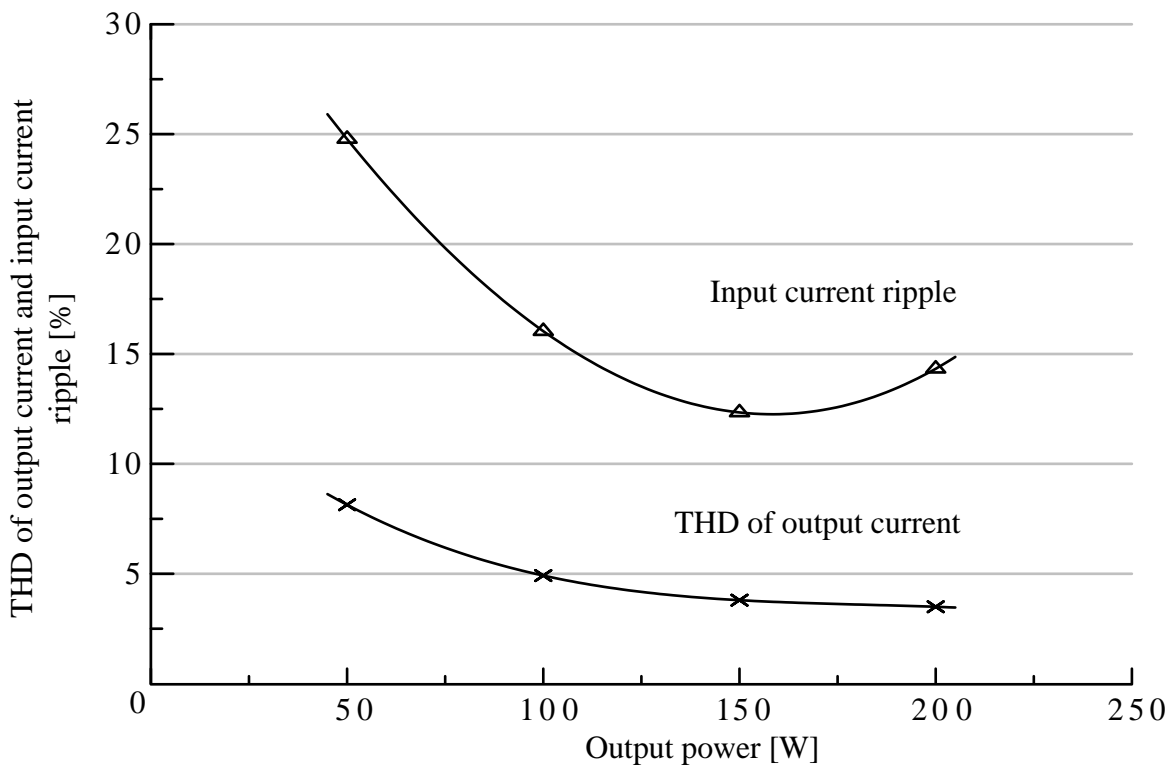


図 3-10 高調波解析結果

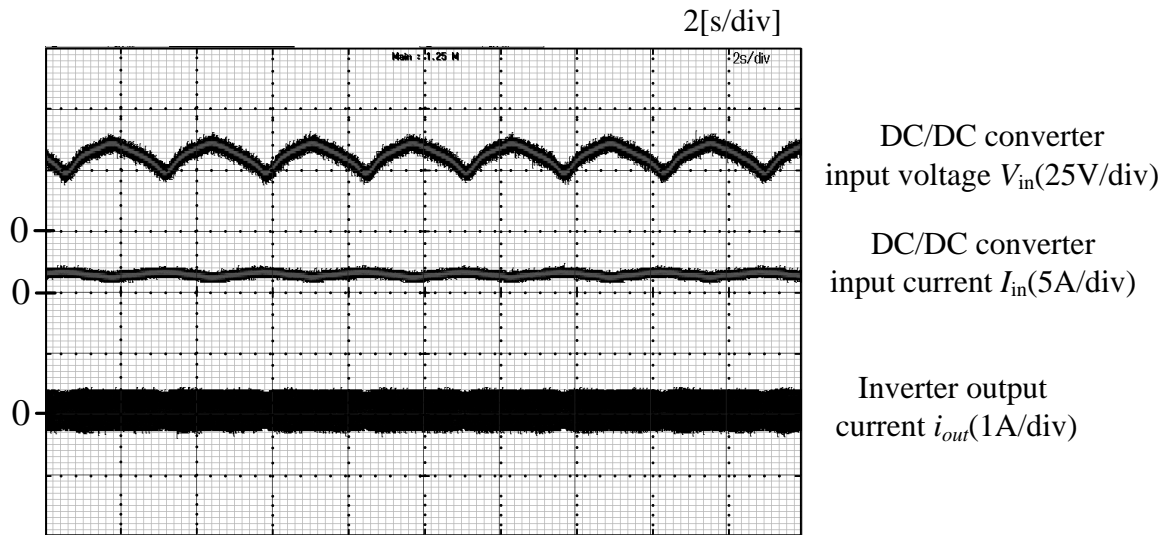


(a) 効率および力率

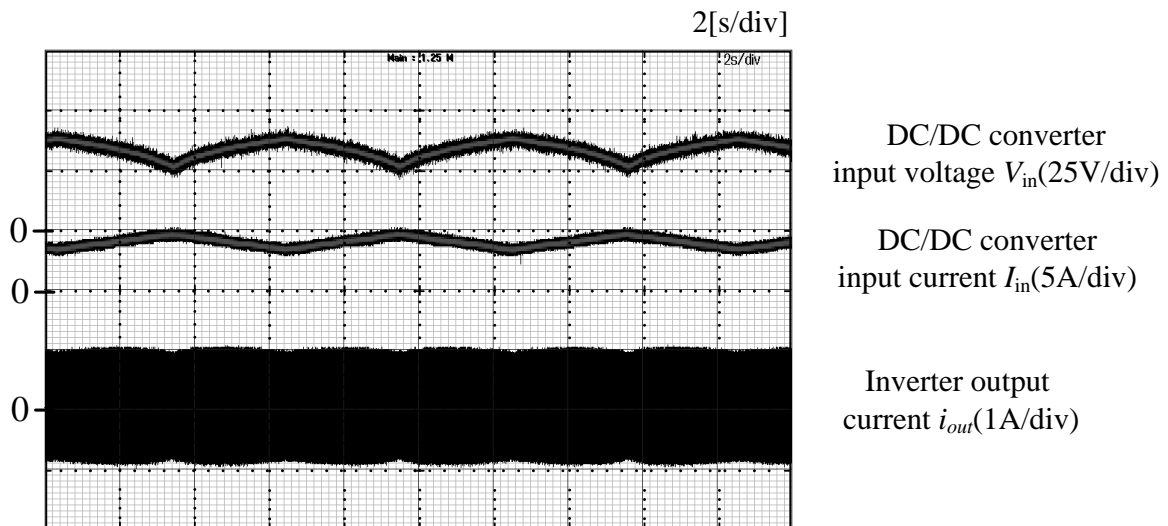


(d) 入力電流リップルおよびインバータ出力電流 THD

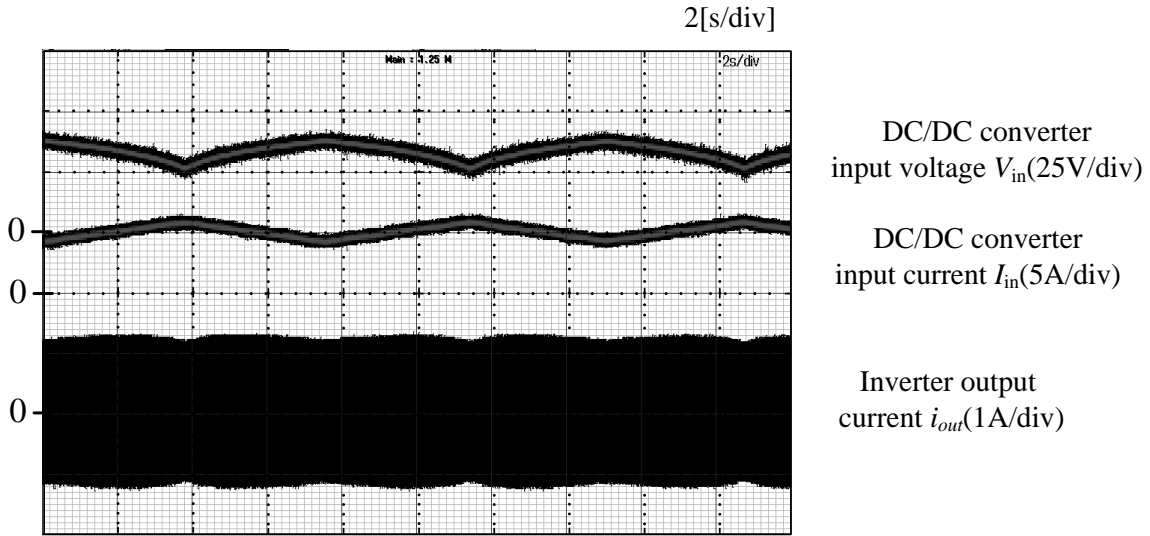
図 3-11 出力電力特性



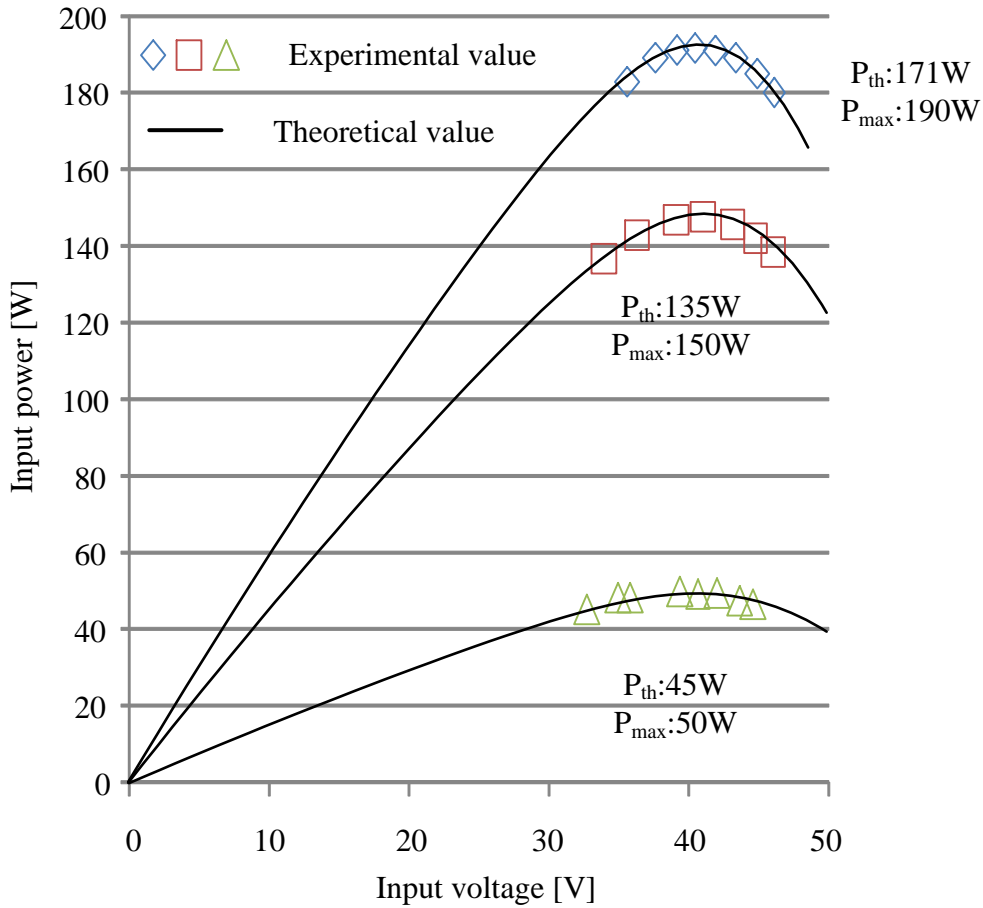
(a) 50W 付近時の MPPT 動作



(b) 150W 付近時の MPPT 動作



(c) 200W 付近時の MPPT 動作



(d) MPPT 動作範囲の評価

図 3-12 MPPT 動作検証結果

3.6 損失解析結果

図 3-13 に損失解析結果を示す。損失解析には回路シミュレータ PLECS を用い、回路パラメータは試作機のパラメータを使用した。結果より、アクティブバッファ、インバータ共に無負荷損が支配的であることがわかる。そこで、提案回路の動作モードから、無負荷損の発生メカニズムを考察する。

図 3-14 に無負荷時のアクティブバッファの上下アームゲート電圧と D-S 電圧の波形を示す。スイッチング素子で発生する無負荷損はスイッチがオフしている期間にスイッチの寄生容量に充電された電荷がスイッチング推移時に放電することで発生する。

図 3-15 に動作モード図を示す。アクティブバッファ上アームはスイッチがオフしている期間(モード①)において電荷を充電する。しかしながら、デッドタイム期間(モード②)で電荷を放電するため、ターンオン時(モード③)に電荷はほぼ 0 となり、ゼロ電圧スイッチング動作となる。よって上アームでは無負荷損は発生していない。

一方、アクティブバッファ下アームはスイッチがオフしている期間(モード③)において電荷を充電する。デッドタイム期間(モード④)においても電荷は充電されており、ターンオン時(モード①)において電荷が放電される。したがって、アクティブバッファ下アームはターンオン時に無負荷損が発生する。

以上より、無負荷損はスイッチングデバイスのドレイン-ソース間容量(出力容量)の充放電によって発生する。よって、無負荷損失はドレイン-ソース間端子電圧と出力容量で決定される。無負荷損が大きい理由として、変換機の定格 200 W に対し、耐圧 1200 V、定格電流 35 A の SiC MOSFET をスイッチング素子に用いており、出力容量が大きいためである。したがって、無負荷損を低減するには、スイッチング素子を変換器容量に対して最適に選定することで、無負荷損の低減が期待できる。また、スイッチング損失を低減するための一手法として、アクティブバッファに共振形を適用する。ZVS (Zero Voltage Switching) を適用しゼロクロス付近でスイッチングを行うことで、スイッチング損失の低減が期待できる。

図 3-16 にスイッチング周波数と効率の関係を示す。スイッチング周波数が高い領域では、インバータ、アクティブバッファ共に効率が低下していることがわかる。これは図 3-13 における無負荷損失とスイッチング損失の増加が原因である。しかし、スイッチング周波数が高い領域においてはバッファリアクトルを小型化できることか

ら，回路の小型化と高効率化はトレードオフの関係がある。

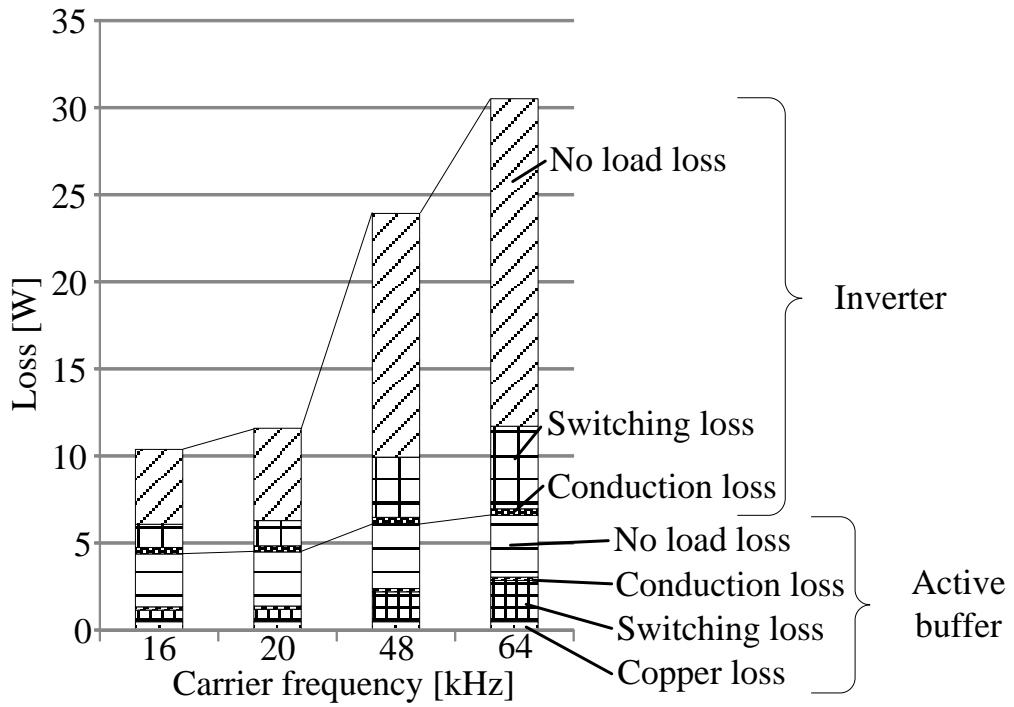


図 3-13 損失解析結果

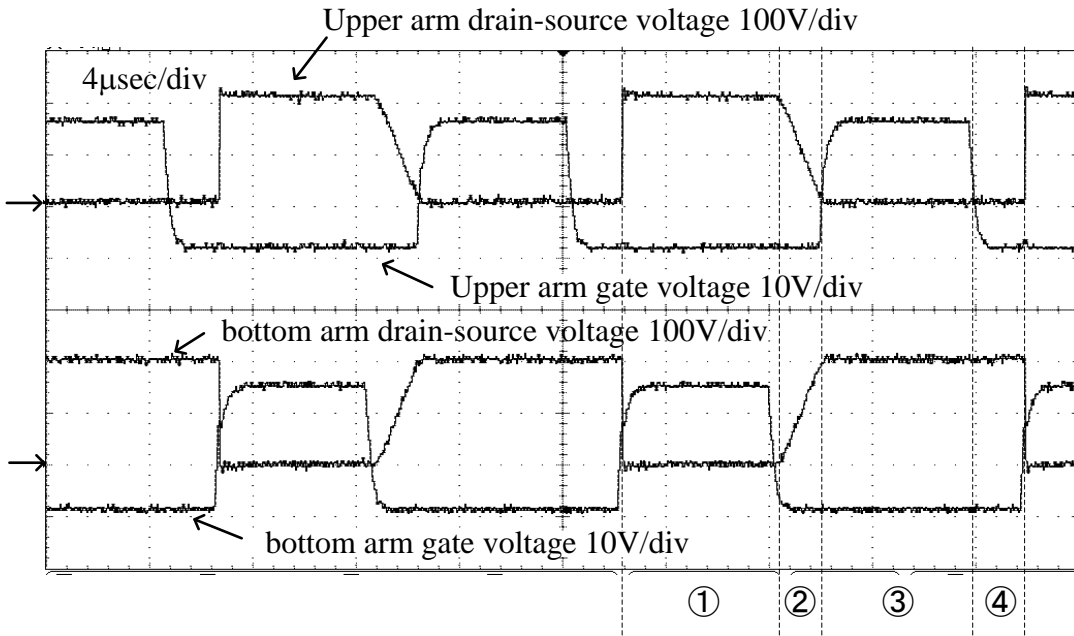


図 3-14 提案回路のスイッチング波形

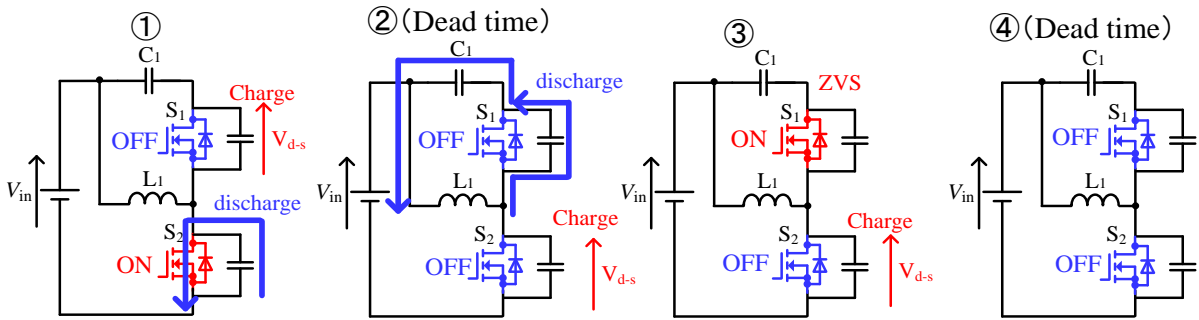


図 3-15 寄生容量を考慮した提案回路の動作モード

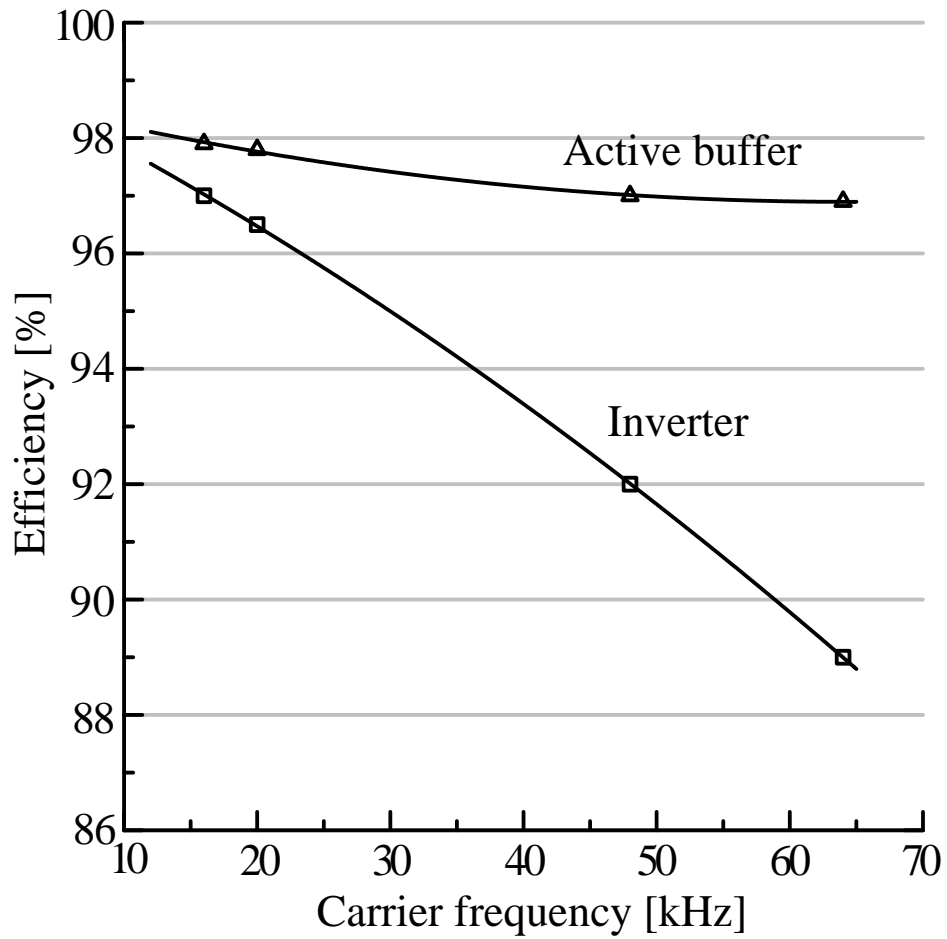


図 3-16 スイッチング周波数変更時の効率評価

3.7 昇圧チョッパとの体積評価

3.7.1 バッファインダクタンスの体積算出

バッファリアクトルのインダクタンスは、インダクタ電流のリプル電流から設計する。バッファリアクトル L_1 のインダクタンス値とスイッチング周波数の関係は、ファラデーの法則より(3.10)式となる。

$$L_1 = \frac{V_{abave} - V_{dc}}{\Delta I_L f_{sw}} \frac{V_{dc} - V_{abave}}{V_{dc}} \dots\dots\dots(3.10)$$

ここで、 V_{abave} はアクティブバッファ入力平均電圧値、 V_{dc} は直流中間平均電圧値、 ΔI_L はバッファリアクトル電流リプル(peak to peak)、 f_{sw} はスイッチング周波数である。(3.10)式より、バッファリアクトルのインダクタンス値はスイッチング周波数に反比例する。

図 3-17 にリプル率を 30%一定としたときのインダクタンス値の試算結果を示す。図 3-17 より、スイッチング周波数を 64kHz に設定した場合、インダクタンスは 2.7mH となり、16kHz 時と比較して 77%低減されていることがわかる。従来回路は直流リンクキャパシタと昇圧リアクトルが大型化の原因となっている。特に、直流リンクキャパシタはスイッチング周波数を増加しても小型化できない。一方、提案回路はスイッチング周波数を増加することで小型化が可能である。

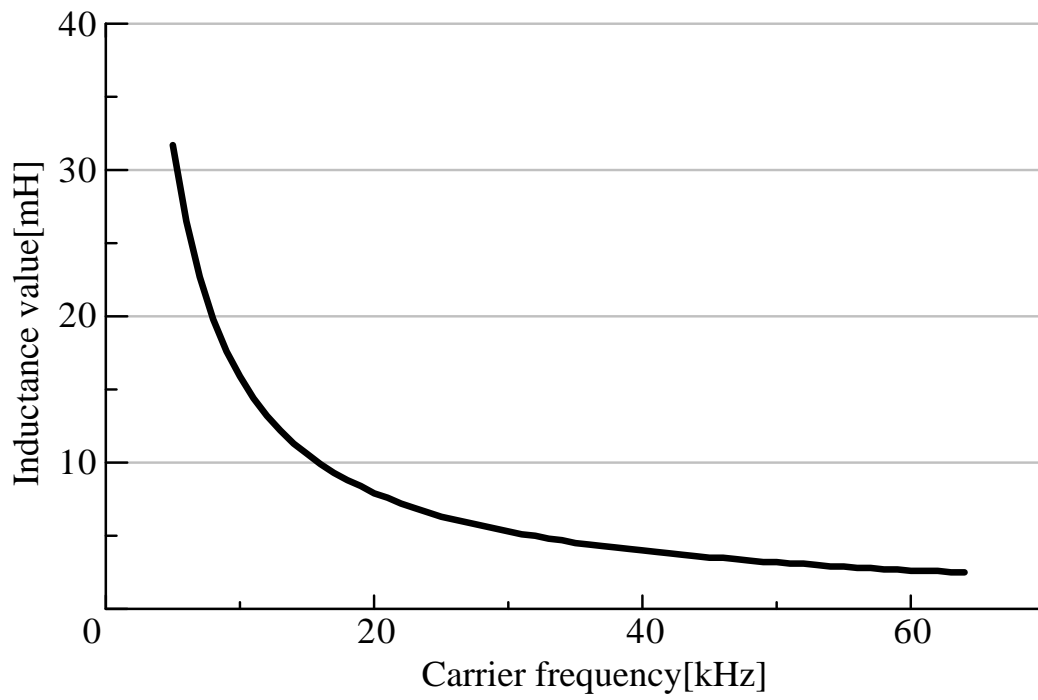


図 3-17 バッファインダクタンスとスイッチング周波数の関係

3.7.2 ヒートシンクの体積算出

ヒートシンクの体積は $CSPI$ (Cooling System Performance Index)⁽¹⁰⁰⁾を用いて算出する。ヒートシンクの体積 $Vol_{cooling}$ は(3.11)式となる。

$$Vol_{cooling} = \frac{P_{loss}}{(T_j - T_a) \times CSPI} \dots\dots\dots (3.11)$$

ここで、 P_{loss} は損失、 T_j はジャンクション温度、 T_a は周囲温度である。ヒートシンクは自然空冷を想定し、 $CSPI$ 値は 3 とした。損失は実機の測定結果を用いた。また、 T_a は 25°C 、 T_j は 125°C 以下となるときのヒートシンクの体積を算出した。

3.7.3 平滑キャパシタの体積算出

昇圧チョッパ回路の平滑キャパシタ C_{dc} はリップル電圧とリップル電流から設計する。平滑キャパシタに流れる電流 i_c は(3.12)式より表される。

$$i_c = C_{dc} \frac{dv_c}{dt} \dots\dots\dots (3.12)$$

(3.12)式より、平滑キャパシタに必要な静電容量 C_{dc} は(3.13)式となる。

$$C_{dc} = \frac{\Delta v_c}{\Delta i_c} \Delta t \dots\dots\dots (3.13)$$

ここで、 Δt は系統周波数の 2 倍周波数成分が支配的である。また、 Δv_c と Δi_c はリップル電圧(peak to peak)、リップル電流(peak to peak)である。 Δv_c と Δi_c が最大値に対して 10% となるように C_{dc} を設計した結果、 $500\mu\text{F}$ のキャパシタが必要となる。

3.7.4 体積比較

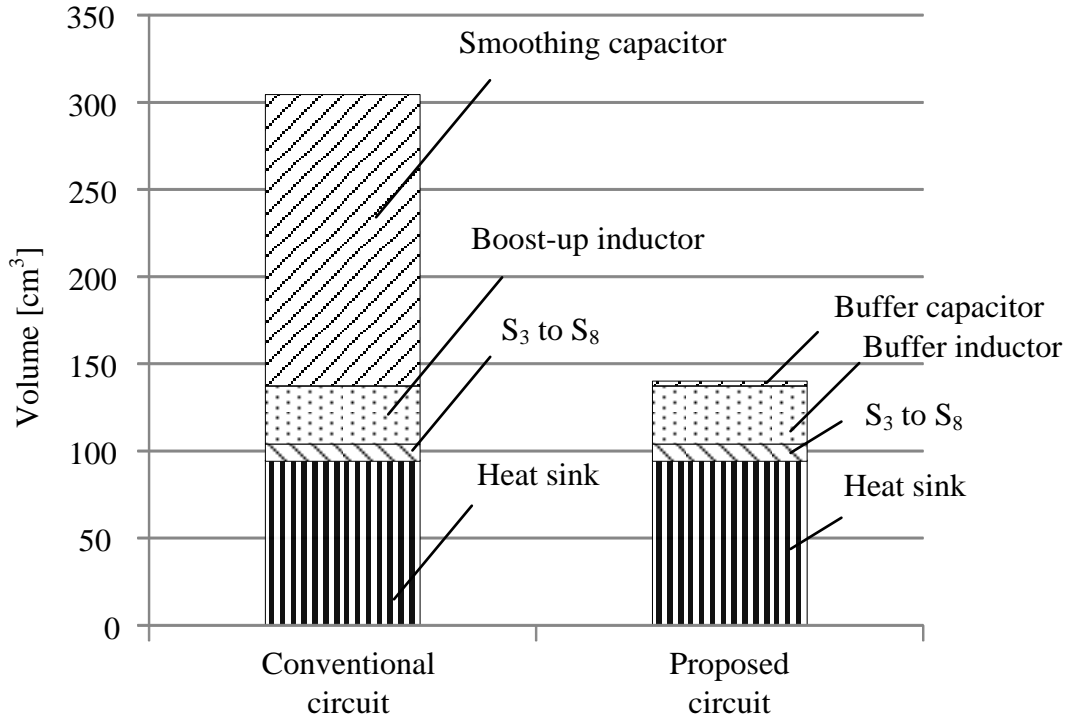
表 3-3 に体積設計条件, 図 3-18(a)に昇圧チョッパ回路と提案回路の体積比較結果を示す。ここで, 昇圧リアクトル及びバッファリアクトルの体積は **Area Product**⁽¹⁵⁾による設計法を用いて評価した。図 3-18(a)より, 昇圧チョッパ回路を用いた場合に比べ, 提案回路は体積を 37%低減可能なことがわかる。これは提案回路では直流中間部に平滑キャパシタが不要なためである。

図 3-18 (b)に提案回路のスイッチング周波数を変更した際の体積比較結果を示す。スイッチング周波数を 64kHz に増加することで提案回路の体積を 61%低減可能であることがわかる。これはバッファリアクトルがスイッチング周波数を増加することで小型化可能なためである。しかしながら, スwitching損失が増加するため, ヒートシンクが大型化する。そこで, パレートフロントカーブ⁽¹⁶⁾を用いて最適なスイッチング周波数をパワー密度の観点から考察する。

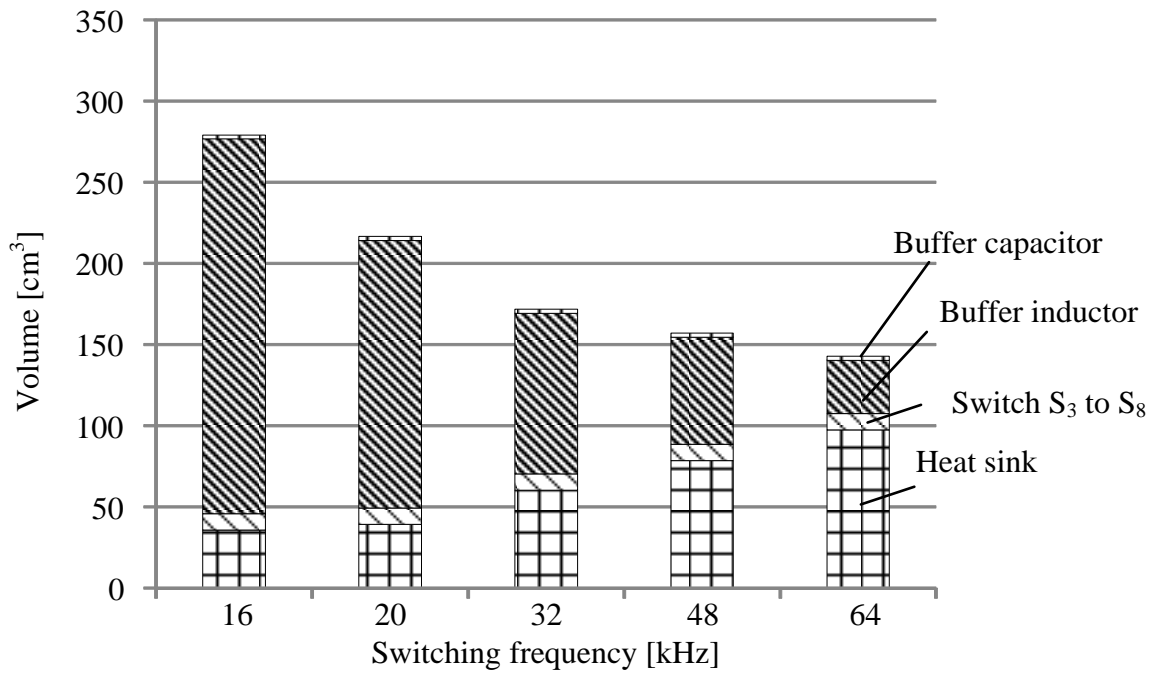
図 3-19 に横軸にパワー密度, 縦軸に効率をとり, スwitching周波数を変更した場合のパレートフロントカーブを示す。効率はシミュレーションによる損失解析結果から算出した。従来回路はスイッチング周波数 70kHz 時で 0.65kW/dm³の最大パワー密度となる。一方, 提案回路はスイッチング周波数 70kHz 時 1.6kW/dm³となり, 59%パワー密度を高く設計可能なことがわかる。これは図 3-18(a)の体積の内訳に示すとおり, 提案回路は平滑キャパシタが不要な分, 回路体積を小型化できるためである。

表 3-3 体積評価条件

T_j	120°C
T_a	25°C
CSPI	3
Switching device S3-S6 Volume	SCH2080KE (Rohm) 1.67cm ³
Buffer capacitor C5 Volume	EVC serise (Murata manufacturing Co.Ltd) 2.56cm ³
Smoothing capacitor C _{dc} Volume	LNT2H471MSEF (470μF, 500V) (Nichicon) 167cm ³
Buffer inductor L ₁ Volume	33cm ³



(a) 昇圧チョッパと提案回路の体積比較結果



(b) スイッチング周波数変更時の提案回路の体積評価結果

図 3-18 体積評価結果

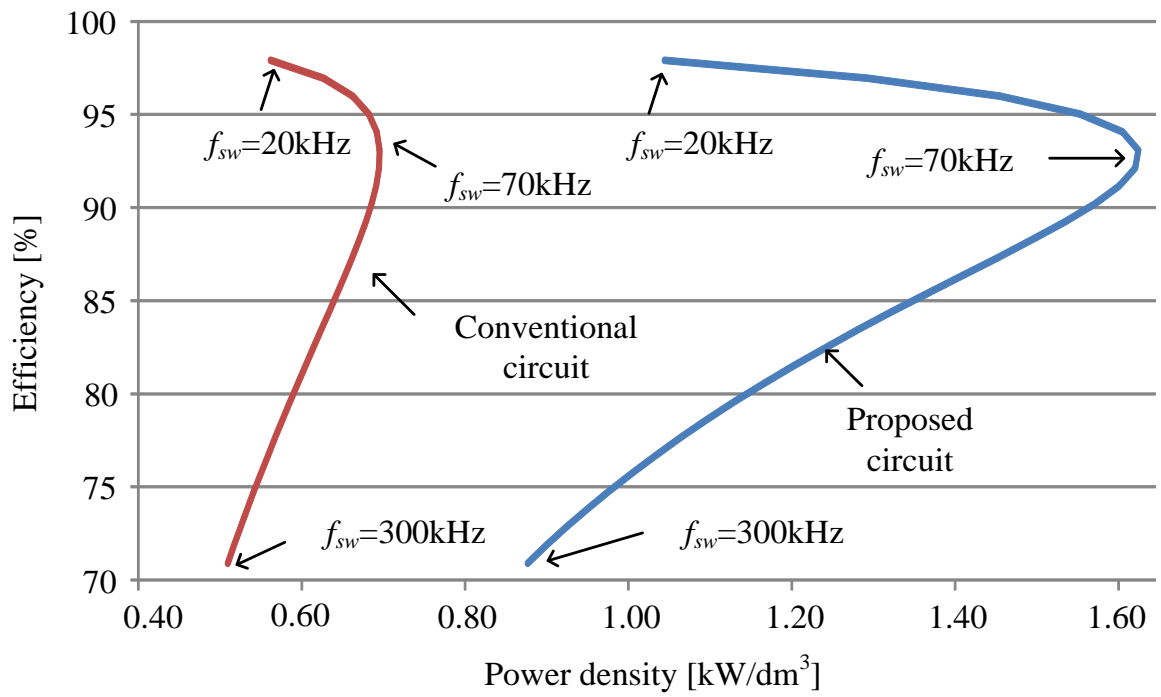


図 3-19 パレートフロントカーブを用いた昇圧チョッパと提案回路のパワー密度比較

3.8 結論

第3章では、小容量キャパシタで単相電力脈動補償可能な昇圧形アクティブバッファを有する電解コンデンサレス単相系統連系インバータを提案した。提案回路は直流中間部に大容量電解コンデンサを必要とせず、小容量キャパシタでパワーデカップリングを実現できる。提案回路によって昇圧動作とアクティブパワーデカップリング動作の両方を実現できるため、パワーデカップリングのための追加素子を必要としない。また、アクティブパワーデカップリングを実現する新しい制御法を提案し、その妥当性をシミュレーション、および実機実験により検討を行った。最後に、損失解析とパレートフロントカーブを用いたパワー密度の評価を行った。検討の結果、以下の結論を得た。

1) 定格 200W の試作機による実験結果より、入力電流脈動を 97% 低減出来ていることを確認した。また、出力電流 THD3.5%、負荷力率 99% が得られた。最高効率 は DC/DC コンバータで 96.2%、アクティブバッファ、インバータで 95.5% を達成した。また、MPPT の動作検証を行い、入力電力を理論上の最大電力点付近に制御できていることを確認した。キャリア周波数を増加してバッファリアクトルのインダクタンス値の低減を検討した結果、スイッチング周波数を増加することで、インダクタンス値を 77% 低減可能であることを確認した。

2) 損失解析結果より、無負荷損失が支配的であることを明らかにした。これは使用しているスイッチング素子の寄生容量が大きいためである。また、バッファリアクトルの小型化と高効率化はトレードオフの関係がある。

3) パレートフロントカーブを用いてパワー密度に対する効率の評価を行った結果、電解コンデンサを用いたパッシブ方式と比較して提案回路は 59% パワー密度を高く設計可能であることを確認した。

第4章

フライングキャパシタコンバータを応用した電圧形アクティブバッファ

4.1 緒言

第3章では、昇圧チョッパを用いて小容量キャパシタで単相電力脈動補償可能な昇圧形アクティブバッファを提案した。提案回路は非常に簡単な構成で大幅なデカップリング用キャパシタの小型化が達成できる。そして、パレートフロントカーブを用いてパワー密度に対する効率の評価を行った結果、従来の昇圧チョッパと比較して提案回路は59%パワー密度を高く設計可能であることを確認した。

しかし、昇圧チョッパは直流側に大きな昇圧インダクタが必要となる。また体積比較の結果より、本インダクタが占める体積は比較的大きい。インダクタは高周波駆動することで小型化が可能だが、第3章の実験結果で示した通り、スイッチング周波数の増加はスイッチング損失の増加を招き、電力変換効率の大幅な低下を招く。

第4章ではマルチレベル方式フライングキャパシタ DC/DC コンバータを用いた電圧形アクティブバッファを提案する。本回路は昇圧機能を2つのエネルギーバッファに分割することができる。特にコンデンサはインダクタと比較してエネルギー密度が高いため、キャパシタを追加で用いることで昇圧インダクタを小容量化することができる。

本章ではまず提案回路構成を示し、その特徴を述べる。また単相電力脈動補償を実現する制御方式、および回路動作について述べる。そして、提案回路の有用性をシミュレーションおよび定格電力1.5kWの試作機を用いた実験結果から示す。最後に、これまでに提案されている直流中間側に配置するタイプのDCアクティブフィルタとのパワー密度評価を行い、提案回路方式の有効性を明らかにする。

4.2 提案回路方式

図 4-1 に提案回路方式を示す。提案回路はフライングキャパシタ DC/DC コンバータと系統連系インバータで構成される。フライングキャパシタ DC/DC コンバータは 4 つの半導体スイッチと 1 つのキャパシタ、インダクタで構成される。昇圧チョップと比較して半導体スイッチが 2 つ、受動素子が 1 つ増加するが、出力側へのエネルギー転送を昇圧用キャパシタ(フライングキャパシタ)が行うことができるため、昇圧チョップと比較して、同昇圧比において昇圧インダクタンスを低減することができる。なお、フライングキャパシタ電圧平均値は充放電期間が等しい場合、出力電圧の半値でクランプする。

また、昇圧チョップと比較して部品点数が多いものの、各半導体スイッチには低耐圧素子を使用できる。したがって低オン抵抗素子を選定することで、導通損失の低減が可能である。このように、フライングキャパシタ DC/DC コンバータはマルチレベルインバータの特徴を DC/DC コンバータへ応用した方式であり、昇圧チョップと比較して様々なメリットを有する。

図 4-2 に提案回路における単相電力脈動補償の原理図を示す。提案方式は本回路がフライングキャパシタを有することに着目し、このキャパシタをアクティブパワーデカップリングに応用する。そのため、フライングキャパシタ電圧は平均値を出力電圧の半値とし、フライングキャパシタのオンデューティを調整することで電源周波数の 2 倍周波数で充放電するシーケンスを追加し、キャパシタ電圧を制御することで単相電力脈動を補償する(4-3 参照)。ここで、単相電力脈動補償用に流す中性点電流の充放電期間は電源周期で切り替わるが、キャパシタやインダクタの充放電自体は 2 つの三角波キャリアを用いた PWM によって制御される。フライングキャパシタが単相電力脈動を補償することで、直流中間電圧キャパシタはパワーデカップリングを行う必要がない。そのため直流中間電圧には小容量キャパシタが適用可能となり、フィルムコンデンサや積層セラミックコンデンサの選定が可能となる。また、直流中間電圧が一定値となることで DC/DC コンバータから見た出力電力はほぼ一定となり、直流電源側の電力も電源周期でほぼ一定に制御することができる。

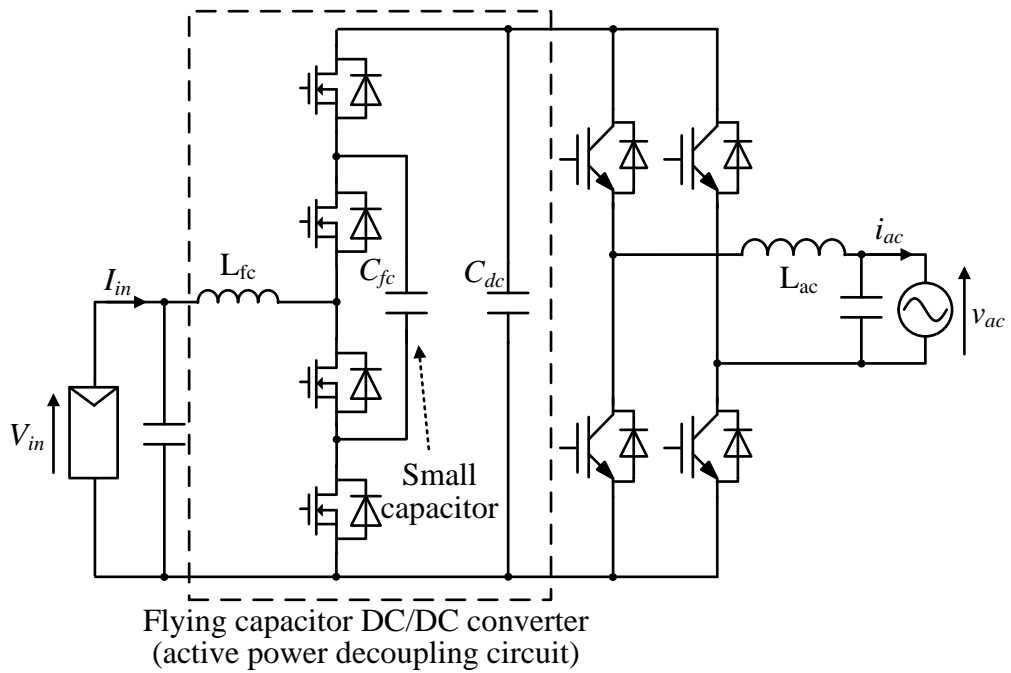


図 4-1 フライングキャパシタ DC/DC コンバータを用いた提案回路

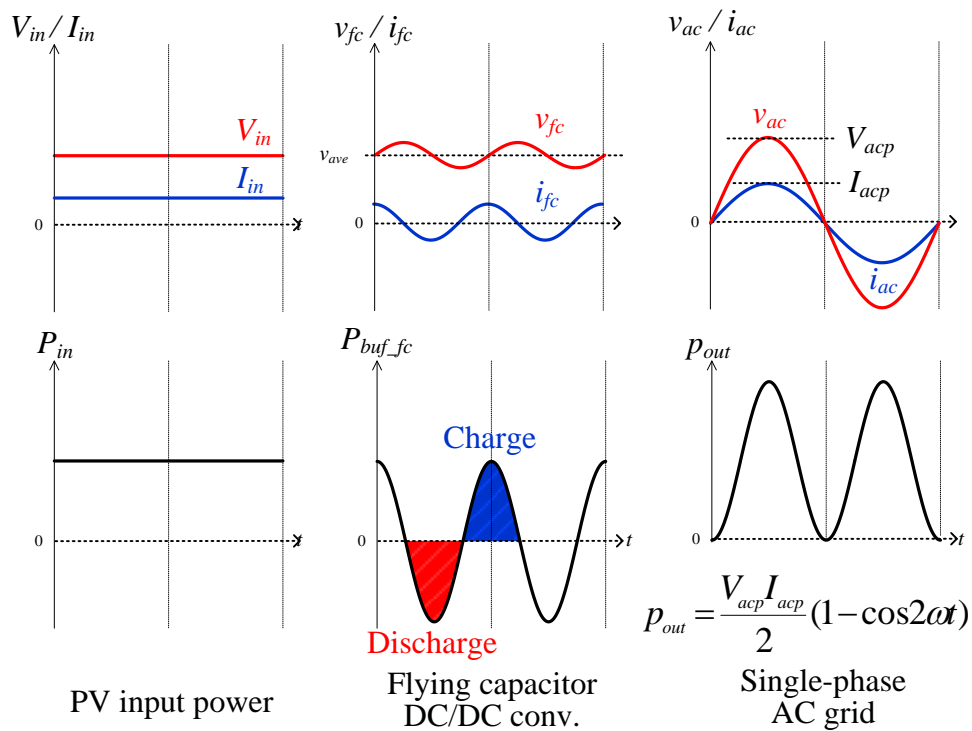
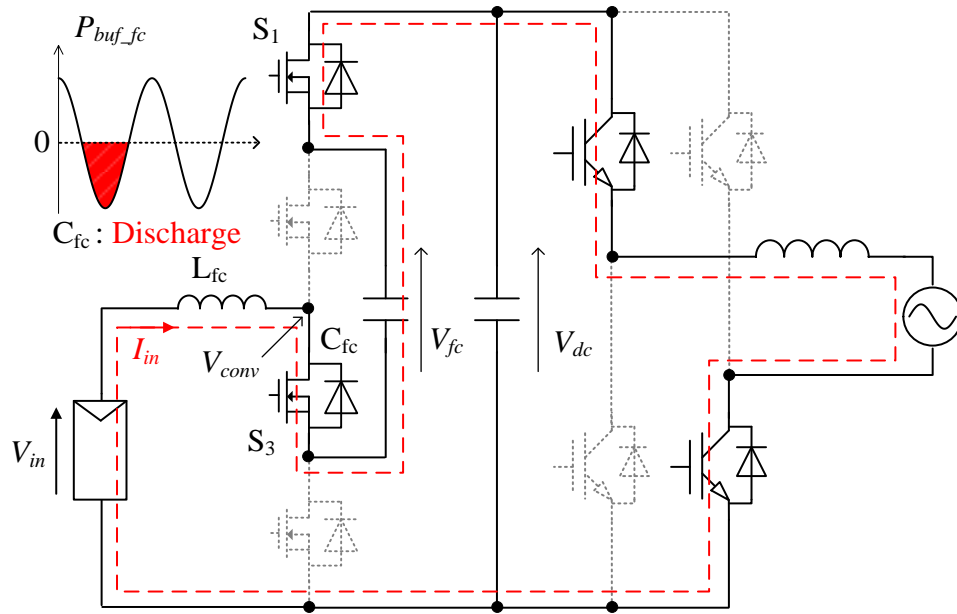
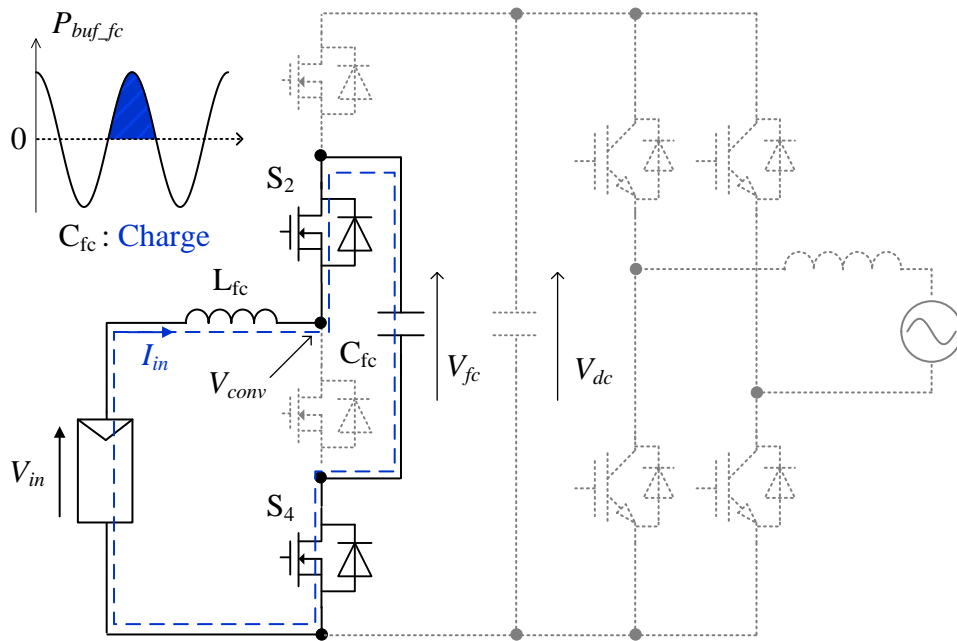


図 4-2 提案回路の単相電力脈動補償原理



(a) フライングキャパシタ放電



(c) フライングキャパシタ充電

図 4-3 単相電力脈動補償を実現する回路動作

4.3 提案制御

図 4-4 に昇圧比が 2 倍以上の際のフライングキャパシタ DC/DC コンバータの動作モード, 図 4-5 に各モードにおけるスイッチングパルス, 図 4-6 に提案制御ブロック図を示す。フライングキャパシタ DC/DC コンバータは全 4 つのスイッチングモードで駆動するが, 昇圧比が 2 倍以上の時は図 4-4 の 3 つの動作モードで動作する⁽¹⁰¹⁾。一般的な制御ではフライングキャパシタの充放電デューティのオン期間は一定となるが, 提案制御は単相電力脈動補償を実現するために, 充電モードのオンデューティ期間を可変し, フライングキャパシタの充放電をアンバランスさせる。この調整を単相電力脈動補償に合わせて行い, かつキャパシタ電圧平均値は常に一定となるように制御することで提案回路が動作する。以下に提案制御の詳細を示す。

まずは単相電力脈動補償を行わない, 一般的なフライングキャパシタ DC/DC コンバータの動作について考える。初めに, 昇圧インダクタの両端電圧 V_L は(4.1)式で表される。

$$V_L = V_{in} - V_{conv} \dots\dots\dots(4.1)$$

ここで, V_{in} は入力電圧, V_{conv} は変換器の中性点電圧である。デカップリング動作をさせない場合, 変換器電圧 V_{conv} は $d_1 = d_2 = d$ で表されるため, (4.2)式で表される。

$$V_{conv} = d_1 \frac{V_{dc}}{2} + d_2 \frac{V_{dc}}{2} = dV_{dc} \dots\dots\dots(4.2)$$

ここで, フライングキャパシタ電圧はインバータ直流電圧の半値になるので($V_{fc} = V_{dc} / 2$), S_1 がオンする期間 d_1 においても S_2 がオンする期間 d_2 においても $V_{dc}/2$ が変換器電圧 v_{conv} として印加される。(4.2)式より, 変換器電圧の一制御周期における平均値はデューティ d に対して線形増加する。

一方、提案制御を適用する場合、充電モードのデューティ d_2 は単相電力脈動を補償するように変動する。この時の変換器の中性点電圧 $V_{conv_with_buffer}$ は(4.3)式となる。

$$V_{conv_with_buffer} = d_1(V_{dc} - V_{fc}) + (d_2 + d_{buf})V_{fc} = dV_{dc} + d_{buf}V_{fc} \dots\dots\dots(4.3)$$

ここで、 d_{buf} はパワーデカップリング用のデューティである。(4.2)式と(4.3)式を比較すると、単相電力脈動補償を行わないフライングキャパシタ DC/DC コンバータと同等の入出力特性を得るためには、右辺第 2 項 $d_{buf}V_{fc}$ が外乱となることがわかる。この制御外乱を補償しない場合、入力直流側が変換器中性点電圧の変動の影響を受けるため、単相電力脈動を補償しているにも関わらず入力直流電力が電源周波数の 2 倍周波数で脈動し、目的の動作が得られない。そこで本外乱を補償するデューティ d_c を追加する。ここでは、デューティ d_1 に非干渉化分デューティ d_c を加算し、外乱項を打ち消すことで非干渉化を行う。デューティ d_1 に非干渉化分デューティ d_c を加算すると、変換器出力電圧 $V_{conv_with_buffer}$ は(4.4)式で得られる。

$$\begin{aligned} V_{conv_with_buffer} &= (d_1 + d_c)(V_{dc} - V_{fc}) + (d_2 + d_{buf})V_{fc} \\ &= dV_{dc} + d_c(V_{dc} - V_{fc}) + d_{buf}V_{fc} \dots\dots\dots(4.4) \end{aligned}$$

ここで、(4.4)式中の第 2 項と第 3 項の和が相殺できれば d_c を用いて外乱を補償することができる。したがって、非干渉化分デューティ d_c は(4.5)式となる。

$$d_c(v_{dc} - v_{fc}) = -v_{fc}d_{buf} \dots\dots\dots(4.5)$$

$$d_c = -\frac{v_{fc}}{v_{dc} - v_{fc}}d_{buf} \dots\dots\dots(4.6)$$

(4.6)式で得られる補償分デューティ d_c を d_1 に加算することで、フライングキャパシタコンバータの電流とフライングキャパシタの電圧を独立に制御できる。

フライングキャパシタは上述したデューティ指令と入力電流制御(ACR)を用いて制御する。また、MPPT については昇圧チョップと同様に入力電流指令を最大電力点に応じて調整することで実現できる。

また、フライングキャパシタ電圧指令値は(4.7)式で表される。

$$v_{fc}^* = \sqrt{\left(\frac{v_{dc}}{2} - \frac{P_{out}}{\omega C_{fc} V_{dc}}\right)^2 - \frac{P_{out}}{\omega C} \{\sin(2\omega t) - 1\}} \dots\dots\dots(4.7)$$

インバータ制御については一般的な直流中間電圧制御(AVR)およびインバータ出力電流制御(ACR)を実装する。インバータ出力電流制御には系統電圧極性と PLL (Phase Locked Loop) を用いることで、力率 1 で系統連系制御を行う。本論文では DC/DC コンバータ側に着目しているため、インバータ側の回路構成、および制御方式については議論しない。

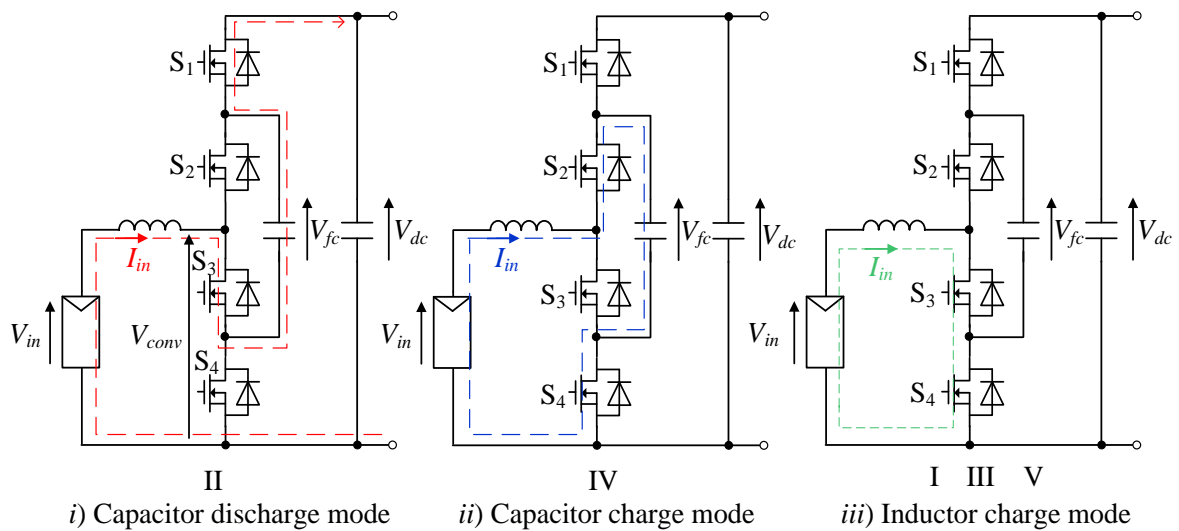


図 4-4 昇圧比が 2 倍以上の際のフライングキャパシタ DC/DC コンバータの動作モード

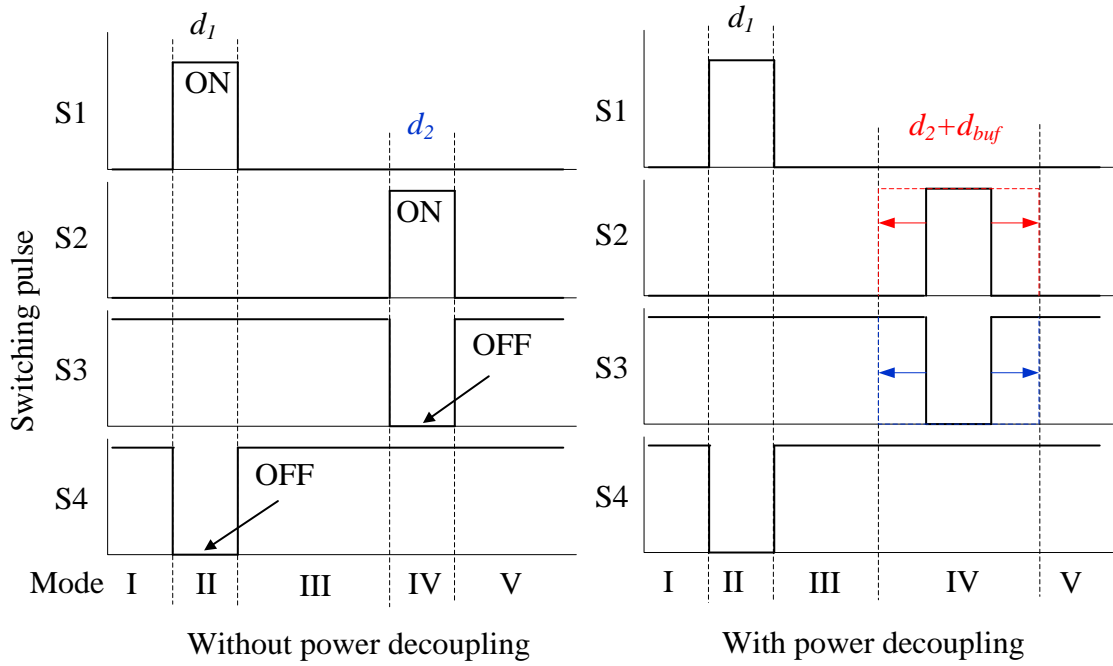


図 4-5 各モードにおけるスイッチングパルス

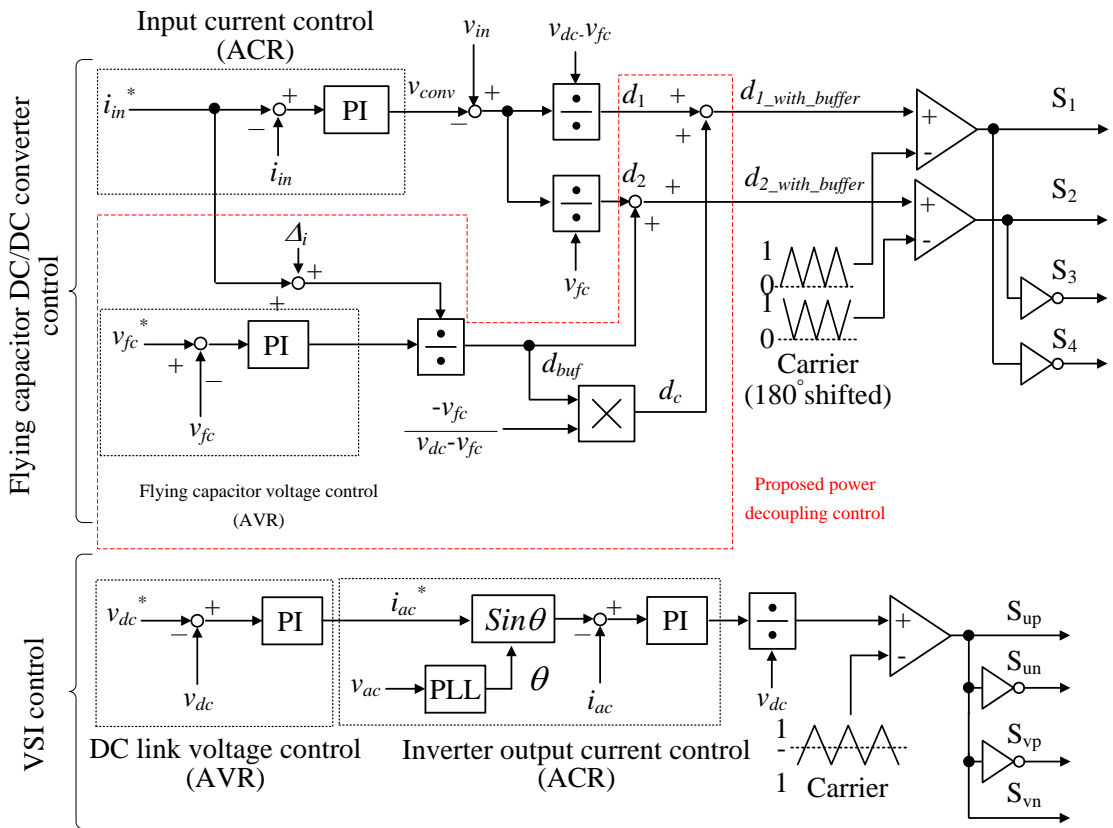


図 4-6 提案制御ブロック図

4.4 受動素子の設計

4.4.1 フライングキャパシタ C_{fc}

図 4-7 に電圧変動幅に対するフライングキャパシタ容量を示す。フライングキャパシタ C_{fc} はパワーデカップリングを行うため、第 3 章、(3.3)式で示した昇圧チョップ時のデカップリングキャパシタ同様、キャパシタのエネルギーから静電容量を導出できる。

$$C_{fc} = \frac{2W_{buffer}}{\omega(V_{cmax}^2 - V_{cmin}^2)} \dots\dots\dots(4.8)$$

ここで、 W_{buffer} はコンデンサのエネルギー、 V_{cmax} はバッファキャパシタ電圧最大値、 V_{cmin} はバッファキャパシタ電圧最小値、 ω は電源系統の角周波数である。提案制御では、フライングキャパシタが単相電力脈動分のエネルギーを享受する必要があるため、電力脈動を補償しない場合のフライングキャパシタ容量と比べた場合は必要な静電容量は増加する。しかし、直流中間電圧に接続するキャパシタはスイッチングフィルタ用としての容量のみでよいため、大幅に小容量化することができる。フライングキャパシタは電圧変動幅を大きく設定することで小容量化することができる。

4.4.2 昇圧インダクタ L_{fc}

昇圧インダクタ L_{fc} はインダクタ電流のスイッチングリプル Δi_{Lfc} から設計する。フライングキャパシタ DC/DC コンバータの昇圧インダクタのインダクタンス L_{fc} は(4.9)式で表される。

$$L_{fc} = \alpha \frac{V_L}{4f_{sw} \Delta i_{Lfc}} \dots\dots\dots(4.9)$$

ここで、 V_L はインダクタ電圧、 f_{sw} はスイッチング周波数である。フライングキャパシタ DC/DC コンバータはリプル電流の周波数が昇圧チョップの 2 倍となるため、一回当たりのエネルギー蓄積時間が短くなる。また、フライングキャパシタ電圧が直流中間電圧以下の

値でバランスしているため、インダクタ電圧も低減できる。つまり、フライングキャパシタ電圧が直流中間電圧の半値でクランプした場合、昇圧チョップと同等のスイッチング周波数、リップル条件でインダクタンスを設計すると、1/4 に設計することができる。一方、提案制御では変換器の中性点電圧が電源周波数の2倍周波数で変動するため、直流中間電圧の半値よりも電圧が高い期間が存在する。つまり提案制御を適用した場合、単相電力脈動補償を行わない場合のインダクタンスに対して、設計値が増加する。以下に提案制御を適用した場合のインダクタンス設計の詳細を示す。

まず、フライングキャパシタの充放電デューティ d_1 , d_2 は(4.10), (4.11)式となる。

$$d_{1_with_buffer} = \frac{V_{in}}{V_{dc}} \{1 - \cos(2\omega t)\} \dots\dots\dots(4.10)$$

$$d_{2_with_buffer} = \frac{V_{in}}{V_{dc}} \left\{ 1 + \left(\frac{V_{dc}}{v_{fc}} - 1 \right) \cos(2\omega t) \right\} \dots\dots\dots(4.11)$$

(4.6)式, (4.7)式より、提案制御を適用した場合のフライングキャパシタ充放電デューティには周波数成分を含み、充電デューティの方が大きい期間は単相電力脈動を補償するために長い充電期間を確保する。この期間中、フライングキャパシタ電圧は直流中間電圧平均値よりも増加するため、スイッチング周期で見た場合のインダクタ電圧は増加する。したがって、各デューティが最大となる条件で昇圧インダクタを設計する。スイッチングデューティを考慮したインダクタンス値は(4.12)式で表される。

$$L_{fc} = \frac{\max\{(v_{dc} - v_{fc} - v_{in})d_{1_with_buffer}, (v_{fc} - v_{in})d_{2_with_buffer}\}}{f_{sw} \Delta I_{Lfc}} \dots\dots\dots(4.12)$$

図 4-8 に電圧変動幅を変更した場合の昇圧インダクタとフライングキャパシタ DC/DC コンバータにおけるインダクタンスの関係を示す。ここで、縦軸のインダクタンス L_{fc} は昇圧チョップのインダクタンスに対する割合で表現している。また、インダクタンス値の設計は昇圧チョップ、フライングキャパシタ DC/DC コンバータの両方において同条件とし、スイッチング周波数は 16kHz, リプル電流波高値 ΔI は 2.1A, 直流中間電圧は 380V とした。この時の昇圧チョップのインダクタンスは 1.8mH となる。図 4-8 より、設計とシミュレーション値の特性は良好に一致していることがわかる。また、フライングキャパシタの小容量化の観点からフライングキャパシタ電圧変動値を大きく設計した場合は、インダクタンスが増加していることがわかる。これは上述した通り、提案制御を適用するとフライングキャパシタ電圧瞬時値が直流中間電圧平均値を上回る期間が存在し、かつ電圧変動幅が大きいとこの期間が増加するためである。したがって、電圧変動幅が小さい期間は単相電力脈動補償を行わない場合のインダクタンス値に近くなる。しかしながら、昇圧チョップと比較した場合、昇圧比を上げた条件においても必要なインダクタンス値は低く設計できおり、提案制御を付与した場合でもインダクタンス値の低減の観点では優位性は損なわれていないことがわかる。

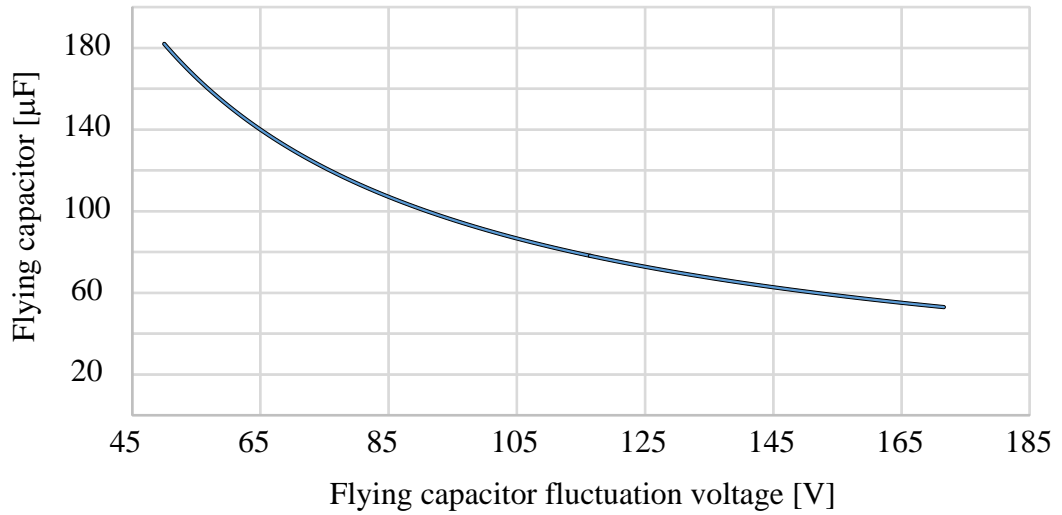


図 4-7 フライングキャパシタ電圧変動幅とキャパシタ容量の関係

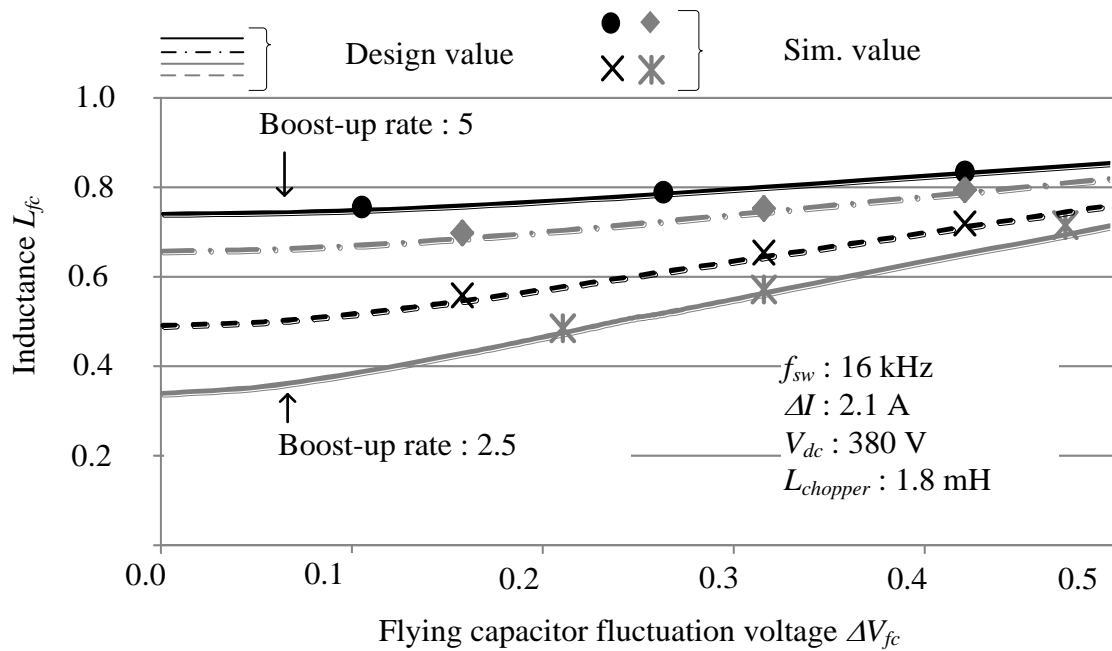


図 4-8 昇圧チョッパと提案回路のインダクタンス比較結果

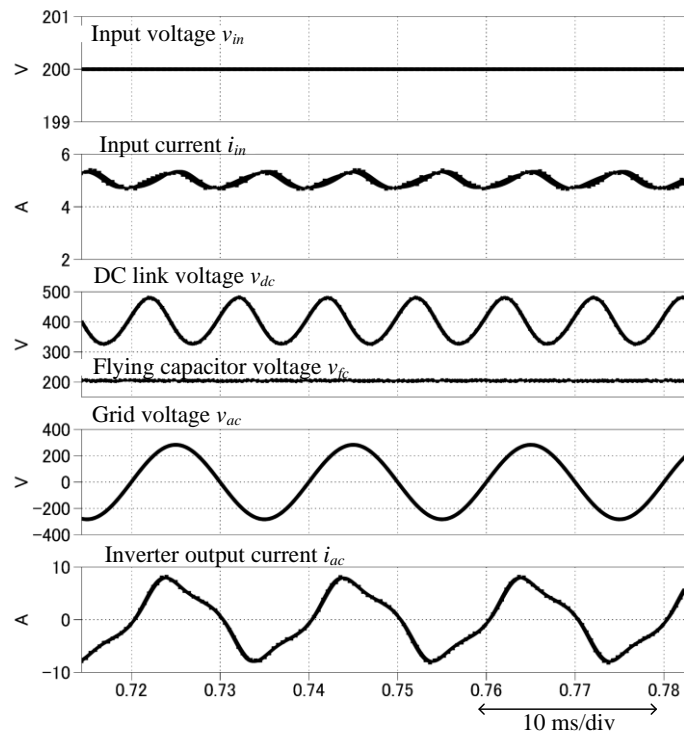
4.5 シミュレーション結果

表 4-1 にシミュレーション条件，図 4-9 にシミュレーション結果を示す。本シミュレーションでは出力電力 1kW に対して直流中間キャパシタを，20 μ F，フライイングキャパシタ容量を 50 μ F とした。まず，図 4-9 (a)より，提案制御を付与していない場合，直流中間電圧，および入力電流が電源周波数の 2 倍周波数で脈動していることがわかる。直流中間電圧に周波数成分を含んでいるため，インバータ出力電流制御の指令値に電源周波数の 2 倍周波数成分が重畳し，インバータ出力電流が大きくひずんでいる。また，単相電力脈動を補償するバッファが無い場合，入力電流に 2 倍周波数成分が重畳し，入力電力が脈動していることがわかる。入力電流 ACR の外乱抑圧特性を上げることである程度入力電流変動は抑制できるが，インダクタの大型化や，高速な応答性が要求される。

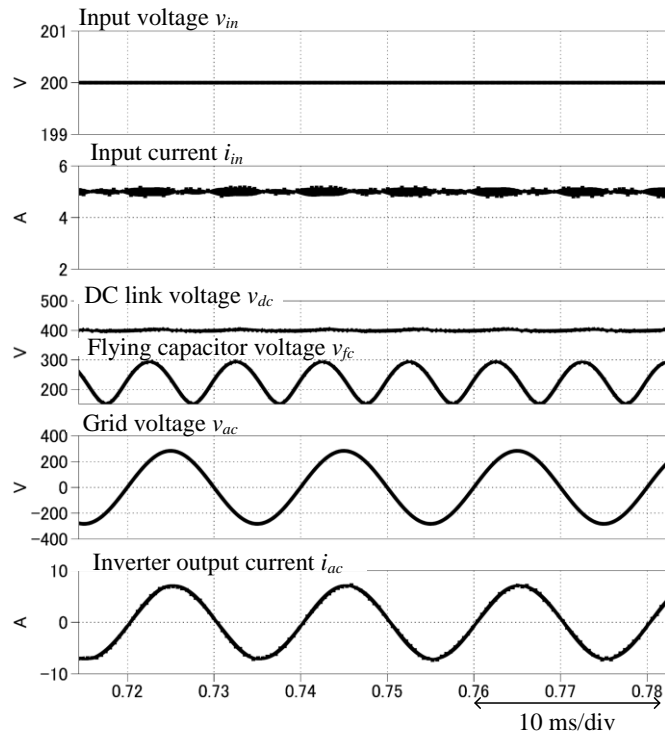
一方，図 4-9 (b)より，提案制御を適用することで，フライイングキャパシタ電圧が系統周波数の 2 倍周波数で脈動することでアクティブパワーデカップリングを達成し，入力電流，および直流中間電圧はほぼ一定値となっていることがわかる。また，直流中間電圧の一定値化に伴い，インバータ出力電流ひずみも大幅に改善されている。以上の結果より，提案制御の基本動作を確認した。

表 4-1 シミュレーション条件

Symbol	Quantity	value
V_{in}	Input voltage	200 V
P_{out}	Output power	1.0 kW
f_{sw_FCC}	Switching frequency of FCC	32 kHz
f_{sw_VSI}	Switching frequency of VSI	20 kHz
V_{DC_ave}	DC link average voltage	400 V
C_{fc}	Flying capacitor	50 μ F
C_{dc}	DC link capacitor	20 μ F
L_{fc}	Boost inductor	7.5 mH
v_{ac}	Grid voltage	200 V _{rms}
f_{ac}	Grid frequency	50 Hz



(a) 提案制御無し



(b) 提案制御あり

図 4-9 シミュレーション結果

4.6 実験結果

提案方式の有用性を実機実験により評価する。表 4-2 に実験条件，図 4-10 に定常動作時の実験結果を示す。

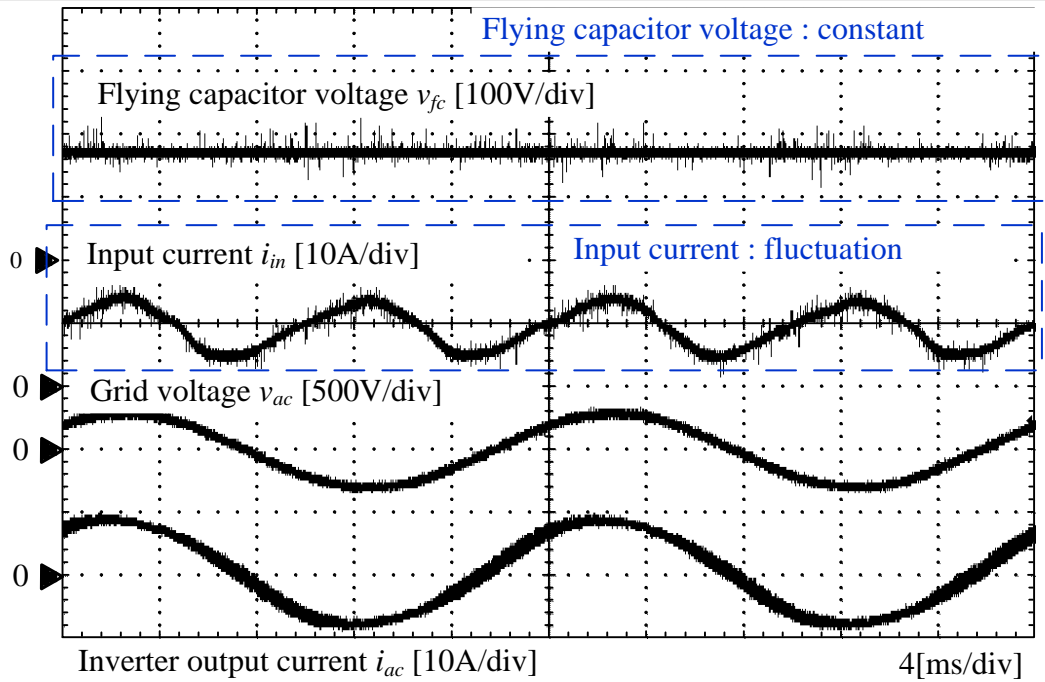
まず，図 4-10 (a)より，提案制御適用前ではフライングキャパシタ電圧が一定となり，入力電流が電源周波数の 2 倍周波数で大きく脈動していることがわかる。一方，図 4-10 (b)より，提案制御適用後は入力電流が電源周期でほぼ一定値となり，かつフライングキャパシタ電圧は電源周波数の 2 倍周波数で制御されていることがわかる。さらに，図 4-10 (c)，図 4-10 (d)を比較すると，提案制御適用後の直流中間電圧変動が低減していることがわかる。

図 4-11 に直流中間電圧の高調波解析結果を示す。高調波解析結果より，直流中間電圧に含まれる 2 次高調波成分(100Hz 成分)は提案制御適用後には 74.5%低減できていることを確認した。以上の結果より，提案制御によるアクティブパワーデカップリング動作が良好に動作できていることを確認した。

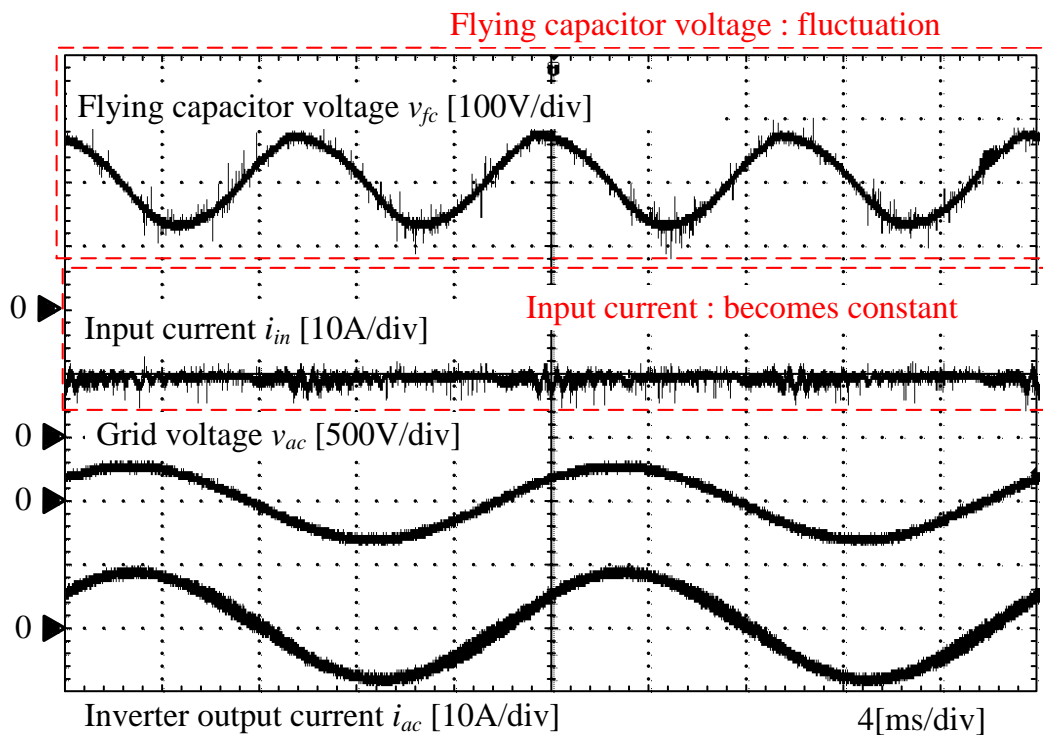
図 4-12 に入力電流指令を 0.1p.u.から 0.7p.u.にステップ変化した際の動作波形を示す。実験結果より，直流中間コンデンサを小容量化した場合においてもインバータ出力電圧制御は破綻せず，制御を維持できていることを確認した。ただし，直流中間コンデンサの小容量化は電圧制御ゲインが低い場合，過渡的な電圧オーバーシュートの発生等に繋がる。そのため，小容量キャパシタを接続した際の制御器設計には安定性の観点から課題がある。本結果では電圧制御ゲインを高く設定し，電圧オーバーシュートを回避しているが，過渡応答の改善は大容量エネルギーバッファを有さないパワーデカップリング回路の課題の一つである。

表 4-2 実験条件

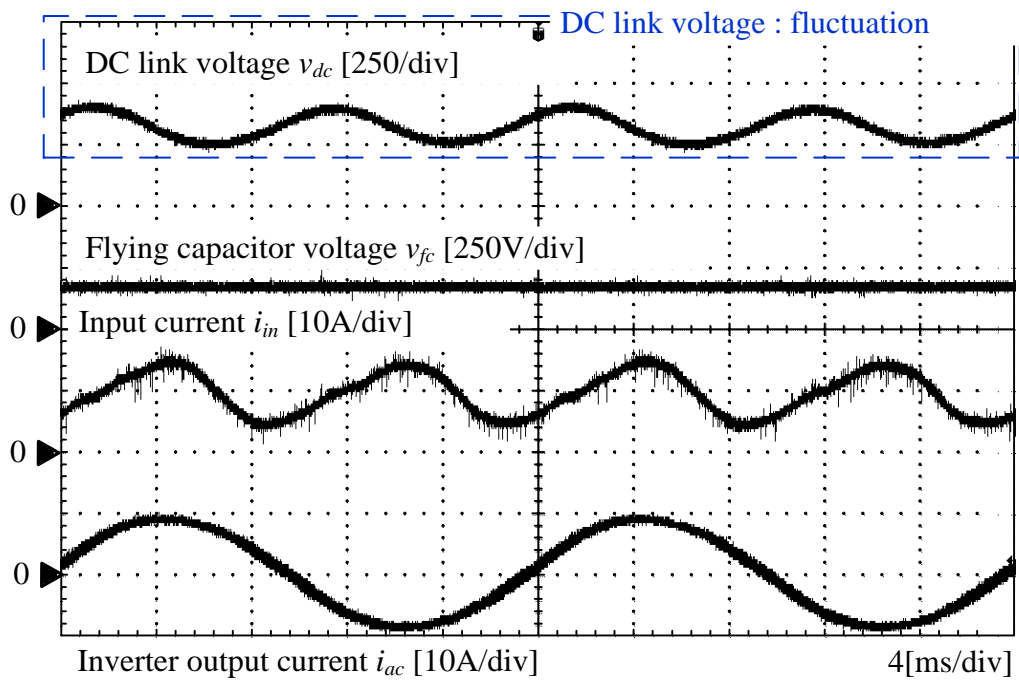
Symbol	Quantity	value
V_{in}	Input voltage	200 V
P_{out}	Output power	1.5 kW
P_{rated}	Rated power	1.5 kW
f_{sw_FCC}	Switching frequency of FCC	20 kHz
f_{sw_VSI}	Switching frequency of VSI	20 kHz
V_{DC_ave}	DC link average voltage	350 V
C_{fc}	Flying capacitor	180 μ F
C_{dc}	DC link capacitor	20 μ F
L_{fc}	Boost inductor	1 mH
v_{ac}	Grid voltage	200 V _{rms}
f_{ac}	Grid frequency	50 Hz



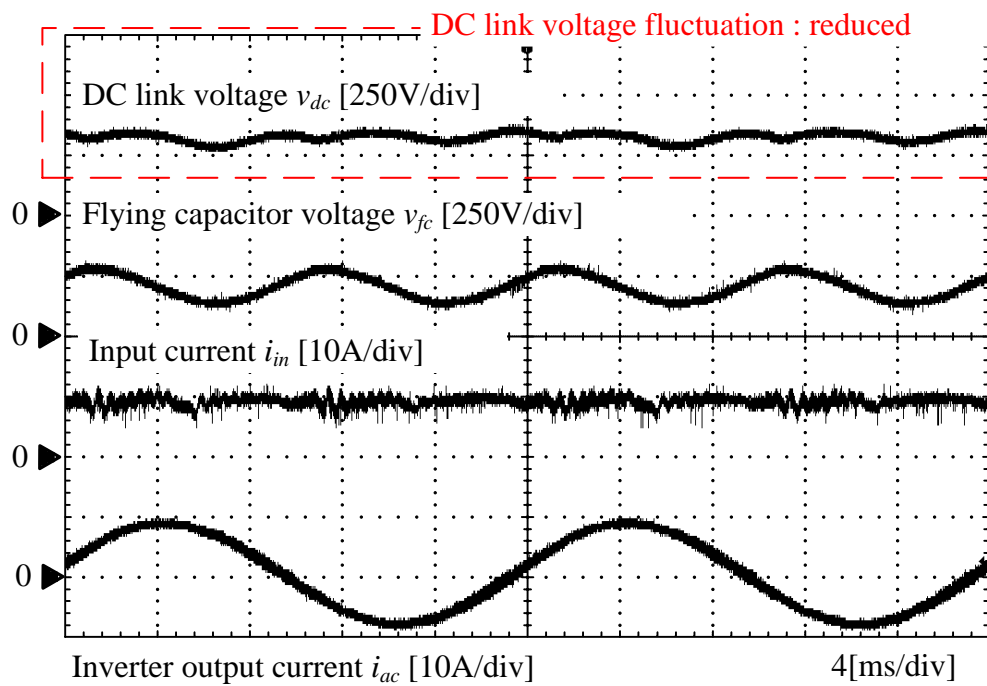
(a) 提案制御適用前



(b) 提案制御適用後



(c) 提案制御適用前



(d) 提案制御適用後

図 4-10 実験結果(定常特性)

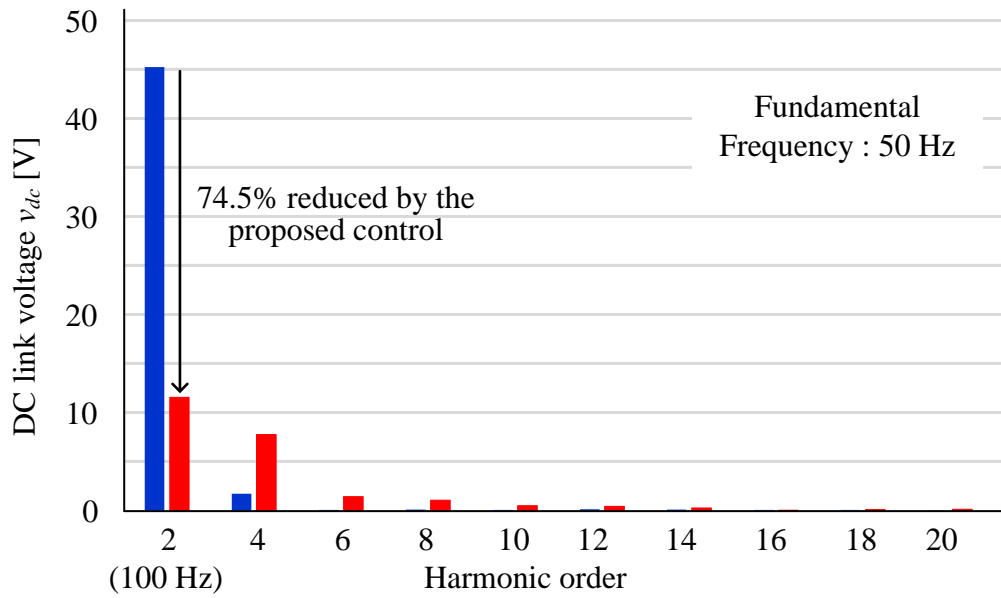
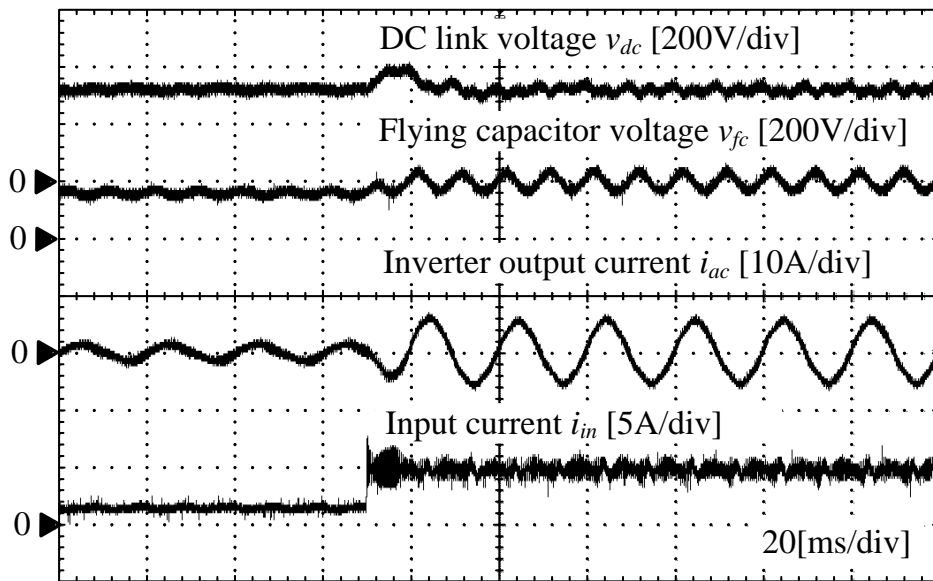
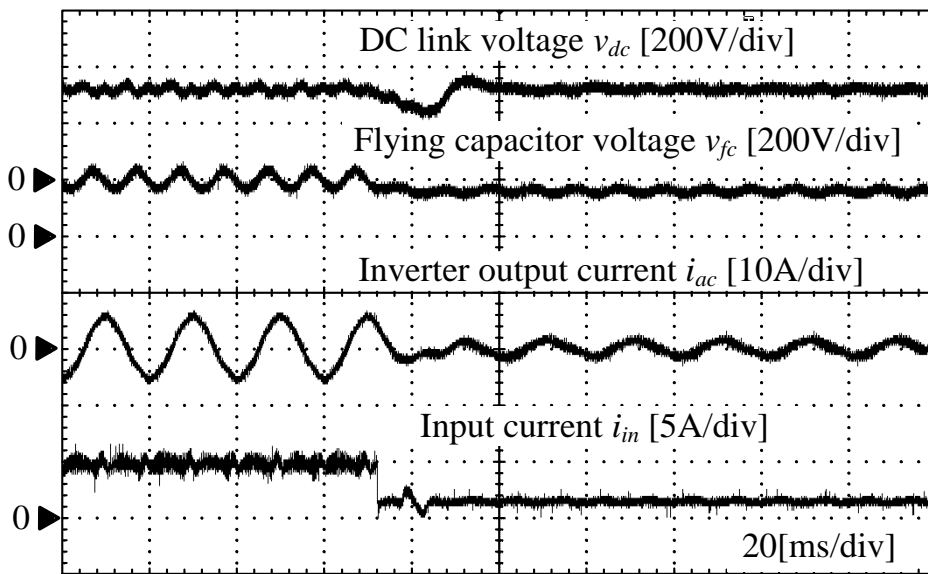


図 4-11 直流中間電圧高調波解析結果



(a) ステップアップ時



(b) ステップダウン時

図 4-12 過渡応答時の提案回路の動作波形

図 4-13 に効率特性を示す。提案回路の最高効率はお出力電力 1.1kW 時、インバータ側を含め、95.4%を達成した。本実験では 500V 耐圧系の MOSFET をフライングキャパシタの各スイッチに用いて試験した。そのためリカバリによるサージ電圧が非常に大きく、サージ電圧抑制のためにゲート抵抗を大きめに設定している。そのため各半導体スイッチのスイッチング損失が増加している。解決策としては、リカバリ特性が良好な SiC-MOSFET の適用や、より低耐圧、低オン抵抗な MOSFET の利用が挙げられる。

図 4-14 に出力電力に対するインバータ出力電流 THD の特性を示す。図 4-14 より、提案制御適用後は THD が大幅に改善できていることがわかる。これはシミュレーション結果の節でも言及した通り、直流中間電圧の脈動が大幅に低減できているためである。提案回路における直流中間電圧制御系は系統連系インバータのインバータ出力電流制御をインナーループに有する。直流中間電圧指令値は常に一定値の直流を与えているため、系統周波数の 2 倍周波数成分は電圧制御系に対する外乱となる。そのため、PI 制御を用いている場合、PI 制御器が外乱を補償するため、インバータ出力電流指令値に上述の 2 倍周波数成分が重畳する。電流制御側の PI 制御器は基本波に加え、本周波数成分を含む電流指令値に追従してしまうため、結果インバータ出力電流ひずみが増加する。提案制御法を適用した場合は直流中間電圧をほぼ一定値に制御できるため、インバータ出力電流 THD を改善できる。

図 4-15 に提案回路の損失解析結果を示す。損失解析結果より、フライングキャパシタ DC/DC コンバータ、インバータのスイッチング損失が支配的であることがわかる。これは上述したリカバリ損失をスイッチング損失として計上しているためである。3 章でも言及した通り、ハードスイッチング動作下で高周波駆動をする場合、リカバリの影響とスイッチング損失の影響が大きく、その損失には十分留意する必要がある。低損失な半導体デバイスを用いることで改善はされるが、根本的な解決法にはならない。

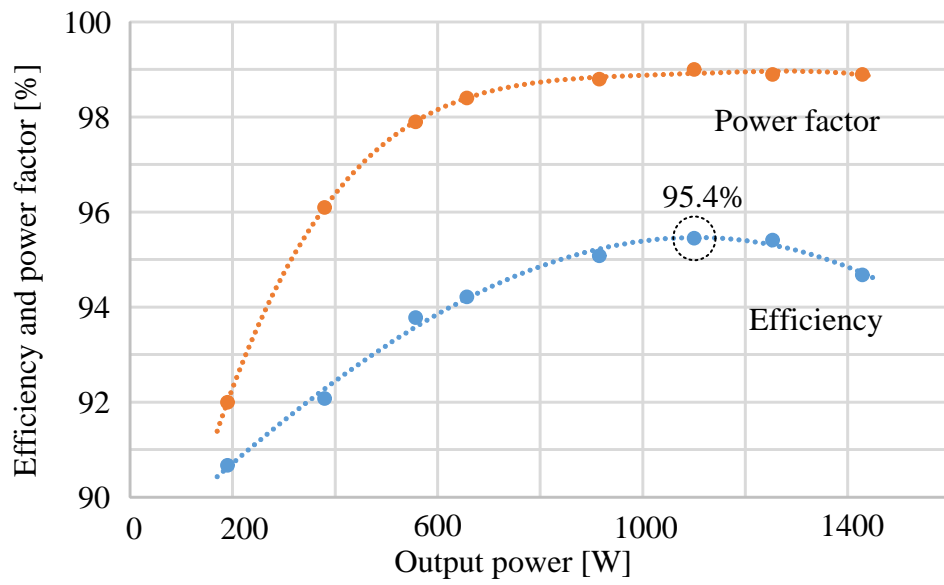


図 4-13 効率および力率特性

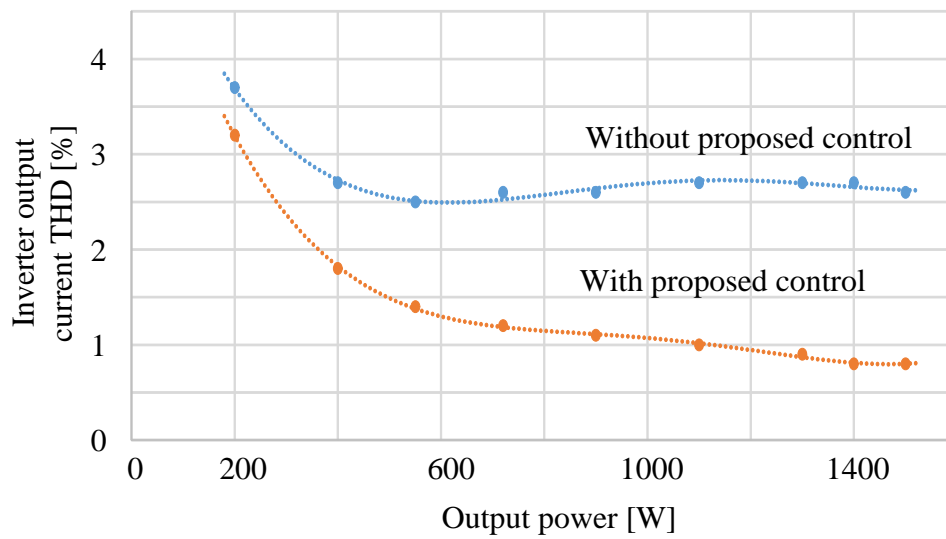


図 4-14 出力電力に対するインバータ出力電流 THD 特性

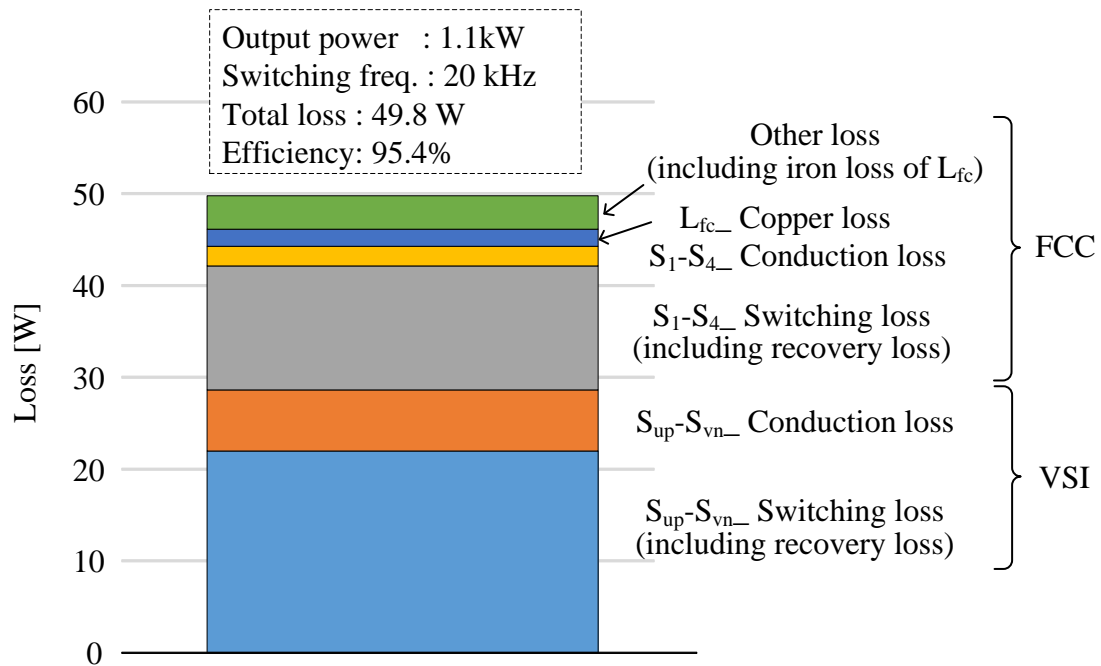


図 4-15 損失解析結果

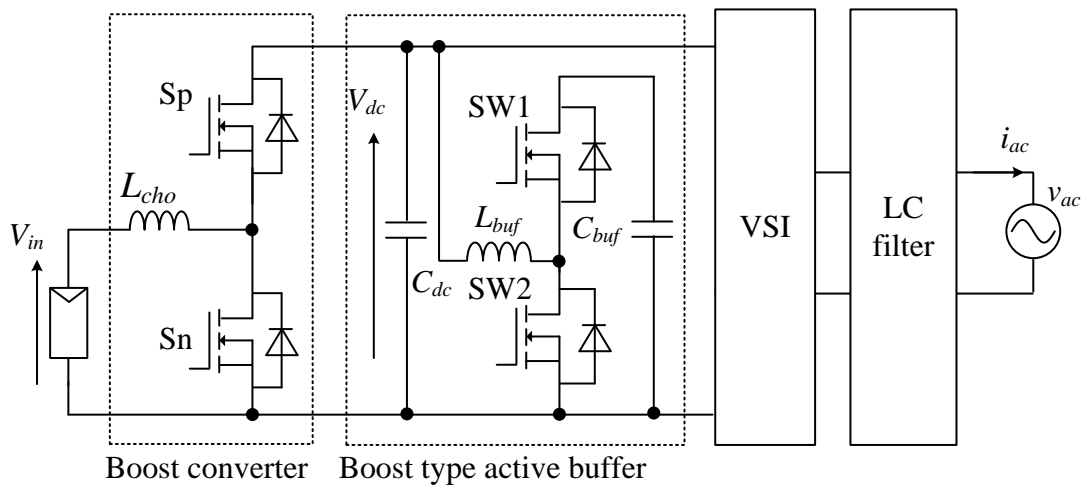
4.7 パレートフロントカーブを用いた従来パワーデカップリング法とのパワー密度比較

本章では、提案回路と従来方式である DC アクティブフィルタとのパワー密度を評価する。

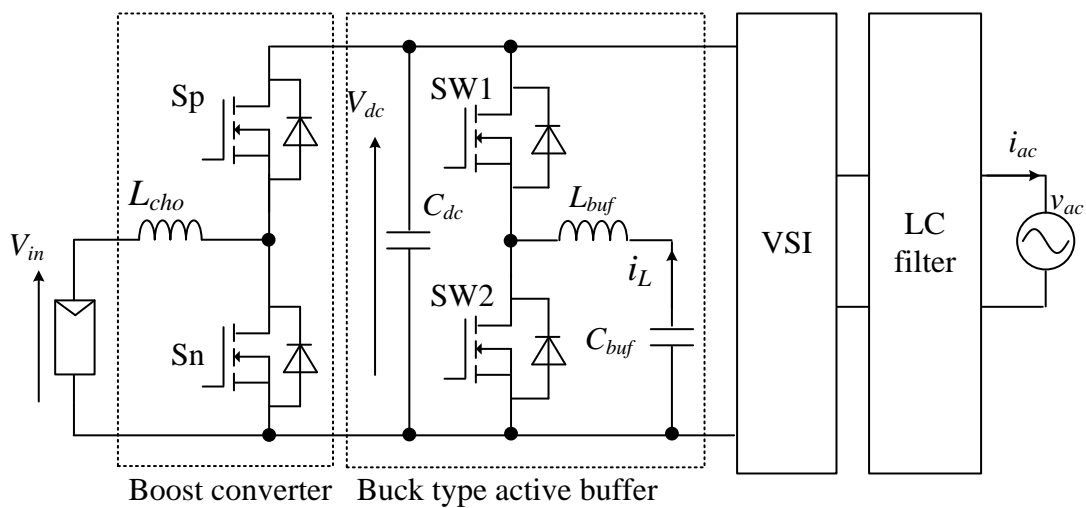
図 4-16 に比較対象の従来アクティブパワーデカップリング回路を示す。今回は直流中間側にパワーデカップリング回路を付与する方式について検討を行う。また、回路方式は昇圧形、降圧形 DC アクティブフィルタとした。従来回路には、入力電圧昇圧用に昇圧チョップを接続する。

本章ではまず、各受動素子の設計について述べる。次に各半導体素子のスイッチング損失、導通損失を数式より導出する。また、半導体損失と CSPI (Cooling system Performance Index) よりヒートシンクの体積を導出する。最後にパレートフロントカーブを用いて従来回路と提案回路のパワー密度について議論する。

図 4-17 に DC アクティブフィルタの設計フローチャートを示す。まず、パワーデカップリングキャパシタ容量を電圧平均値と電圧リプルから導出する。各半導体デバイスの耐圧についてはパワーデカップリングキャパシタ最大値をから決定する。昇圧インダクタ、デカップリング部に接続するインダクタについてはインダクタンスをリプル率から設計し、体積はエリアプロダクト法を用いて導出する。その後、半導体損失からヒートシンクの体積を算出する。これまでの結果より、全体の体積を求め、パレートフロントカーブを用いてパワー密度を評価する。



(a) DC アクティブフィルタ(昇圧形)



(b) DC アクティブフィルタ(降圧形)

図 4-16 比較対象(従来パワーデカップリング回路)

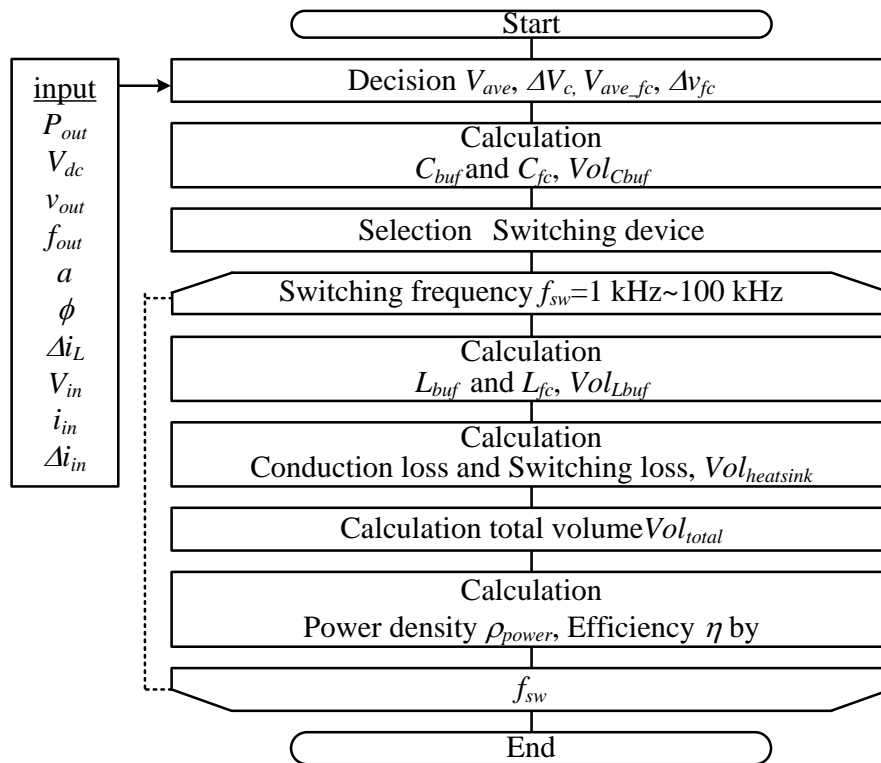


図 4-17 設計フローチャート

4.7.1 デカップリングキャパシタ，インダクタ設計

デカップリングキャパシタ容量はキャパシタが供述するエネルギーと電圧変動幅から設計できる。

$$C_{fc} = \frac{2W_{buffer}}{\omega(V_{cmax}^2 - V_{cmin}^2)} \dots\dots\dots(4.13)$$

昇圧インダクタ，デカップリング部のインダクタはファラデーの法則より，スイッチング周波数とリップル電流により設計する。ここで，昇圧インダクタについては両端電圧が一定にあるが，デカップリング側については出力電圧がパワーデカップリング動作によって系統周波数の2倍周波数で変動することに留意して設計する。そのためインダクタ電圧と直流中間電圧の差が最大となる点でリップル率を設計する。昇圧インダクタ，デカップリング部のインダクタは(4.14)式，(4.15)式で表される。なお，本検討では各インダクタのリップル率を30%として設計した。

$$L_{cho} = \frac{V_{in}}{\Delta i_{in} f_{sw}} \frac{V_{dc} - V_{in}}{V_{dc}} \dots\dots\dots(4.14)$$

$$L_{buf} = \frac{V_{dc}}{\Delta i_L f_{sw}} \frac{\left(V_{ave} + \frac{\Delta V_c}{2} \right) - V_{dc}}{V_{ave} + \frac{\Delta V_c}{2}} \dots\dots\dots(4.15)$$

ここで， V_{in} は入力電圧， V_{dc} は直流中間電圧， Δi_{in} ， Δi_L はリップル率， f_{sw} はスイッチング周波数， ΔV_c はデカップリングキャパシタの電圧リップルである。

インダクタの体積については3章と同様にエリアプロダクト法を用いて求める。したがってインダクタの体積は(4.16)式となる。

$$Vol_{Lbuf} = K_v \left(\frac{L_{buf} I_{max}^2}{K_u B_{max} J} \right)^{\frac{3}{4}} \dots\dots\dots(4.16)$$

4.7.2 ヒートシンク設計

ヒートシンクの体積はCSPIを用いて設計する。ヒートシンクの体積は(4.17)式で表される。

$$Vol_{heatsink} = \frac{1}{R_{th(f-a)} CSPI} \dots\dots\dots(4.17)$$

なお、 $R_{th(f-a)}$ はヒートシンクの熱抵抗である。 $R_{th(f-a)}$ は(4.18)式で表される。

$$R_{th(f-a)} = \frac{T_j - T_a}{P_{loss}} - (R_{th(j-c)} + R_{th(c-f)}) \dots\dots\dots(4.18)$$

ここで、 T_j はジャンクション温度、 T_a は周囲温度、 $R_{th(j-c)}$ はジャンクション-ケース間熱抵抗、 $R_{th(c-f)}$ はケース-ファン間熱抵抗、 P_{loss} は損失である。 P_{loss} は半導体のスイッチング損失、導通損失の和とすると、(4.19)式となる。

$$P_{loss} = P_{loss_cond_buffer} + P_{loss_sw_buffer} \dots\dots\dots(4.19)$$

導通損失 $P_{loss_cond_buffer}$ 、スイッチング損失 $P_{loss_sw_buffer}$ は(4.20)、(4.21)式で表される。

$$P_{loss_cond_buffer} = \frac{1}{T_{out}} \int_0^{T_{out}} i_L^2 r_{on_buffer} dt \dots\dots\dots(4.20)$$

$$P_{loss_sw_buffer} = \frac{1}{E_{dcd} I_{md}} (e_{on} + e_{off}) f_{sw} \frac{1}{T_{out}} \int_0^{T_{out}} v_c i_L dt \dots\dots\dots(4.21)$$

ここで、 T_{out} は電源周期、 r_{on} は半導体素子のオン抵抗、 f_{sw} はアクティブバッファのスイッチング周波数、 E_{dcd} 及び I_{md} はデータシート上のターンオン損失とターンオフ損失の測定条件時の電圧と電流、 e_{on} と e_{off} はそれぞれスイッチング1回のターンオン損失とターンオフ損失である。デカップリングキャパシタ電圧 v_c と昇圧リアクトル電流 i_L はそれぞれ(4.22)式と(4.23)式で与えられる。

$$v_c = V_{ave} - \frac{\Delta V_c}{2} \sin(2\omega_{out} t) \dots\dots\dots(4.22)$$

$$i_L = \frac{V_{ave}}{V_{dc}} C_{buf} \frac{dv_c}{dt} \dots\dots\dots(4.23)$$

同様に、昇圧チョップ部の導通損失、スイッチング損失は(4.24)式、(4.25)式、(4.26)式で表される。

$$P_{loss_cond_chopper} = r_{on_chopper} \left(I_{in}^2 + \frac{\Delta i_m^2}{3} \right) \dots\dots\dots(4.24)$$

$$P_{loss_sw_sp} = \frac{1}{E_{dcd} I_{md}} f_{sw} V_{dc} [e_{on}(i_{in} + \Delta i_{in}) + e_{off}(i_{in} - \Delta i_{in})] \dots\dots\dots(4.25)$$

$$P_{loss_sw_sn} = \frac{1}{E_{dcd} I_{md}} f_{sw} V_{dc} [e_{on}(i_{in} - \Delta i_{in}) + e_{off}(i_{in} + \Delta i_{in})] \dots\dots\dots(4.26)$$

4.7.3 降圧形 DC アクティブフィルタ設計

降圧形 DC アクティブフィルタの設計は昇圧形 DC アクティブフィルタと同様で図 7.5 のフローチャートで設計する。デカップリングキャパシタ C_{buf} の必要静電容量は(4.9)式で計算するが、バッファキャパシタの最大電圧を入力電圧よりも小さくなるように設定しなければならない。そこで降圧形アクティブバッファの C_{buf} は、平均電圧 V_{ave} を大きく設定できないために昇圧形 DC アクティブフィルタのキャパシタに比べて大型化する。その結果、降圧形アクティブバッファのパワー密度は低下する。デカップリング部のインダクタ L_{buf} の必要インダクタンスは、デカップリングキャパシタの電圧が入力電圧の 1/2 となるときの最大となる。そこで必要インダクタンスを(4.27)式で計算する。

$$L_{buf} = \frac{V_{dc}}{4\Delta i_L f_{sw}} \dots\dots\dots(4.27)$$

ここで、インダクタ電流 i_L は(4.28)式で表される。

$$i_L = C_{buf} \frac{dv_c}{dt} = -\frac{P_{out}}{V_{ave}} \cos(2\omega_{out} t) \dots\dots\dots(4.28)$$

4.7.4 体積, パワー密度評価

表 4-3 にデバイスパラメータ, 図 4-18 に提案回路と DC アクティブフィルタの体積評価結果, 図 4-19 にスイッチング周波数の条件を変更した際のパワー密度比較結果を示す。

図 4-18 において, 各体積は電解コンデンサを用いたパッシブ型のパワーデカップリング時の体積を 100%としている。結果より, 400V 耐圧の SiC-MOSFET を用いて提案回路を設計した場合, 電解コンデンサに対してフライングキャパシタの体積は 54.6%低減できる。650V 耐圧を用いた場合はバッファキャパシタ電圧を大きく変動させるため, 静電容量の観点では小容量化できるが, 耐圧が増加するため, 高耐圧な受動素子が必要となり, 体積が増加する。また, 昇圧インダクタについてもインダクタ電圧のリプルが増加するため, 同じリプル率で設計するには大型なインダクタが必要となる。したがって, 体積の観点では低耐圧な素子を用いる 400V 耐圧で設計した方が有利である。一方, DC アクティブフィルタ提案回路と比較すると, DC アクティブフィルタでは昇圧インダクタが非常に大型化する。以上の結果より, 最も体積が小型となる設計指針は低耐圧素子を用いた提案回路方式となり, 650V 耐圧を用いた方式と比較し, 全体の体積は 57.5%低減可能であることを確認した。

図 4-19 のパワー密度評価より, 400V 耐圧の素子を用いた提案回路のパワー密度が最も高く, スwitching周波数 25kHz 時において $5.3\text{kW}/\text{dm}^3$ となった。昇圧形 DC アクティブフィルタ, 高耐圧側に提案回路を設計した場合はデカップリングキャパシタの小容量化は可能だが, 実際の設計では高耐圧素子が必要となり, 小型化の妨げとなる。降圧形 DC アクティブフィルタはコンデンサ電圧の制御範囲が制限されるため, 静電容量の小容量化に限界がある。その結果, デカップリングキャパシタが大型化する。また, DC アクティブフィルタでは昇圧インダクタが小型化を妨げる要因となる。低圧側で提案回路を設計する場合, 各半導体素子のオン抵抗を低くできるため, 導通損失低減が期待できる他, 昇圧インダクタの電圧差を抑制できるため, リプル電流を低減することができる。そのためインダクタの小型化が可能となる。

以上の結果より, 提案回路は従来の DC アクティブフィルタと比較して大幅な小型化が可能であることを示した。

表 4-3 デバイスパラメータ

Circuit	Part	Marking	Maximum ration	Circuit	Part	Marking	Maximum ration
Boost type active buffer	C_{buf}	Murata Manufacturing EVS20329S2G306MS09	400 V 30 μ F	Boost chopper	Sp	ROHM	650 V 29 A
		ROHM	1200 V 40 A		Sn	SiC-MOSFET, SCT120AF	
	SW1	SiC-MOSFET, SCH2080KE	1200 V 30 A	Flying capacitor converter	S1	ROHM	650 V 29 A
	SW2	Fuji Electric IGBT, FGW30N120HD	1200 V 30 A		S2	SiC-MOSFET, SCT120AF	
Step down type active buffer	C_{buf}	Murata Manufacturing EVS20329S2G306MS09	400 V 30 μ F		S3	ROHM	400 V 20 A
	SW1	ROHM	600 V(2 series connection) 30 A		S4	SiC-MOSFET, SCTMU001F	
	SW2	SCT2120AF	600 V(2 series connection) 30 A		C_{fc}	Murata Manufacturing EVS20329S2G306MS09	400 V 30 μ F
			400 V 30 μ F		C_{dc}	Murata Manufacturing KC355WD72E225MH01	

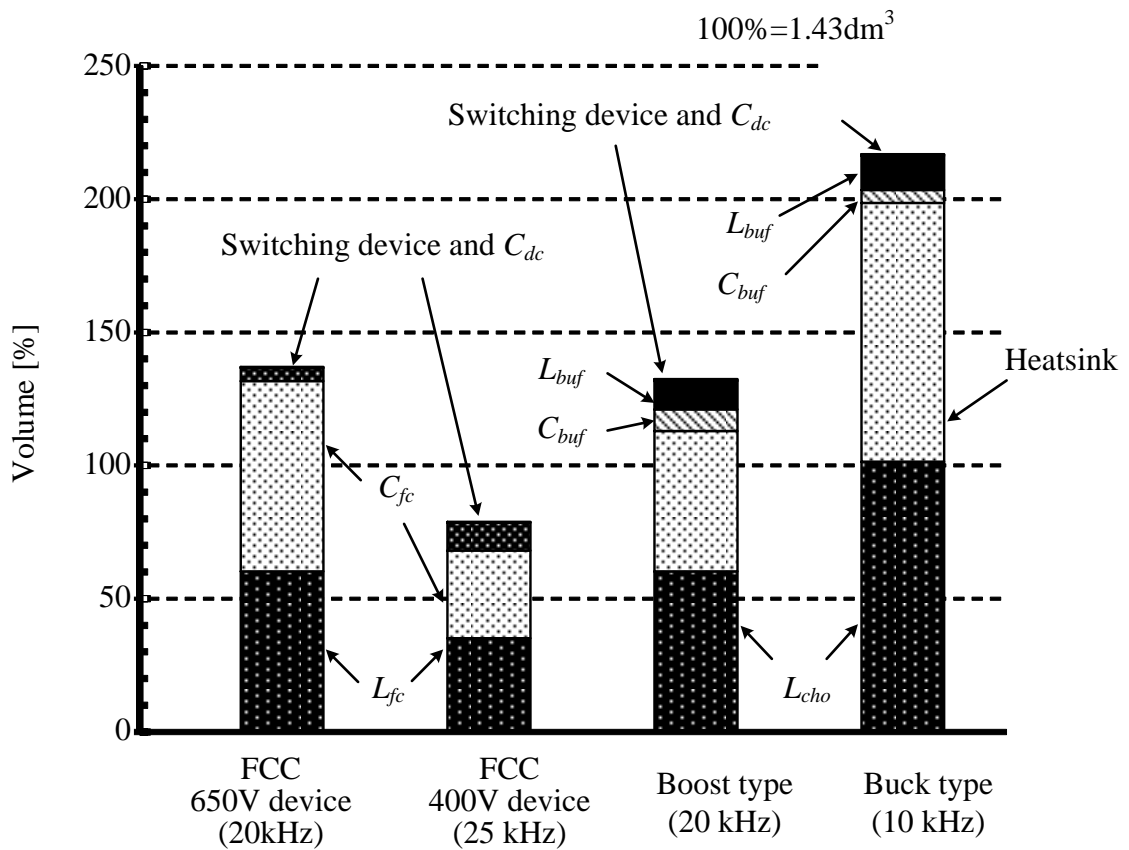


図 4-18 体積評価結果

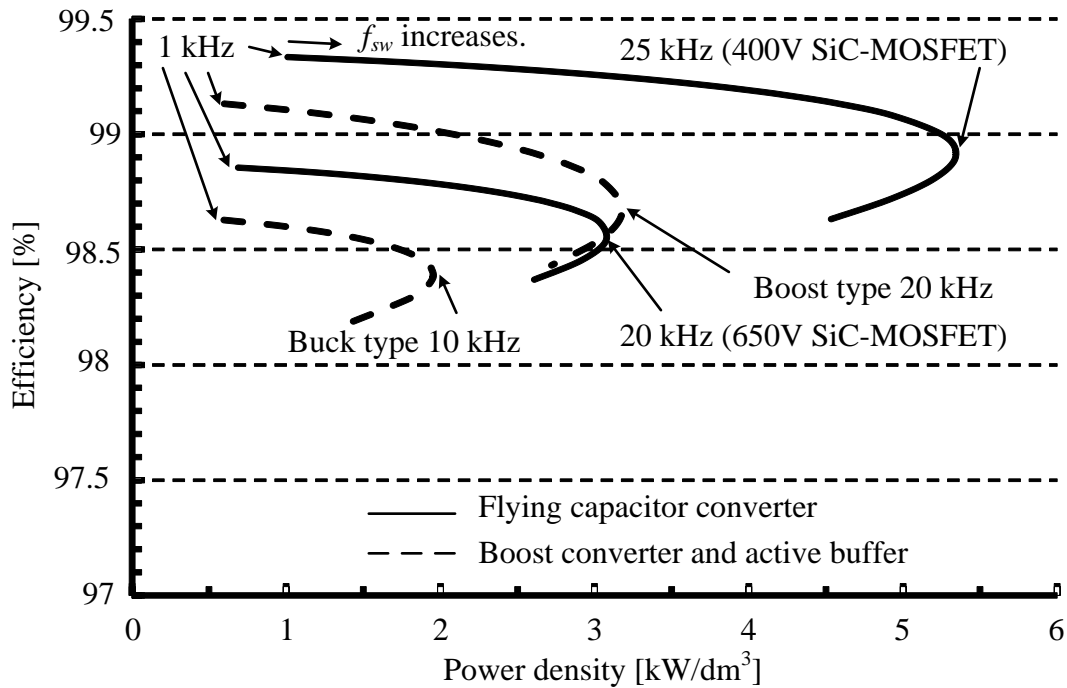


図 4-19 パレートフロントを用いたパワー密度評価

4.8 結論

第4章では、フライングキャパシタ DC/DC コンバータを用いた電圧形アクティブバッファを提案した。本回路におけるアクティブパワーデカップリングの基本的な原理は昇圧チョッパと同様であるが、昇圧用の受動素子を2個有する本回路では、昇圧チョッパと比較して昇圧インダクタを小容量化できる。また、フライングキャパシタをパワーデカップリングに用いることで別途追加回路を用いることなくアクティブパワーデカップリングを実現可能である。本章において、アクティブパワーデカップリングを実現する新しい制御法を提案し、その妥当性をシミュレーション、および実機実験により検討を行った。最後に、損失解析とパレートフロントカーブを用いたパワー密度の評価を行った。検討の結果、以下の結論を得た。

1) シミュレーション結果より、提案制御を適用することで、フライングキャパシタ電圧が系統周波数の2倍周波数で脈動することでアクティブパワーデカップリングを達成し、入力電流、および直流中間電圧はほぼ一定値に制御できることを確認した。また、直流中

間電圧の一定値化に伴い、インバータ出力電流ひずみも大幅に改善できることを確認した。

2) 実験結果より、直流中間電圧に含まれる 2 次高調波成分(100Hz 成分)は提案制御適用後には 74.5%低減できていることを確認した。以上の結果より、提案制御によるアクティブパワーデカップリング動作が良好に動作できていることを確認した。提案回路の最高効率 は出力電力 1.1kW 時、インバータ側を含め、95.4%を達成した。

3) パワー密度評価より、400V 耐圧の素子を用いた提案回路のパワー密度が最も高く、スイッチング周波数 25kHz 時において 5.3kW/dm³ となることを確認し、かつ DC アクティブフィルタを用いたアクティブパワーデカップリング手法に対して大幅に高パワー密度化が可能であることを確認した。

第5章

フルブリッジ，ハーフブリッジ絶縁共振形コンバータを応用した電圧形アクティブバッファ

5.1 緒言

第3章，第4章では，非絶縁形 DC/DC コンバータによる電圧形アクティブバッファを提案した。各章において，昇圧チョッパ，フライングキャパシタ DC/DC コンバータにアクティブパワーデカップリング機能を付与することで，追加素子を用いることなくパワーデカップリング用のキャパシタを小容量化できることを示した。第5章，第6章では絶縁形 DC/DC コンバータによる電圧形アクティブバッファを提案する。

フルブリッジ形やハーフブリッジ形コンバータを用いた絶縁共振形コンバータは商用トランスレスで絶縁する場合や，高昇圧比が必要なケースに適用される回路方式である。そのため，一次側コンバータは数百 kHz 以上の高周波で駆動し，高周波トランスを大幅に小型化する。本回路では，スイッチング損失の発生をソフトスイッチングによって回避できる。トランスの漏れインダクタンスと共振キャパシタを用いて，一次側に共振タンクを設ける。コンバータは共振周波数に近い周波数領域で動作を行い，共振電流のゼロクロス付近でスイッチングすることで ZCS を達成する⁽¹⁰²⁾。しかし，従来の構成では後段に電圧制御用のチョッパ回路や，系統連系インバータが必要となる。そのため合計3回の電力変換が必要なことや，昇圧チョッパ，系統連系インバータはハードスイッチング動作となるため，スイッチング損失の低減が課題となる。

本章では，高周波 PWM 整流器にパワーデカップリング回路を付与し，かつフルブリッジ形やハーフブリッジ形コンバータを二次側回路と統合することで，全コンバータでゼロ電流スイッチング動作する新しい回路方式を提案する。これにより，各コンバータを高周波で駆動し，インダクタを大幅に小型化する。さらに，共振周波数が商用周波数に対して十分高いことに着目し，出力フィルタを大幅に小型化することが可能な変調方式を適用する。これにより出力フィルタのカットオフ周波数を非常に高く設計できるため，フィルタインダクタ，キャパシタを小型化することが可能である。

本章ではまず提案回路を示し，その動作原理を説明する。次に，提案回路の制御法，および変調法を提案する。また，本回路における共振回路の設計法について議論する。最後にシミュレーション，および実験結果より提案回路の有用性を確認する。

5.2 提案回路方式

図 5-1 に従来の高周波絶縁形 DC/DC コンバータを有する系統連系インバータの構成を示す。本回路は昇圧と絶縁を行う絶縁形 DC/DC コンバータ，直流電圧制御用の昇圧チョップおよび系統連系インバータで構成される。ハーフブリッジコンバータは絶縁と昇圧動作を行う。また高周波駆動によりトランスを大幅に小型化する。DC/DC コンバータは共振を用いたソフトスイッチング動作を行い，スイッチング損失を大幅に低減する。しかし，単相系統側の瞬時電力脈動を補償するために，直流中間部には大容量電解コンデンサが必要となる。その結果，装置の短寿命化，大型化を招く。

図 5-2 に提案回路を示す。本回路は絶縁共振形 DC/DC コンバータ，単相電力脈動補償，および入力電圧の昇圧を行うアクティブバッファ回路，電流形インバータから構成される。提案回路は従来回路における高周波 PWM 整流器と，電圧制御用のコンバータを一体化したことに特徴がある。素子数については，従来方式の PWM 整流器を同期整流として換算した場合，追加の素子数はダイオード 1 つのみである。

絶縁共振形 DC/DC コンバータは従来回路同様オープンループで動作し，入力電圧をトランスの巻き数比に応じて昇圧する。また，一次側に接続されたキャパシタとトランスの漏れインダクタンスを共振させることで ZCS を達成する。ここで，ハーフブリッジコンバータのスイッチング周波数は共振周波数に合わせ，デューティ比 50% で設定される。

アクティブバッファ回路はトランス二次側電流の整流，トランス二次側電圧の昇圧，および単相電力脈動補償を行う。

提案回路はトランス二次側電流を全波整流した後，共振周波数の 2 倍周波数成分を有する直流電流をアクティブバッファ回路，CSI へ直接供給する。二次側電流にはゼロ点が含まれるため，各回路をゼロ電流のタイミングでスイッチングすることで ZCS を達成する。最後に CSI で系統連系動作を行う。提案回路は電解コンデンサレスである点，およびスイッチング損失の低減による高周波化が容易なため，インダクタを小型化でき，高パワー密度化に有利である。

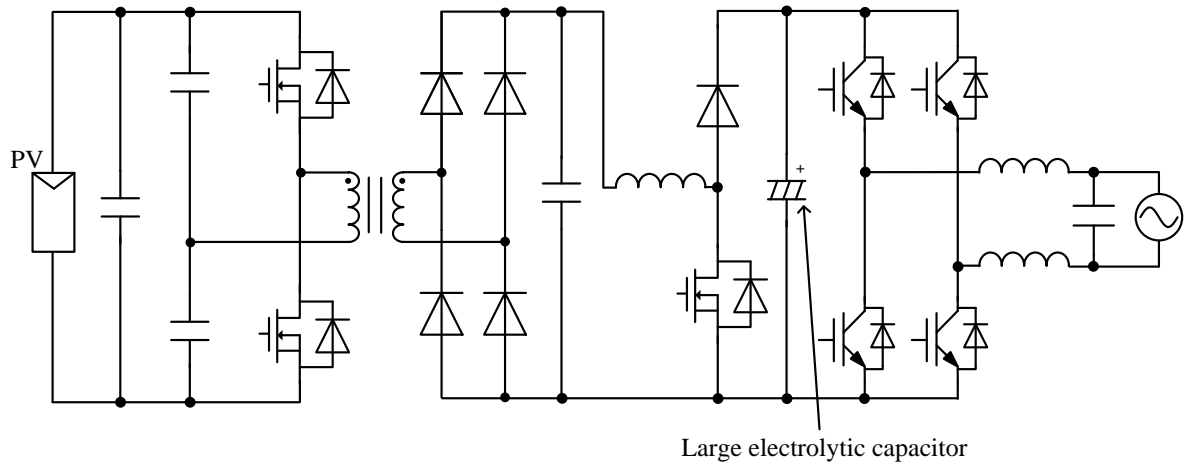


図 5-1 従来方式

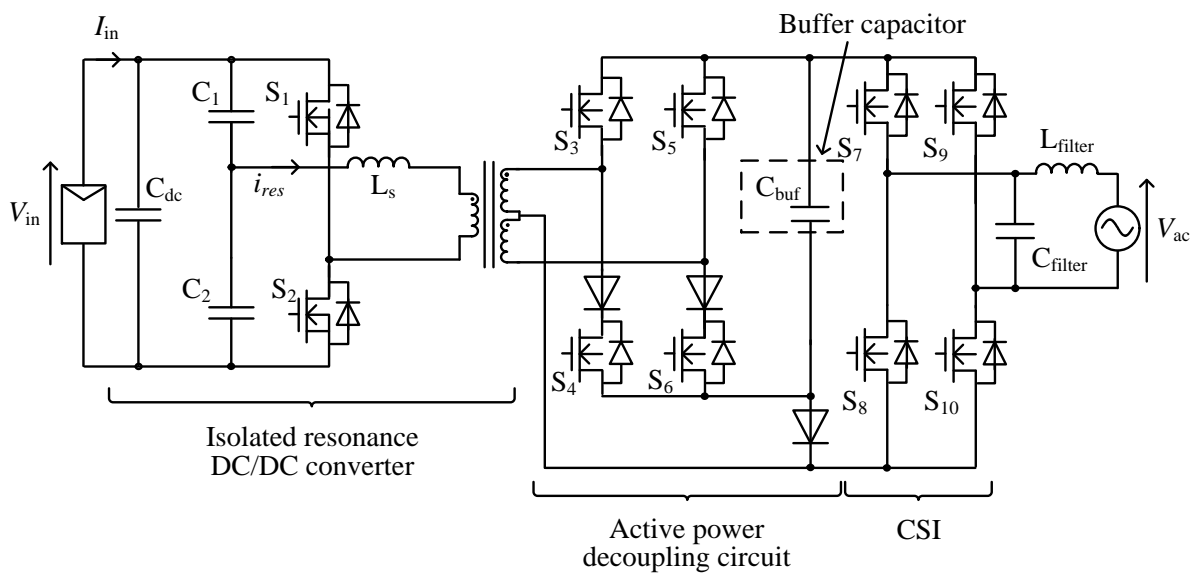


図 5-2 提案回路

5.3 動作モードおよび制御方式

図 5-3 に動作モード，図 5-4 に制御ブロック図を示す。単相電力脈動補償の原理についてはこれまでの章で言及した通りである。

本回路は 4 つの動作モードを達成するように各 MOSFET をスイッチングさせる。なお，図 8.0 において，トランスを電流源と仮定する。Mode1 において，二次側電流 i_{dc} は直接系統側へ出力される。Mode2 では，バッファキャパシタを充電するように電流経路を確保する。Mode3 においては， i_{dc} はバッファキャパシタを経由して系統側へ出力される。最後に，Mode4 では i_{dc} をアクティブバッファ回路内で還流させる。このように，提案回路ではトランス二次側端が各動作モードに応じて，①単相系統(Mode1)，②バッファキャパシタ(Mode2)，③バッファキャパシタおよび系統(Mode3)，④短絡(Mode4)のスイッチングパターンで接続される⁽¹⁰³⁾⁻⁽¹⁰⁵⁾。

提案制御は図 5-3 の動作モードに基づいて動作する。この時，各動作モードに対するデューティを d_{mode1} から d_{mode3} と定義した場合，各デューティ指令値は以下となる。

$$d_{mode1} = 2 \frac{V_{dc}^*}{V_{acp}} |\sin \omega t| - d_{mode3} \dots\dots\dots (5.1)$$

$$\begin{cases} d_{mode2} = \begin{cases} d_c & , d_c \geq 0 \\ 0 & , d_c \leq 0 \end{cases} \\ d_{mode3} = \begin{cases} -d_c & , d_c \leq 0 \\ 0 & , d_c \geq 0 \end{cases} \end{cases} \dots\dots\dots (5.2)$$

$$d_c = \frac{V_{dc}^*}{v_c} \cos(2\omega t) \dots\dots\dots (5.3)$$

ここで， V_{dc}^* はアクティブバッファ入力指令値， v_c はバッファキャパシタ電圧， d_c はキャパシタの充放電デューティ指令である。

5.4 変調方式

提案回路は同期整流回路後段にスイッチングリップル平滑用のフィルタを接続しないため，二次側に接続したアクティブバッファ回路，およびインバータには絶縁共振形 DC/DC コンバータのスイッチング周波数の 2 倍周波数成分を含むリップル電流が流入する。そこで，二次側回路含め全てのスイッチング素子で ZCS を達成するための変調法を検討する。まず，PWM ベースで変調を行う際の動作原理およびその問題点を示す。次に，PWM で発生する問題点を解決するパルス密度変調(PDM)⁽¹⁰⁶⁾⁻⁽¹⁰⁹⁾について検討する。

図 5-5 に PWM における変調器の構成図を示す。同期整流回路のゲート指令のエッジを検出し，PWM より生成した各スイッチング信号のスイッチングタイミングを D-FF を用いてエッジ信号と同期する。同期整流回路のスイッチング時にリップル電流がゼロとなるため，このタイミングでアクティブバッファ回路，およびインバータをスイッチングすることで，ZCS を達成する。ここで，電流リップル 1 周期を 1 パルスと仮定し，各スイッチのオン時間に基づいてパルスの密度を調整することで，インバータ出力電流を正弦波化する。しかし，本方式は各スイッチング信号を強制的にパルスのゼロ付近に同期するため，原理的にデューティ誤差が発生する。

図 5-6 に PWM 適用時のデューティ誤差の概要を示す。2 次側キャリア一周期中に現れるパルス数は一次側および二次側スイッチング周波数の比から，以下の式で表される。

$$N = \frac{2f_{sw1}}{f_{sw2}} \dots\dots\dots(5.4)$$

ここで， N はパルス数， f_{sw1} は一次側回路のスイッチング周波数， f_{sw2} は二次側回路のスイッチング周波数である。ここで，提案回路は全波整流回路を用いているため，二次側に流入するパルス電流の周期は f_{sw1} の 2 倍となる。しかし，PWM_PDM は本来出力すべきデューティ指令に対して，最大 1 パルス分のデューティ誤差 d_{error} が発生する。その結果，インバータ出力電流 i_{ac} のひずみが増加する。デューティ誤差を小さくするためには，スイッチング周波数比を大きく設定する必要がある，回路設計が困難になる。

この問題を解決するため，デルタ-シグマ変調に基づく PDM の適用を提案する。

図 5-7 にデルタシグマ変換を用いた Δ - Σ _PDM の構成図を示す。PDM に必要な信号は入力するデューティ指令をデルタ-シグマ変換を用いて量子化することで得られる。まず，指令値と量子化器出力の差分を積分し，量子化誤差を蓄積する。次に，蓄積誤差に基づいて量子化器は出力を 1，もしくは 0 に切り替える。ここで，蓄積誤差はデューティ指令の大小に比例して増加する。本方式はキャリア周波数の概念がなく，量子化間隔に基づいてパルス電流を出力する。ここで，量子化間隔はパルス電流 1 周期に相当する。また，デルタ-シグマ変換自体は量子化するのみのため，本来のデューティ指令通りにスイッチングパターンを生成する。そのため，前節で課題となったデューティ誤差は提案方式では発生しない。

提案回路はデューティ指令を 3 つ用いるため，それぞれのデューティ指令に対してデルタ-シグマ変換を適用する必要がある。ここで，各変調器が独立に動作した場合，量子化器出力が干渉し，同期中に複数のモードが発生する可能性がある。そこで，比較器を用いて各モードを選択的に出力する。比較器には各モードの変調器における蓄積誤差が入力される。上述した通り，蓄積誤差とデューティ指令は比例するため，蓄積誤差が最も大きいモードの出力を優先し，それ以外はゼロとすることで変調器の非干渉化を行う。今回選択されなかったモードは量子化誤差として蓄積され，次回のモード選択に反映される。最後に，各量子化器出力と系統電圧の極性信号，スイッチングテーブルを用いてスイッチングパルスに変換する。

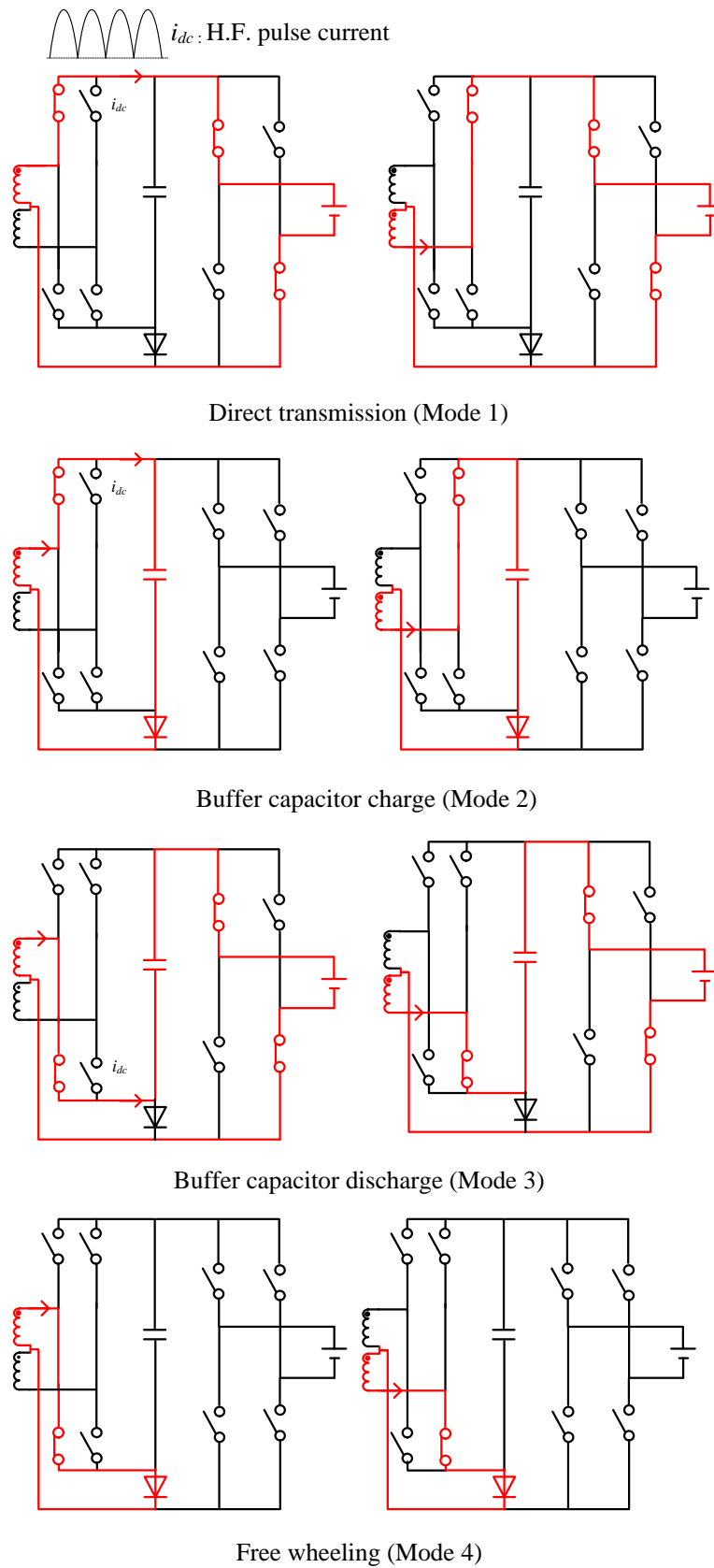


図 5-3 提案回路の動作モード

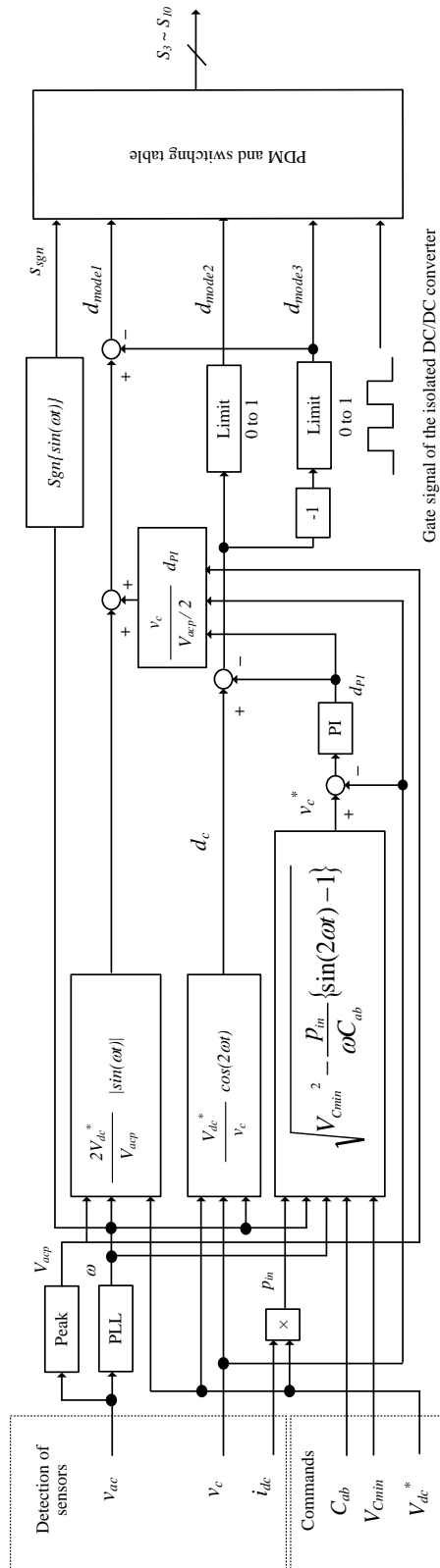


図 5-4 制御ブロック図

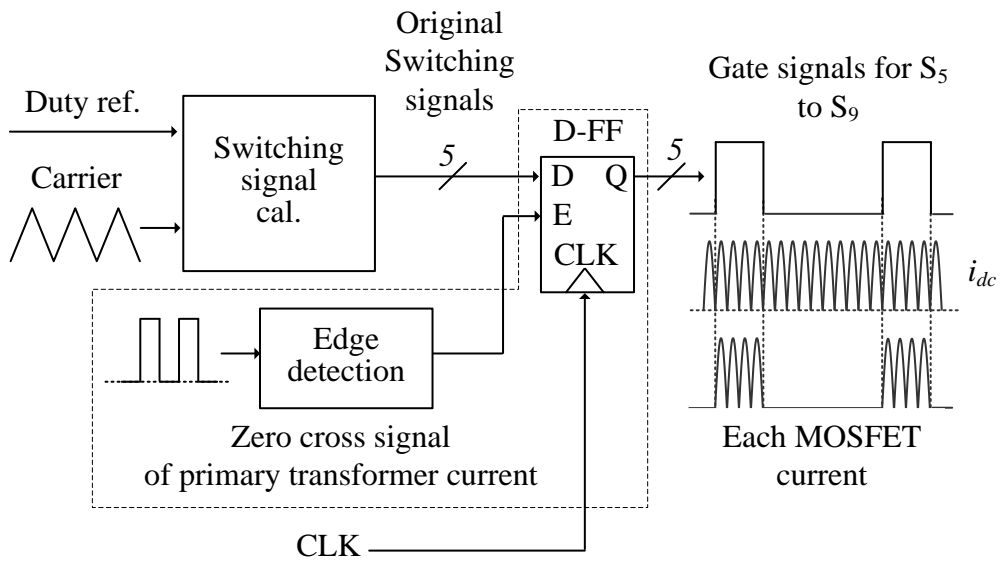


図 5-5 PWM 時の変調器ブロック図

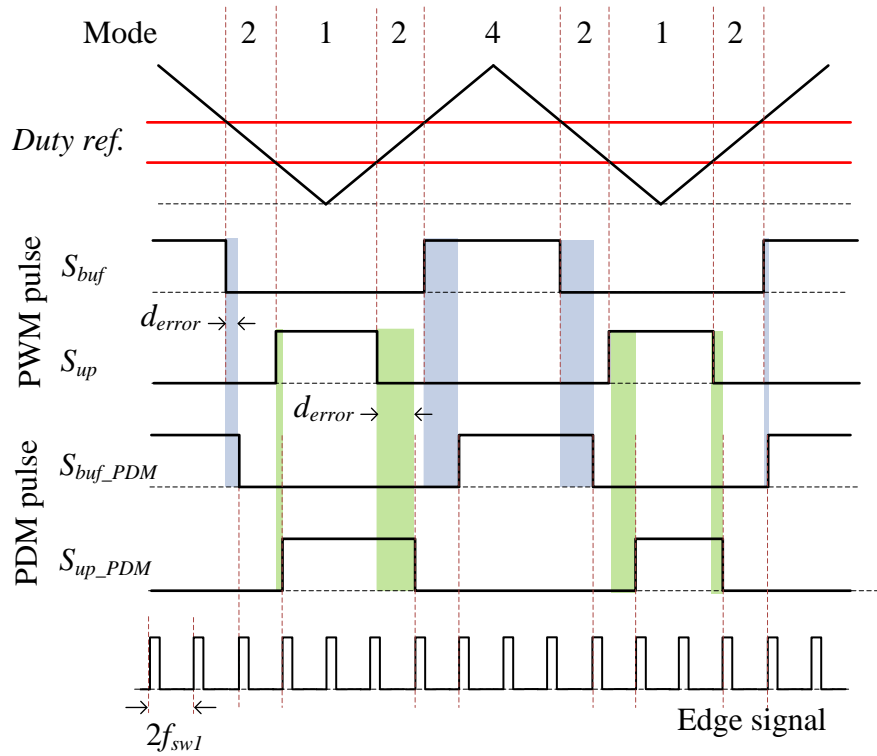


図 5-6 デューティ誤差の原理

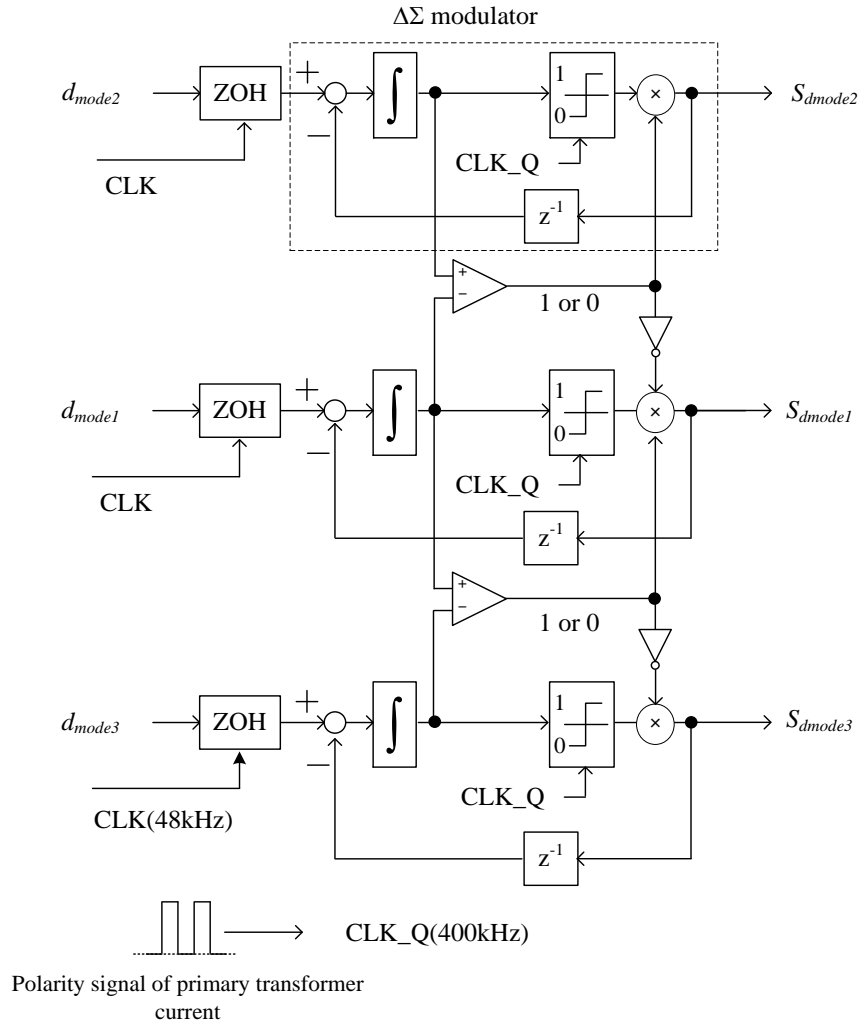


図 5-7 PDM の変調器ブロック図

5.5 絶縁共振形 DC/DC コンバータの設計法

5.5.1 絶縁共振形 DC/DC コンバータの基本的な回路設計法

まず，簡単化のために整流器後段に平滑キャパシタと抵抗を接続した場合の一般的な直列共振形ハーフブリッジコンバータの共振設計について議論する。図 5-8 に直列共振形ハーフブリッジコンバータ，図 5-9 に共振系等価回路を示す。本回路はアームキャパシタ C_1 および C_2 ，直列インダクタ L_s を用いて直列共振させることで ZCS を実現する⁽¹¹⁰⁾⁻⁽¹¹¹⁾。また，整流器出力端に平滑キャパシタが接続されているが，トランス電圧と共振電流の力率はほぼ 1 のため，図 5-9 の等価回路上では負荷は線形とし，抵抗としてみなす。さらに， L_s にはトランスの漏れインダクタンスを利用する。また，励磁インダクタンスについては漏れインダクタンスに対して十分大きく設計し，無視できるものとする。

ここで，共振周波数 f_{res} は(5.5)式より得られ，トランスには正弦波上の共振電流が流れる。

$$f_{res} = \frac{1}{2\pi\sqrt{(C_1 + C_2)L_s}} \dots\dots\dots(5.5)$$

また，共振周波数に合わせてスイッチング周波数を設定した場合，インダクタとキャパシタの合成インピーダンスはゼロとなるため，共振電流最大値 I_{res} はトランス一次電圧最大値 V_{i_half} と等価交流抵抗 R_s を用いて(5.6)式で表される。

$$I_{res} = \frac{4}{\pi} \frac{V_{i_half}}{R_s} \dots\dots\dots(5.6)$$

ここで，等価交流抵抗 R_s は負荷抵抗 R_{load} を用いると(5.7)式となる。

$$R_s = \frac{8}{\pi^2} \left(\frac{N_1}{N_2} \right)^2 R_{load} \dots\dots\dots(5.7)$$

フルブリッジ、ハーフブリッジ絶縁共振形コンバータを応用した電圧形アクティブバッファ

なお、 N_1 はトランス一次側の巻き数、 N_2 はトランス二次側の巻き数である。(5.6)式および(5.7)式より、共振電流は等価交流抵抗とトランス一次電圧で一意に決定される。

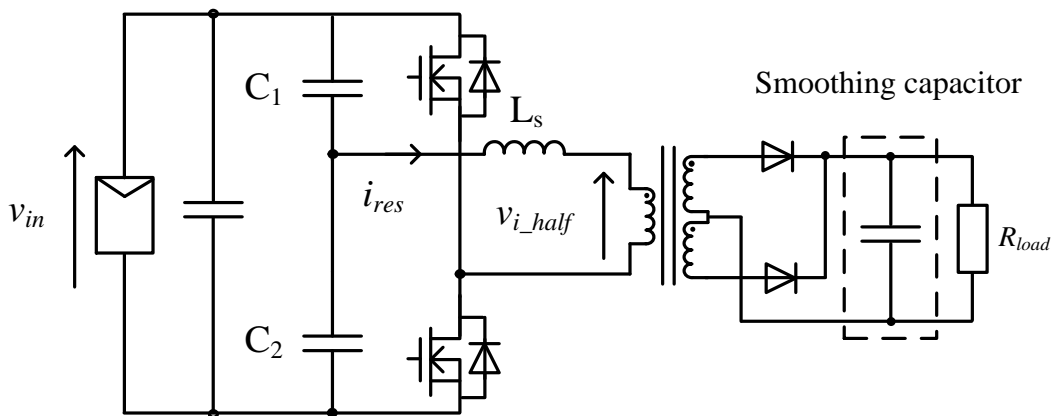


図 5-8 絶縁共振形 DC/DC コンバータ単体の回路図

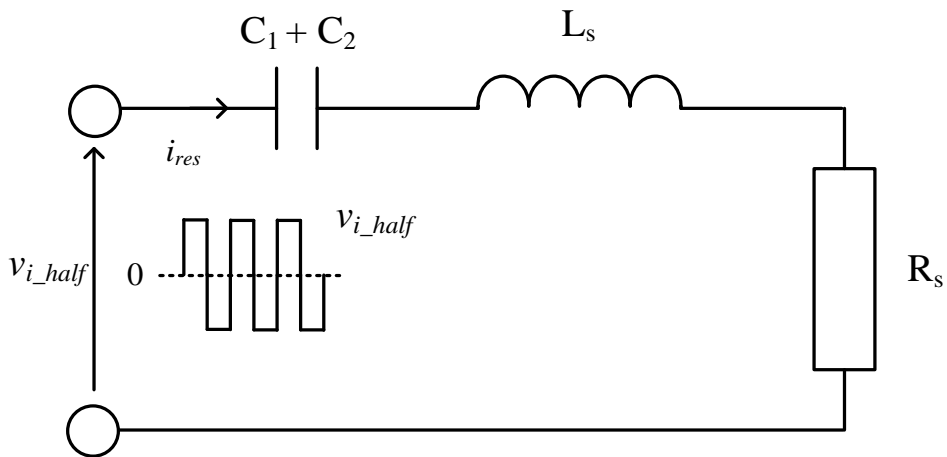


図 5-9 共振系等価回路

表 5-1 にシミュレーション条件，図 5-10 に共振インダクタ電圧，および共振電流波形を示す。なお，図 5-10(a)，(b)では，負荷条件，共振周波数は同一とし，共振パラメータのみを変更している。まず，インダクタ電流は設計値に対してほぼ一致している。なお，インダクタ電圧最大値で発生しているパルス状の波形は共振電流がゼロとなるためである。ここで，インダクタ電圧を比較すると，図 5-10(b)では大きく増加していることがわかる。これは Q 値の増加が原因である。共振の Q 値は等価交流抵抗と共振パラメータを用いて(5.8)式となる。

$$Q = \frac{1}{R_s} \sqrt{\frac{L_s}{C_1 + C_2}} \dots\dots\dots(5.8)$$

(5.8)式より，Q 値は負荷の大小だけではなく，共振素子のパラメータによっても変化する。このとき，共振インダクタを小さく，共振キャパシタを大きく設計したほうが Q 値は低下する。また，共振インダクタ電圧最大値は Q 値と共振電流を用いて(5.9)式となる。

$$V_{L_{peak}} = QR_s I_{res} \dots\dots\dots(5.9)$$

ここで，共振によって発生するエネルギーは，LC 間でしか享受せず，出力電力には影響しない。これは(5.6)式の共振電流の決定に共振パラメータが関与しないことからわかる。共振周波数に基づいて共振パラメータを設計する場合，素子パラメータの選択には自由度がある。効率を主眼に設計する場合は Q 値を下げるように設計したほうがよい。これは Q 値を高く設計した場合は大きなインダクタ電圧により鉄損が増加するためである。また，大きな漏れインダクタンスはトランス損失を増加させる。一方で，共振の持続振動，安定した共振を優先する場合は，Q 値を高く設計する。共振振動の減衰の度合いを表す減衰係数 ξ は(5.10)式となる。

$$\xi = \frac{1}{2Q} \dots\dots\dots(5.10)$$

(5.10)式より，減衰係数と Q 値は反比例するため，Q 値が低い場合は共振が減衰しやすい。図 5-8 に示した回路モデルでは，トランス一次電圧最大値が一定値のため，常に一定の共振が励起される。しかし，提案回路では，トランス二次電圧の変動に伴い，トランス一次電圧最大値もスイッチング周期で変動する。そのため，共振電流が減衰しやすく，安定した共振電流が得られない。共振電流を全スイッチング周期で一定に持続させるためには，トランス二次電圧の変動に対して Q 値を高く設計し，共振電流が減衰させないようにする必要がある。以下に詳細を示す。

表 5-1 シミュレーション条件

Input voltage	V_{in}	60 V
Input current	I_{in}	5 A
Output power	P_{out}	300 W
Switching freq.	f_{sw}	200 kHz
Resonance freq.	f_{res}	200 kHz
Load resister	R_{load}	75Ω
Turn ratio	$N_1:N_2$	1:5

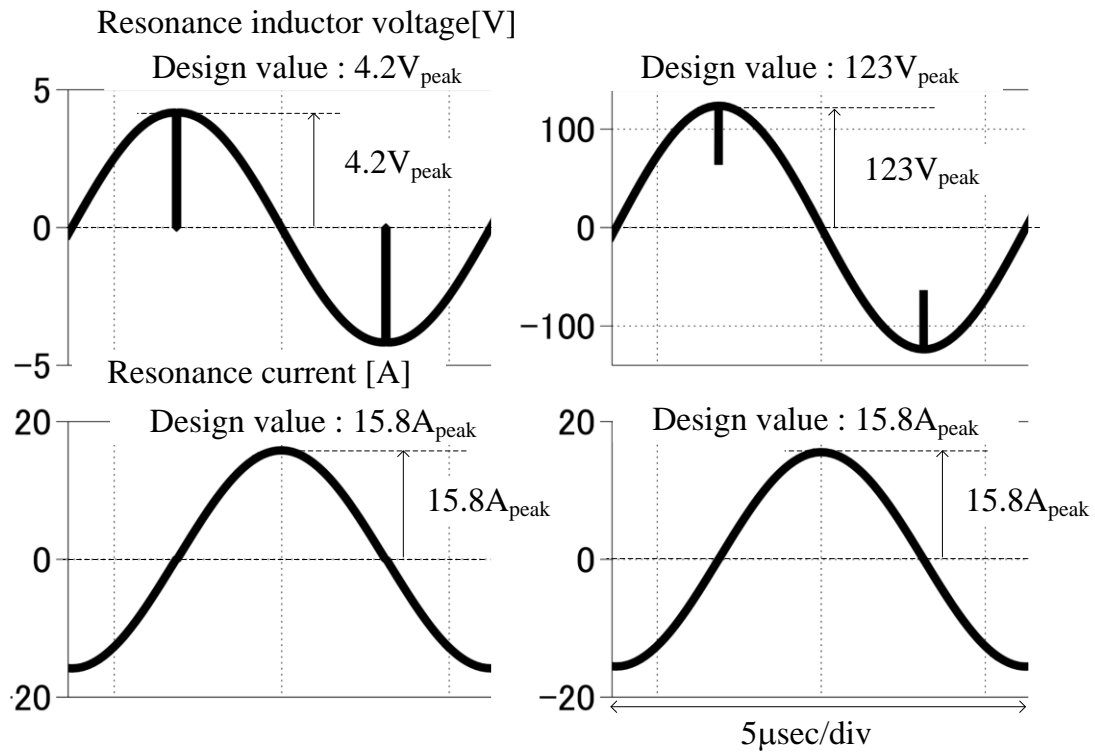


図 5-10 共振インダクタ電流とインダクタ電圧の比較

5.5.2 提案回路における共振コンバータの回路設計法

図 5-11 に提案回路の簡易モデルを示す。提案回路はトランス二次側端を直接アクティブバッファ，CSI に接続し，トランス二次側にはインピーダンス一定となる直流ステージを設けない。そのため，DC/DC コンバータの出力電圧は一定ではなく，スイッチング周期で変動するため，DC/DC コンバータ二次側のパラメータを用いた設計が困難である。そこで，トランス一次側のパラメータを用いた共振電流設計法を検討する。

提案回路では一次側にハーフブリッジコンバータを適用しているため，トランス一次側電圧の基本波成分の最大値は入力電圧の半値と一致する。また，(5.7)式中における負荷抵抗 R_{load} を入力インピーダンスに置き換えると，提案回路の共振電流および等価交流抵抗は以下の式となる。

$$I_{res} = \frac{2V_{in}}{\pi R_s} \dots\dots\dots (5.11)$$

$$R_s = \frac{8}{\pi^2} \left(\frac{N_1}{N_2} \right)^2 \frac{V_{in}}{I_{in}} \dots\dots\dots (5.12)$$

ここで，(5.12)式中の巻き数比は入力直流電圧とトランス一次側電圧間の電圧ゲインとし，0.5 に設定する。(5.11)式と(5.12)式を整理すると，最終的に共振電流最大値は(5.13)式となる。

$$I_{res} = \pi I_{in} \dots\dots\dots (5.13)$$

表 5-2 にシミュレーション条件，図 5-11 にシミュレーション結果を示す。図 5-11 より，共振電流最大値は設計値 15.7A に対して 15.8A となり，誤差率 1%以内で一致した。誤差の原因については後述する。

図 5-12 に入力電流を変化させた際の出力電力と共振電流最大値の関係を示す。図 5-12 より，全ての条件において，共振電流が誤差率 1%以内で設計値と一致した。

ここで，提案回路は直列共振形ハーフブリッジコンバータの出力側にスイッチングフィルタを設けないため，アクティブバッファ，CSI 側の周波数成分が共振動作に影響を与える。上述の通り，提案回路は共振電流を積極的に利用して動作するため，共振電流最大値は全スイッチング周期でほぼ一定となることが望ましい。

図 5-13 に Q 値を変更した場合の直列共振回路の周波数特性を示す。提案回路において，共振電流最大値を設計値と一致させるためには，直列共振回路の Q 値を高く設計する必要がある。Q 値は(5.8)式より，負荷だけではなく，LC の特性インピーダンスによっても変化する。同一負荷の条件で考えた場合，共振電流最大値は共振周波数点で同一となり，Q 値の高低に関係なく同等の共振電流が流れる。しかし，トランス一次電圧が変動する場合，Q 値が低い場合と共振が持続しない。その結果，設計値との誤差が大きくなる。

図 5-14 に Q 値を変更した場合における共振電流波形を示す。図 5-14 (a)より，Q 値を低く設計した場合は，共振電流最大値が大きくなる傾向がわかる。このときの共振電流最大値は 23.9A となり，設計値に対して誤差率 52%となった。一方，図 5-14(b)より，Q 値を高く設計した場合は方が共振電流設計値との誤差が小さく，また共振電流最大値のばらつきも小さいことがわかる。

表 5-2 シミュレーション条件

Input voltage	V_{in}	60 V
Input current	I_{in}	5 A
Output power	P_{out}	300 W
Switching freq.	f_{sw}	200 kHz
Resonance freq.	f_{res}	200 kHz
Turn ratio	$N_1:N_2$	1:2

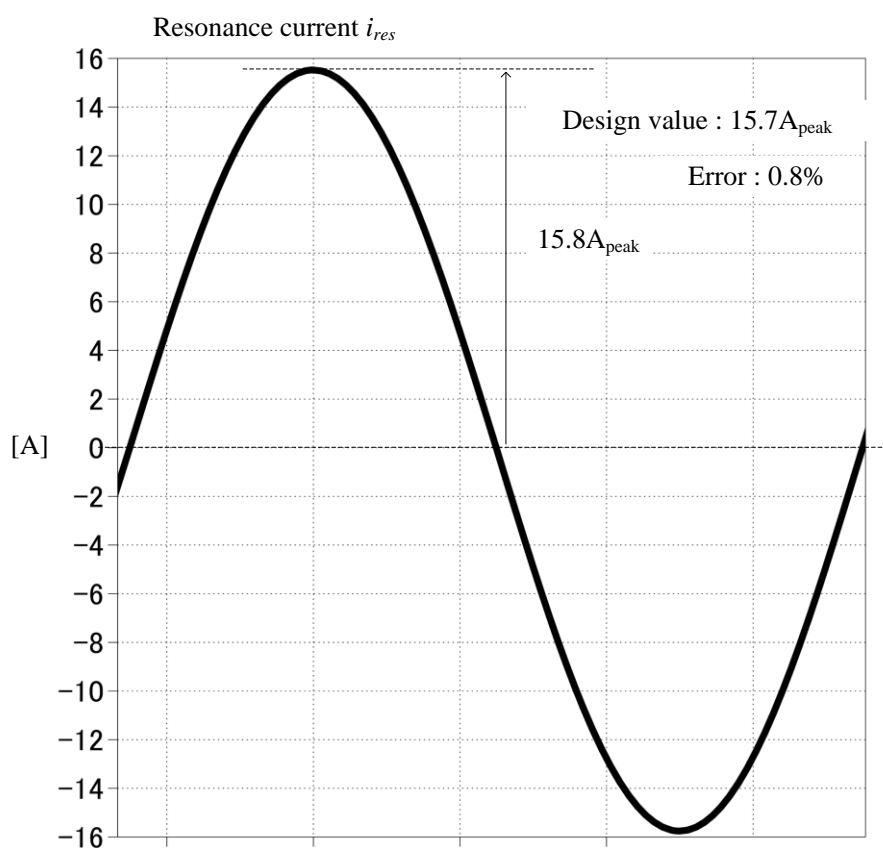


図 5-11 共振電流の設計値との比較

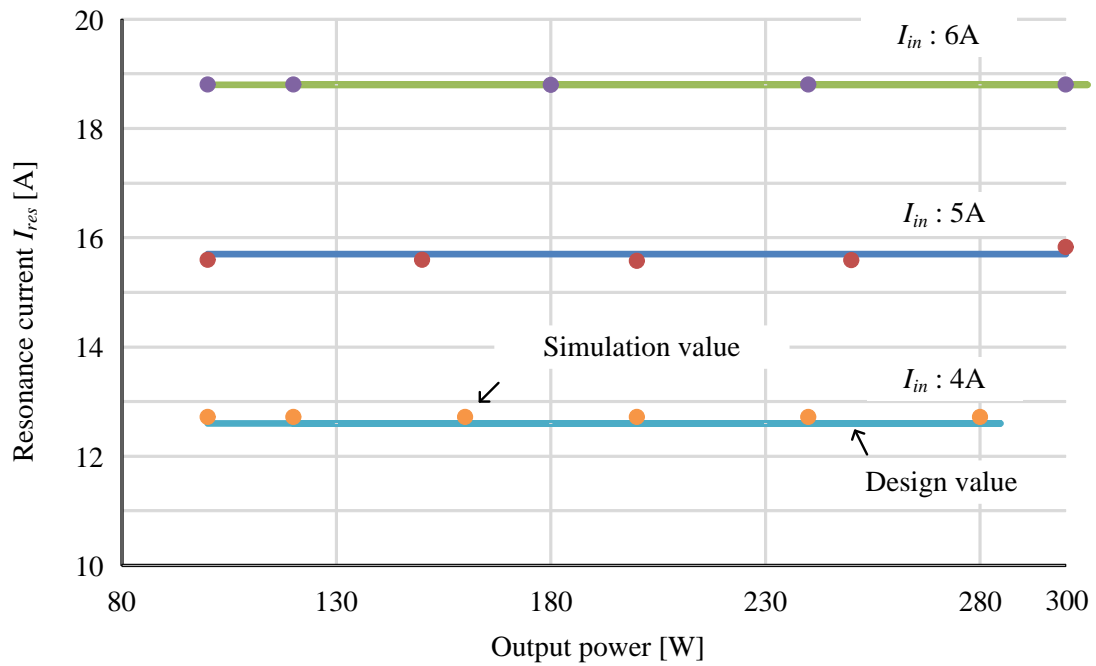


図 5-12 入力電流を変更した際的设计値との比較結果

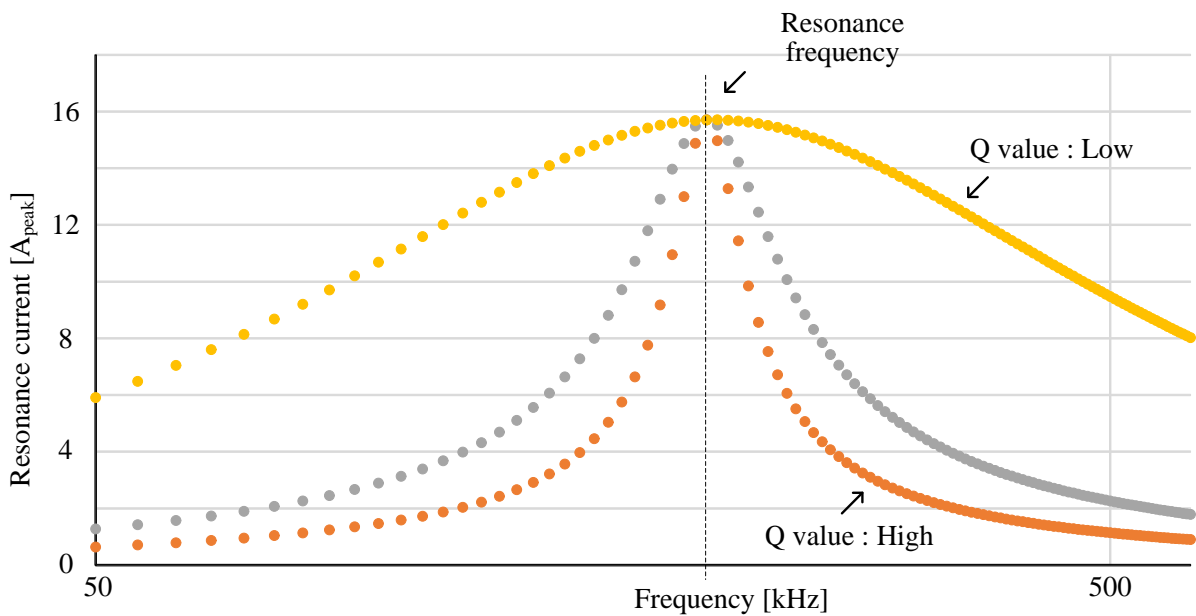
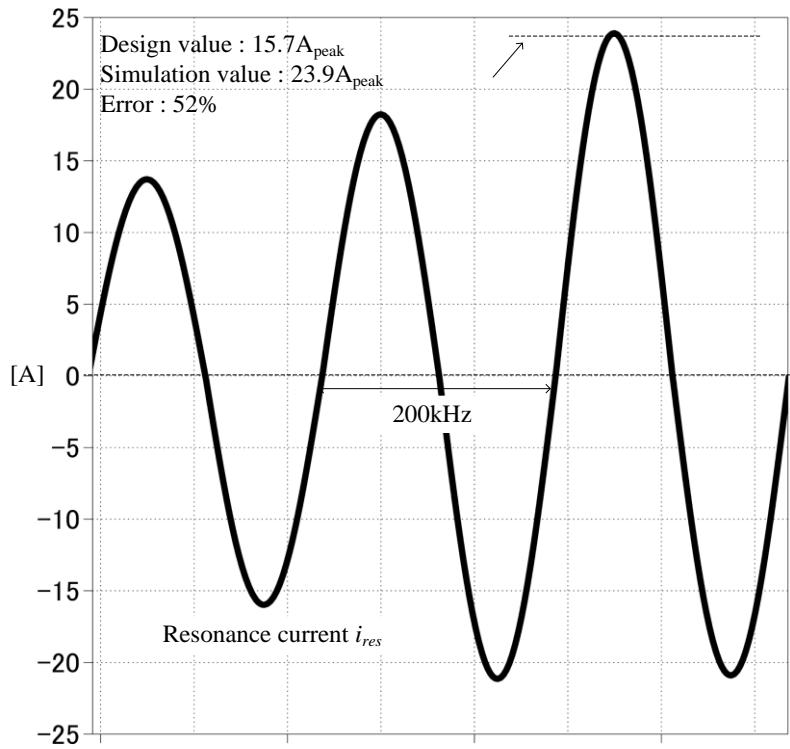
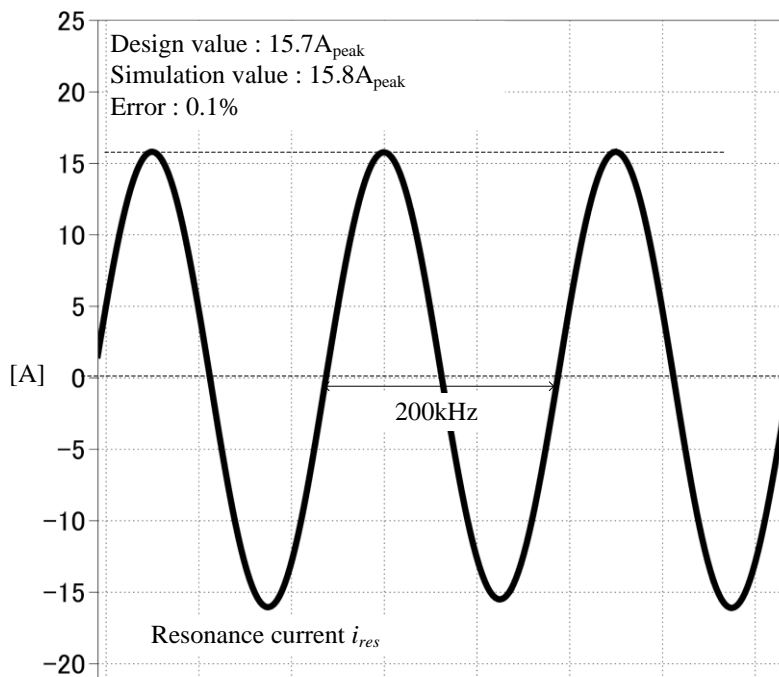


図 5-13 Q 値を変更した場合の共振電流特性



(a) $L_{res} : 20\mu\text{H}$, $C : 30\text{nF}$, $Q : 11$.



(b) $L_{res} : 200\mu\text{H}$, $C : 3\text{nF}$, $Q : 109$.

図 5-14 Q 値を変更した共振電流の設計値との比較

5.5.3 実機実験による設計法の確認

本稿では Q 値の高低が DC/DC コンバータの効率に与える影響を評価する。表 5-3 に実験条件，図 5-15 に高 Q 設計時の直列共振形ハーフブリッジコンバータの ZCS 波形を示す。図 5-15 より， S_2 のドレイン-ソース間電圧はゼロ電流付近で立ち上がり，立下りしていることから，ZCS 動作していることがわかる。なお，低 Q 設計時においても同様の波形を取得している。

図 5-16 に高 Q 設計，低 Q 設計時の効率特性を示す。なお，実験条件は Q 値の影響のみを評価するため，トランスの巻き線構造，共振キャパシタのパラメータ以外はすべて同一とする。低 Q 時はトランスの結合を高く設計し，高 Q 時は漏れインダクタンスを大きく設計している。図 5-16 より，低 Q 設計時の最高効率は 96.5% となった。一方で高 Q 設計時の最高効率は 93.6% となり，2.9% 低下した。これはトランス損失の増加が考えられる。以上の結果より，共振の Q 値は変換器効率に大きく影響を与えることを確認した。提案回路に直列共振コンバータを適用する場合は，高 Q で共振素子を設計する必要があるが，DC/DC 部の効率が低下する。

図 5-17 に共振電流最大値と設計値の比較を示す。図 5-17 より，最大誤差率は入力電流 3.5A 時において 4.5% となり，ほぼ一致した。誤差の要因は設計値に対するパラメータ誤差であると考えられる。

以上の結果より，提案回路に直列共振形ハーフブリッジコンバータを適用する際の共振素子の設計指針を示し，また変換器効率に対する Q 値の影響を考察した。

表 5-3 実験条件

Input voltage	V_{in}	90 V	
Input current	I_{in}	3.5 A	
Output power	P_{out}	300 W	
Switching freq.	f_{sw}	150 kHz	
Resonance freq.	f_{res}	150 kHz	
Turn ratio	$N_1:N_2$	1:2	
Resonance Parameters	High Q	$L_s:13\mu\text{H}$	$C:0.1\mu\text{F}$
	Low Q	$L_s:800\text{nH}$	$C:1.2\mu\text{F}$

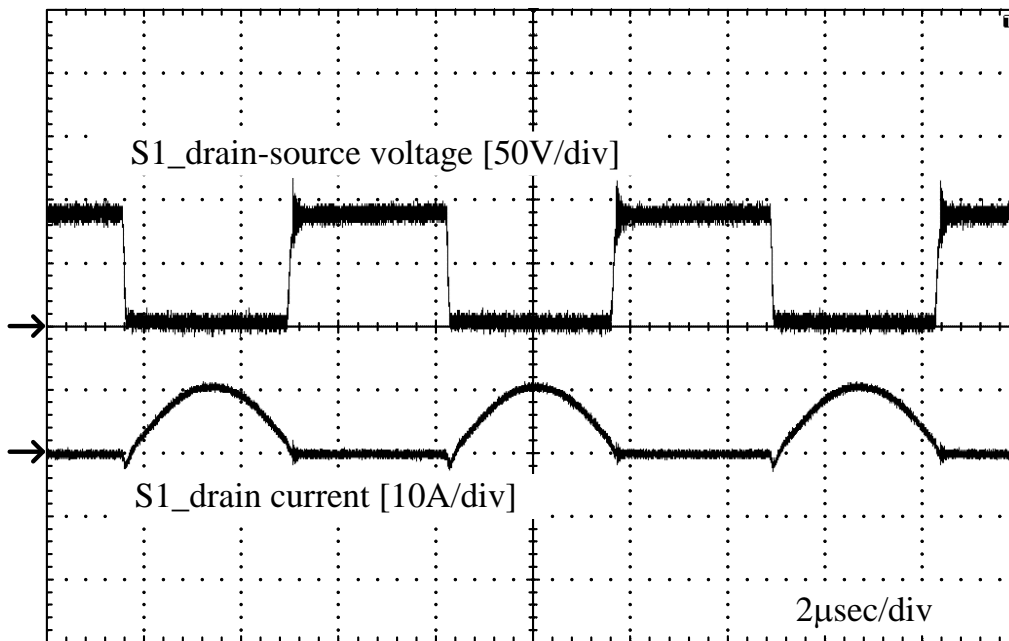


図 5-15 共振形 DC/DC コンバータのスイッチング波形

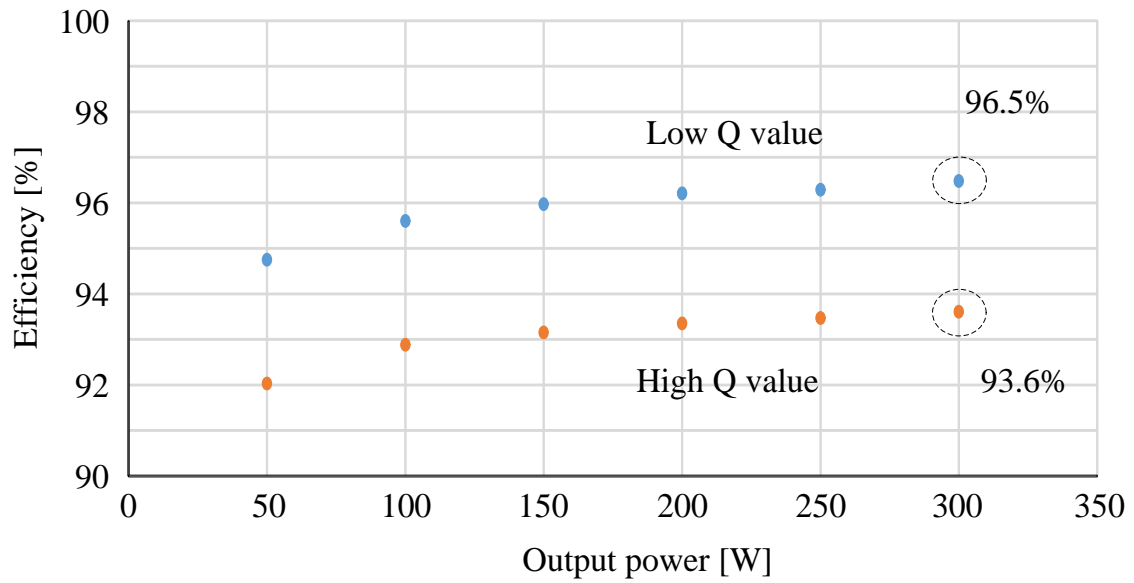


図 5-16 Q 値の条件を変更した際の DC/DC 効率の比較

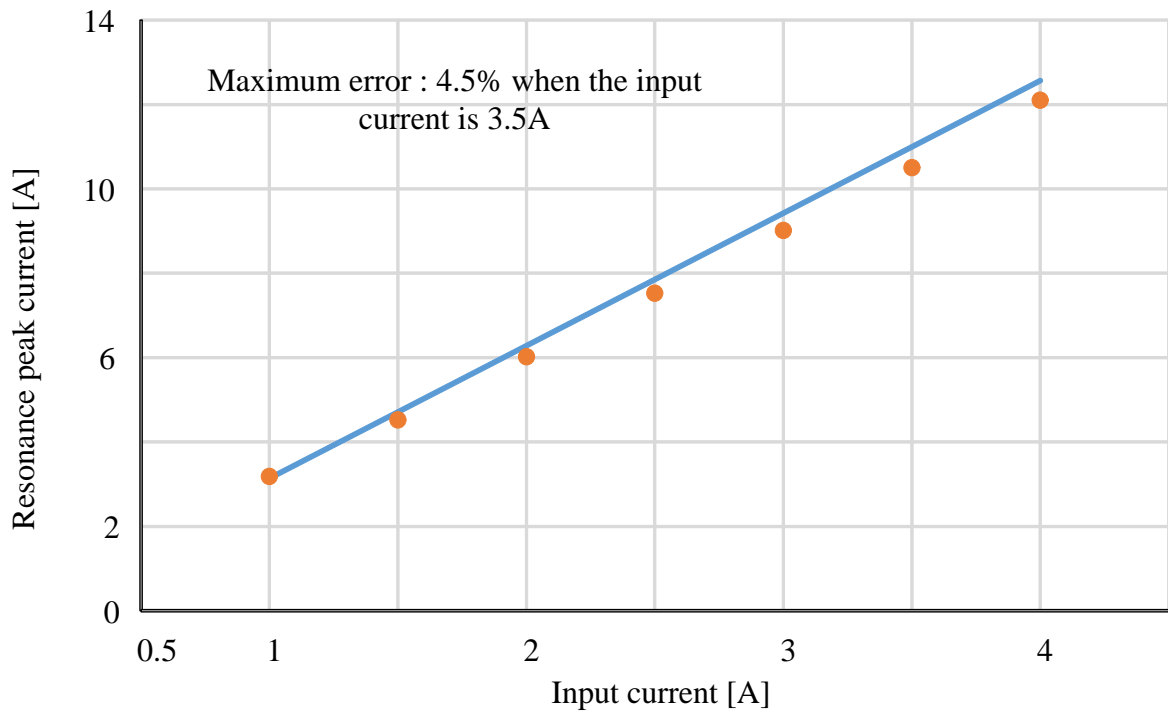


図 5-17 共振電流の設計値と実験値の比較

5.6 シミュレーション結果

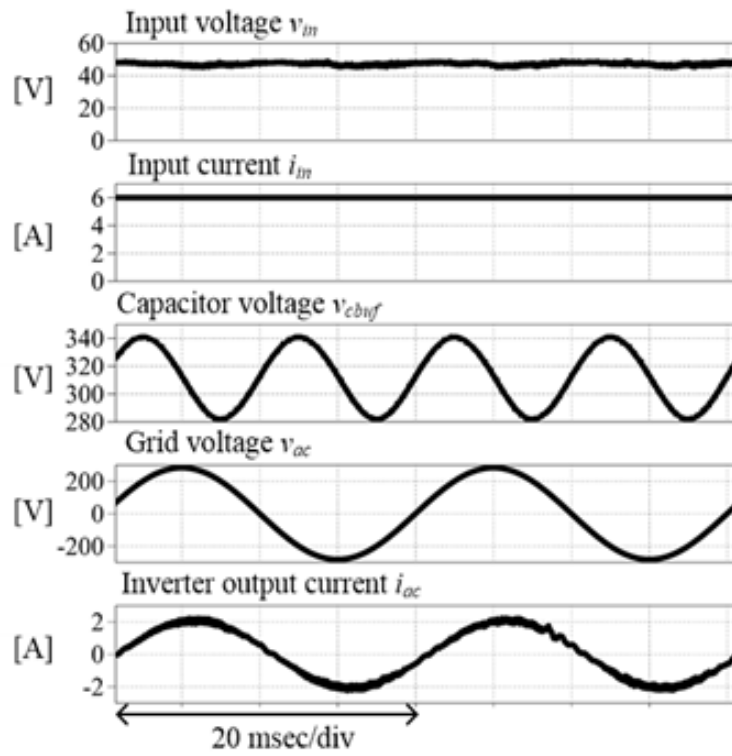
提案する制御方式による基本動作を確認するため，シミュレーションによる検討を行う。表 5-4 にシミュレーション条件，図 5-18 にシミュレーション結果を示す。図 5-18(a)より，単相電力脈動補償を適用することで，リップル率 11% の入力直流電圧が得られていることがわかる。電圧リップルが残存する原因として，アクティブバッファのスイッチングのタイミングをゼロ電流付近に同期したことで補償量に誤差が生じたためである。また，インバータ出力電流 THD は 3.2% となり，正弦波が出力されていることが確認できる。さらに，図 9.5 (b)より，アクティブバッファ，およびインバータのスイッチはゼロ電流付近でスイッチングしていることから，ZCS を達成できていることを確認した。

図 5-19 に PWM ベースの変調法と，PDM を適用した場合のインバータ出力電流の高調波解析結果を示す。図 5-19(a)より，従来変調方式では出力周波数 50Hz に対して低次高調波を含んでいることがわかる。また，二次側スイッチング周波数 48kHz と，パルス電流の周波数 400kHz の整数倍高調波を多く含む。以上の結果より，従来変調方式ではインバータ出力電流 THD が悪化する。

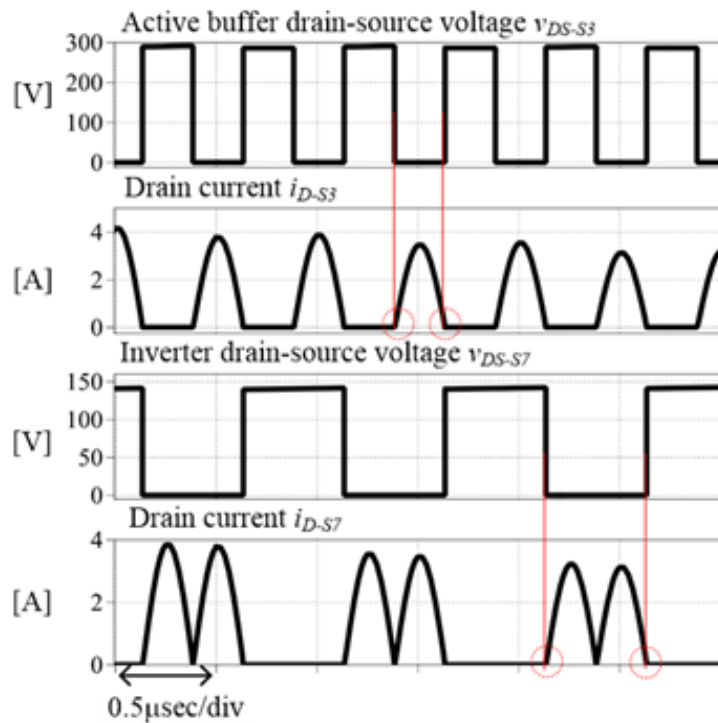
図 5-19(b)より，提案変調方式を適用することで，低次高調波成分を低減できていることがわかる。また，従来変調方式における二次側キャリア周波数成分およびその整数倍高調波は含んでいない。さらに，デューティ指令値の更新周波数である 48kHz 成分およびその整数倍の成分は含んでいない。以上の結果より，提案変調方式適用時における高調波成分の低減を確認した。

表 5-4 シミュレーション条件

Input voltage	V_{in}	60 V
Input current	I_{in}	5 A
Grid voltage	v_{ac}	200 V _{rms}
Grid frequency	f_{ac}	50 Hz
Output power	P_{out}	300 W
Switching frequency	$f_{sw_primary}$	200 kHz
Trans turn ratio	$N_1 : N_2$	1 : 6 turn
Buffer capacitor	C_{buf}	50 μ F
Quantizing clock	CLK_Q	400 kHz
Duty command updating cycle	CLK	48 kHz

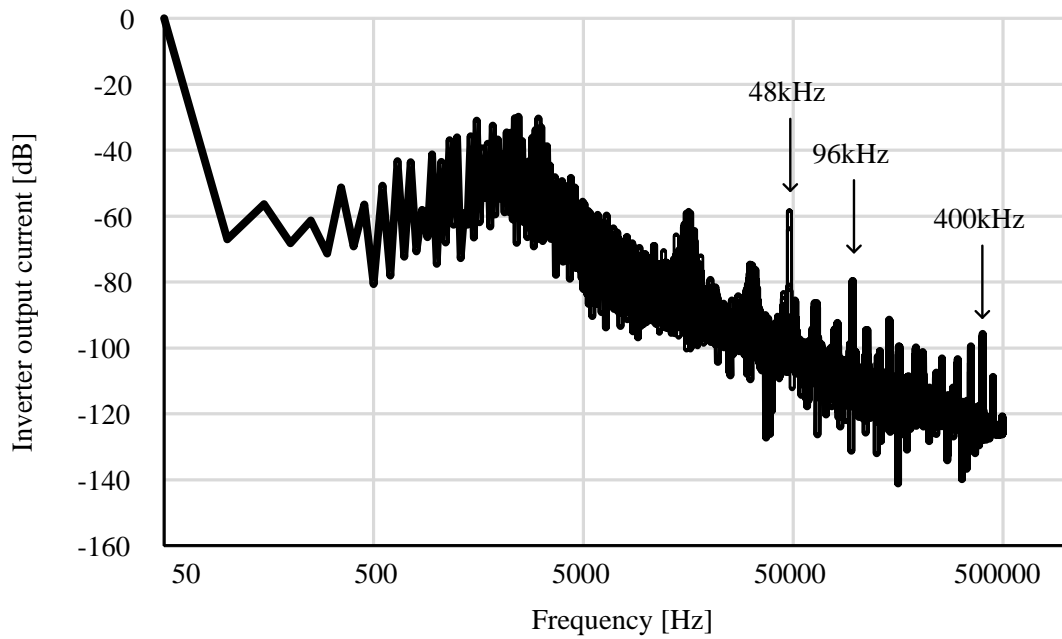


(a) 入出力波形

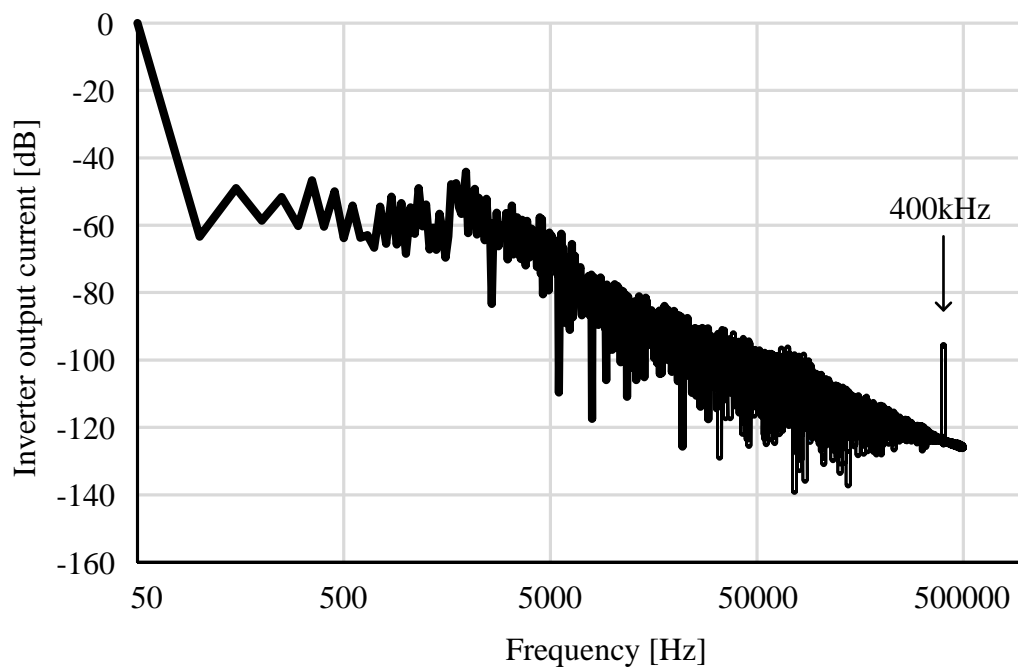


(b) スイッチング波形

図 5-18 シミュレーション結果



(a) PWM



(b) PDM

図 5-19 インバータ出力電流高調波解析結果

5.7 実験結果

提案回路の動作を実機実験により評価する。表 5.5 に実験条件，図 5-20 に入出力波形および入力電圧の高調波解析結果を示す。なお，出力フィルタのカットオフ周波数は 20kHz に設定した。ここで，PDM は三角波キャリアを用いずに，共振周波数の 2 倍周波数の周期ごとにサンプリングすることに特徴がある。PWM 駆動の場合，出力電流にはキャリア周波数成分の高調波が含まれるため，出力フィルタのカットオフ周波数はキャリア周波数成分以下に制限される。一方，PDM では，キャリア周波数に対してサンプリング周波数が十分高く，出力高調波が高次側に移行する。その結果，出力フィルタを小型化できる。実験では出力フィルタのパーセントインピーダンスは 0.05% に設計した。

図 5-20 より，入力電圧はほぼ一定値の直流が得られていることがわかる。高調波解析より，系統周波数の 2 倍周波数成分は直流成分に対して 2% 以下に抑制できていることを確認した。

図 5-21 にスイッチング波形を示す。DC/DC コンバータではサージ電圧は発生せず，ソフトスイッチングできていることを確認した。なお，スイッチング周波数は共振周波数に対して若干高く設定し，ターンオン ZVS，ターンオフ ZCS となる。一方，CSI 側ではターンオフ ZCS を達成しているが，ターンオンの直後にドレイン電流が立ち上がっている。これは対向アームの寄生容量の放電電流が原因である。対策として ZVS 方式の適用が挙げられる。図 5-22 にインバータ出力電流 THD，および力率特性を示す。図 5-22 より，幅広い負荷範囲で THD5% 以下，および高力率を達成した。

以上より，提案回路ではデカップリングキャパシタ，インダクタの両方を大幅に小型化でき，かつ共振動作を応用することで，ソフトスイッチング動作が達成可能であることを示した。

表 5-5 実験条件

Symbol	Quantity	value
P_{out}	Output power	200 W
f_{sw}	Switching frequency	200 kHz
C_{buf}	Buffer capacitor	40 μ F
L_r	Resonance inductor	40 μ H
C_r	Resonance capacitor	16 nF
C_{fil}	Filter capacitor	0.47 μ F
L_{fil}	Filter inductor	80 μ H (%Z = 0.05%)
V_{ac}	Grid voltage	100 V _{rms} /50 Hz

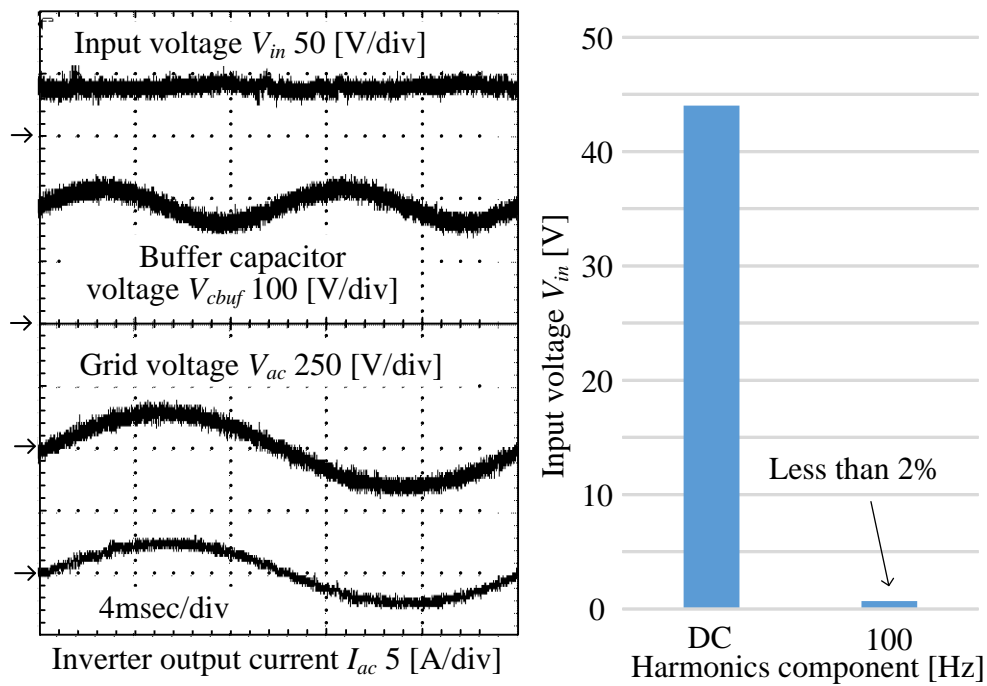


図 5-20 入出力波形および高調波解析結果

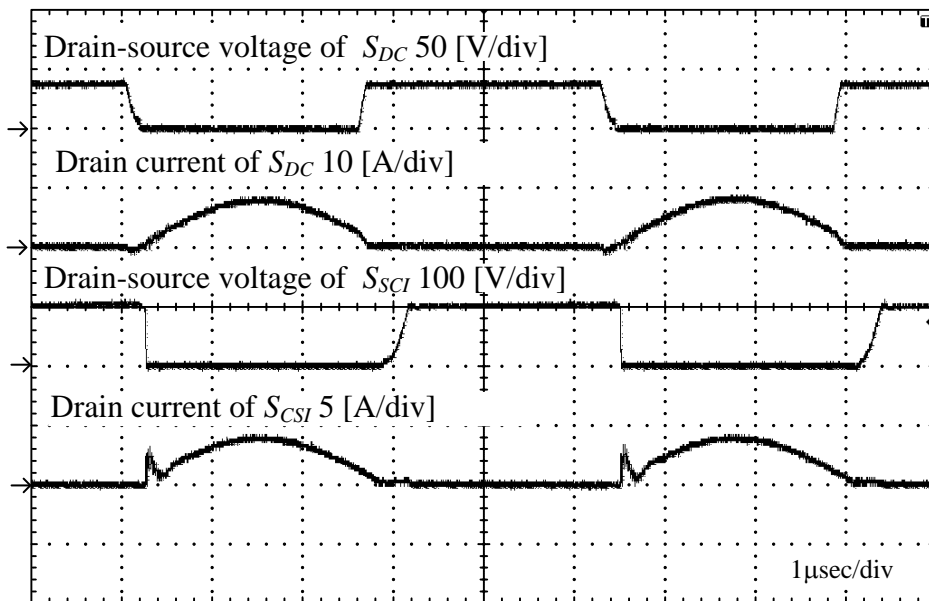


図 5-21 スイッチング波形

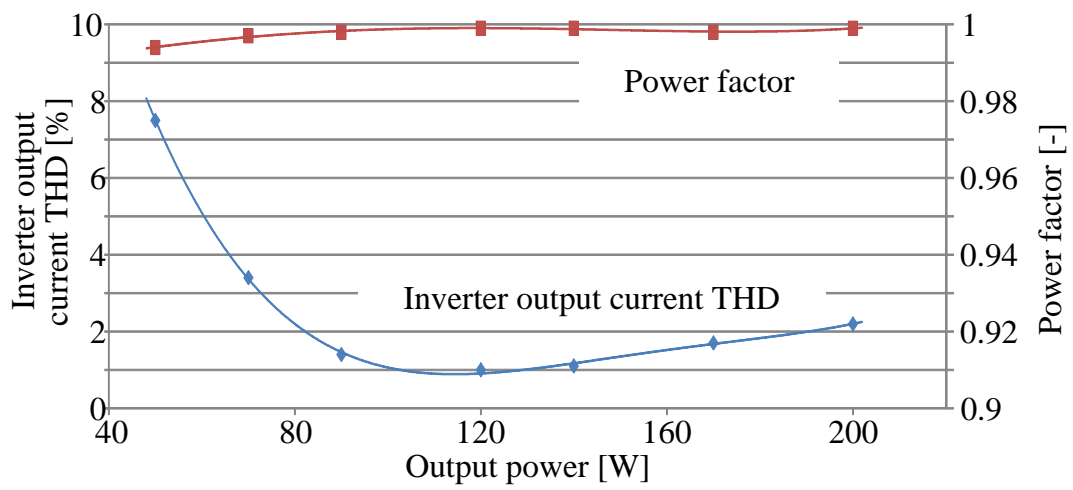


図 5-22 インバータ出力電流 THD および力率特性

5.8 結論

本章では LLC 直列共振形コンバータにおける一次側コンバータ-トランス間を電流源とみなし，トランス二次側に対して直列にパワーデカップリング用のキャパシタを接続するスイッチングパターンを整流器側で実現することで，共振電流を用いて直接これを充電する手法を提案した。提案回路はスイッチング成分除去用の出力フィルタ以外にインダクタを必要としないため，最低限のインダクタのみで構成できる特徴がある。また電解コンデンサを用いないため，長寿命化が期待できる。さらに，DC/DC コンバータ部は直列共振回路によるゼロ電流スイッチング(ZCS)，アクティブバッファ回路，CSI はパルス密度変調($\Delta\Sigma$ PDM)を適用することで，ZCS を達成することができる。したがって，全ての半導体スイッチング素子において ZCS が可能であり，低ノイズ化，低スイッチング損失化が可能である。また，本回路に適用する共振回路の設計について検討を行い，シミュレーション，および実機実験からその妥当性を評価した。検討の結果，以下の結論を得た。

1) 共振電流最大値は設計値に対して誤差率 1%以内で一致した。また，共振電流を設計値通りとするためには，共振回路の Q 値を高く設計する必要があることを述べた。さらに，実機実験より，設計式の妥当性と Q 値の影響を考察した。

2) 図 5-19 に PWM ベースの変調法では出力周波数 50Hz に対して低次高調波を含んでいることを確認した。また，二次側スイッチング周波数 48kHz と，パルス電流の周波数 400kHz の整数倍高調波を多く含む。一方，提案変調方式を適用することで，低次高調波成分を低減できることを確認した。また，従来変調方式における二次側キャリア周波数成分およびその整数倍高調波は含まない。さらに，デューティ指令値の更新周波数である 48kHz 成分およびその整数倍の成分は含んでいない。以上の結果より，提案変調方式適用時における高調波成分の低減を確認した。

3) 実験結果より，40 μ F のコンデンサで入力直流電圧の 2 次高調波成分を 2%以下に低減できていることを確認した。また，パーセントインピーダンス 0.05%のフィルタインダクタを用いて高調波成分を除去し，良好に系統連系できることを確認した。

第6章

フライバックコンバータを応用した電圧形アクティブバッファ

6.1 緒言

第5章では絶縁共振形 DC/DC コンバータを用いた電圧形アクティブバッファを提案した。一方、AC モジュール方式のような分散型電力変換システムでは、フライバックコンバータを用いた回路方式が多く検討されている。フライバックコンバータは少ない部品点数で絶縁と昇圧を行える特徴があり、低コスト化に有利である特徴がある。しかし、単相系統へ連系する場合、電源周波数に対して2倍周波数で発生する単相電力脈動を補償するために、直流部に大容量の電解コンデンサが必要となる。この問題を解決するために、電解コンデンサの代わりに小容量コンデンサを用いて単相電力脈動を補償するアクティブパワーデカップリング方式が検討されているが、コンデンサの充放電を制御するために、追加の半導体素子や、受動素子が必要となる。その結果、部品点数が増加し、フライバックコンバータの優位性を損なってしまう。

本章では、フライバックコンバータによる追加素子および複雑な制御の両方を用いない電圧形アクティブバッファを提案する。提案法はフライバックコンバータを電流不連続モード(DCM)で駆動し、定電力動作を行うことで、PV 側に単相電力脈動の影響を与えない。したがって、アクティブパワーデカップリングを用いることなく入力電力を一定にすることが可能であり、かつ大容量電解コンデンサを必要としない。以降に詳細を示す。

6.2 基本回路構成

図 6-1 に検討回路を示す。検討回路はフライバックコンバータと電圧型インバータ(VSI)で構成される。フライバックコンバータでは絶縁と昇圧を行う。また、高周波駆動することで、トランスは小型化する。フライバックコンバータはサージ電圧抑制用のスナバ回路が必要となるものの、原理的にパワーデカップリングを行うことが可能なため、追加のパワーデカップリング回路は不要である。したがって、直流中間部のコンデンサは小容量で構成できる。なお、図 6-1 は最も簡単な構成となるが、提案方式はフライバックコンバータの励磁電流が不連続モードの条件下で動作することでパワーデカップリングを達成できる。したがって、インターリーブ方式を適用することで、効率改善や、トランスの小型化が見込めるなど、回路構成には検討の余地がある。

一方、検討回路では VSI 側は通常の PWM 駆動となるため、従来のフライバックコンバータ側で全波整流波形を生成し、インバータ部で極性反転動作を行う方式に対してスイッチング損失の増加が懸念される。これについては電流三角波モード(TCM)を適用し、ゼロ電圧スイッチング(ZVS)を達成することで回避できる。本論文では、提案方式によるパワーデカップリング効果について評価を行ったため、VSI 側の制御については今後検討する。

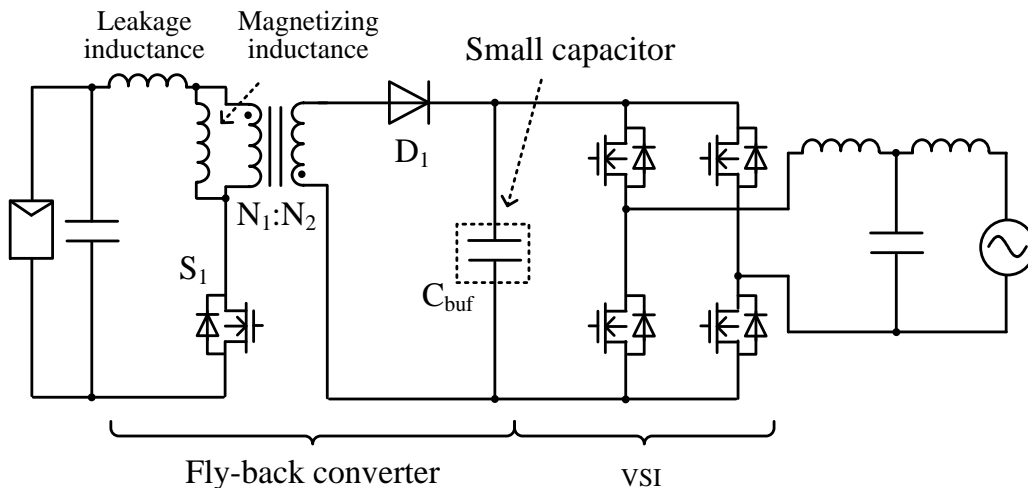


図 6-1 フライバックコンバータを用いた回路構成

6.3 提案回路のパワーデカップリング法

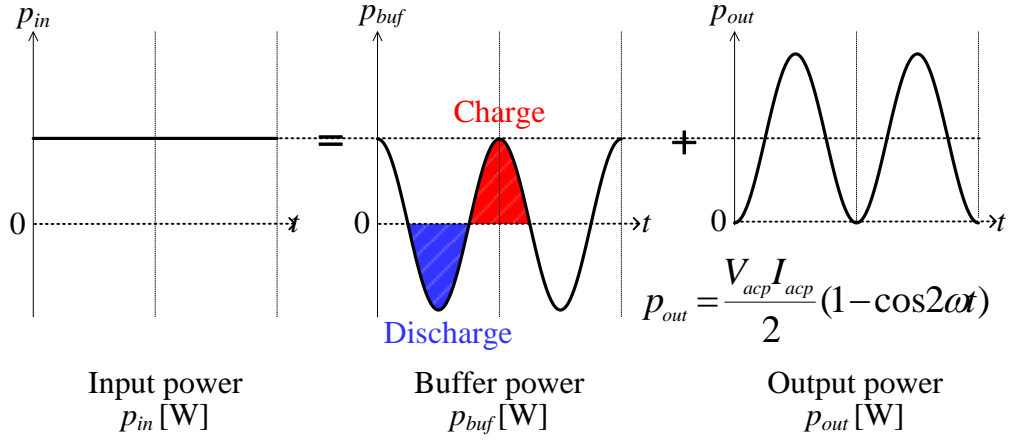
初めに、これまでと同様に入出力電力の関係について示す。出力電圧と電流を正弦波、負荷力率 1 とするとき、瞬時出力電力 p_{out} を(6.1)式に示す。

$$\begin{aligned}
 p_{out} &= V_{acp} I_{acp} \sin^2(\omega t) \\
 &= \frac{1}{2} V_{acp} I_{acp} - \frac{1}{2} V_{acp} I_{acp} \cos(2\omega t) \dots\dots\dots(6.1)
 \end{aligned}$$

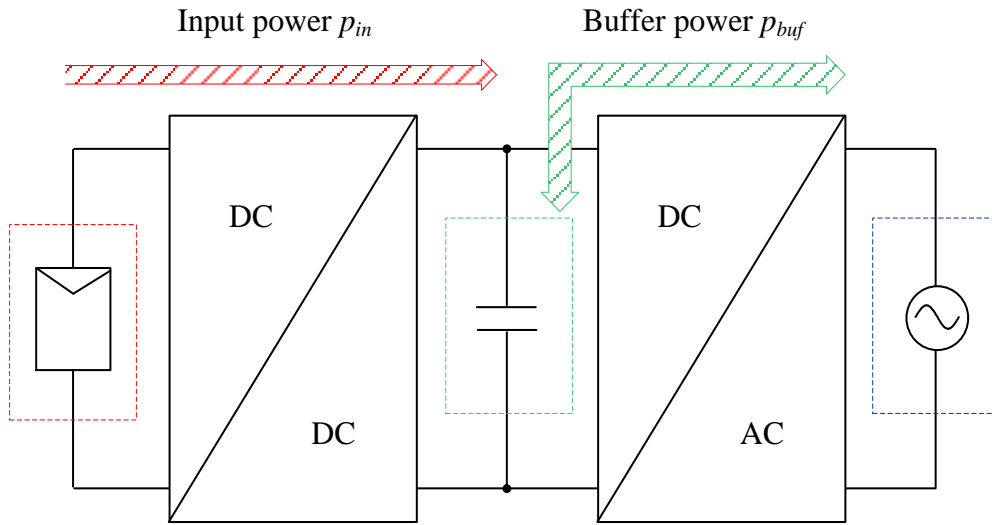
(6.1)式において、 V_{acp} は単相電圧最大値、 I_{acp} は単相電流最大値、 ω は系統の角周波数である。(6.1)式より、単相瞬時電力は系統角周波数の 2 倍の周波数で脈動する。入力直流電力を一定にするには、第 2 項の脈動分をエネルギーバッファで補償すればよい。エネルギーバッファに蓄えられる瞬時電力 p_{buf} は(6.2)式となる。

$$p_{buf} = \frac{1}{2} V_{acp} I_{acp} \cos(2\omega t) \dots\dots\dots(6.2)$$

図 6-2 に提案回路のパワーデカップリングの原理を示す。入力直流電流を一定にするためには、(6.2)式で表される電力を全てエネルギーバッファ側に享受させる必要がある。ここで、アクティブパワーデカップリングを適用せずに直流中間コンデンサを小容量化した場合、直流成分と電源周波数の 2 倍周波数成分を分離できないため、入力直流電力が変動する。そこで提案回路ではフライバックコンバータを DCM で駆動した際の定電力特性に着目してデカップリングを行う。これにより、フライバックコンバータ側は常に一定の電力を単相系統側へ送るため、単相系統の 2 倍周波数成分は全て直流中間コンデンサ側が享受する。その結果、入力直流電力は電源周期でほぼ一定値となる。



(a) 入出力電力とバッファ電力の関係



(b) パワーフロー

図 6-2 提案回路のパワーデカップリングの原理

6.4 動作モード

図 6-3 に各動作モード時のフライバックコンバータの一次側電流を示す。フライバックコンバータは CCM, DCM, 臨界モード(BCM)の 3 つの動作モードがある。なお, 臨界モードはゼロ電流期間が発生しない DCM と等価である。まず, CCM 時の入力電流平均値は(6.3)式となる。

$$I_{ave_CCM} = \frac{V_{dc}}{V_{in}} I_{dc} \dots\dots\dots(6.3)$$

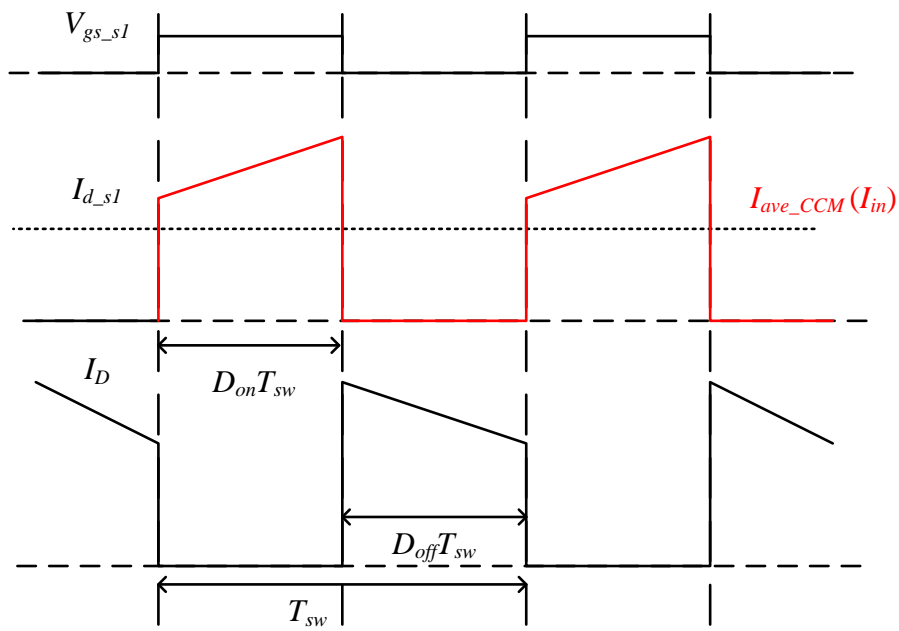
ここで, V_{dc} は直流中間電圧, I_{dc} は直流中間電流, V_{in} は PV 側直流電圧である。(6.3)式に示す通り, フライバックコンバータを CCM で動作させた場合, 入力電流平均値が負荷に依存するため, 直流中間コンデンサを大容量化しない場合, 電源周期で脈動する。

一方, DCM 時の一次電流最大値, および一次電流平均値は(6.4), (6.5)式となる。

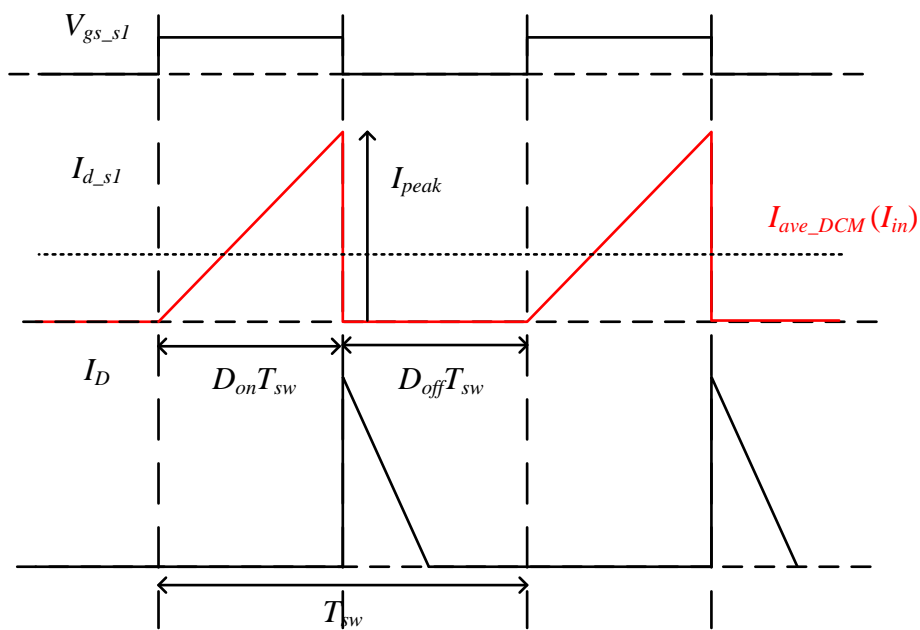
$$I_{ave_DCM} = \frac{I_{peak}}{2} D_{on} \dots\dots\dots(6.4)$$

$$I_{peak} = \frac{V_{in}}{L_m} D_{on} T_{sw} \dots\dots\dots(6.5)$$

ここで, I_{peak} は一次電流最大値, D_{on} はオンデューティ, T_{sw} はスイッチング周期, L_m は励磁インダクタンスである。(6.4), (6.5)式より, DCM 駆動時はフライバックコンバータの入力電流平均値は励磁電流の傾きとオンデューティで一意に決定される。そのため, オンデューティを常に一定の条件下で駆動することで, 負荷条件にかかわらず常に一定の電力を出力する定電力動作をとる。提案回路ではこの特性を利用し, 追加素子と大容量電解コンデンサの両方を用いずにパワーデカップリングを達成する。



(a) CCM



(b) DCM

図 6-3 各動作モードにおけるスイッチング波形

6.5 制御ブロック図

図 6-4 に制御ブロック図を示す。フライバックコンバータはオープンループ制御でもパワーデカップリングは可能である。しかし、最大電力点追従制御(MPPT)を適用する場合、PV 側の最大電力点に応じてデューティを調整する必要がある。そこで提案回路では励磁電流に対して電流センサレス制御を適用する。

まず、フライバックコンバータの入出力電圧比の関係より、デューティ d は(6.6)式となる。

$$d = \frac{1}{\frac{V_{in}}{V_{dc}} \frac{N_2}{N_1} + 1} \dots\dots\dots (6.6)$$

ここで、 N_1 , N_2 は一次/二次巻き数である。一方、励磁電流平均値は(6.7)式となる。

$$I_m = \frac{1}{1-d} \frac{N_2}{N_1} I_{dc} \dots\dots\dots (6.7)$$

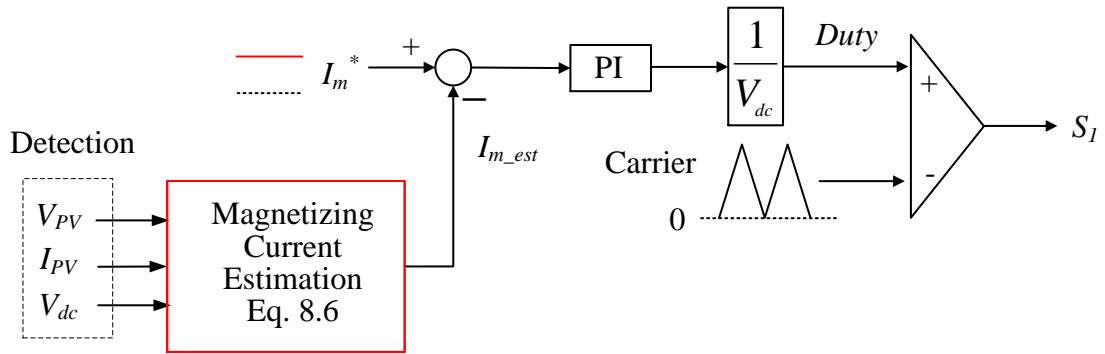
最後に、(6.6)式を(6.7)式に代入すると、励磁電流推定値は(6.8)式となる。

$$I_{m_est} = \frac{\frac{V_{in}}{V_{dc}} \frac{N_2}{N_1} + 1}{\frac{V_{in}}{V_{dc}}} \frac{P_m}{V_{dc}} \dots\dots\dots (6.8)$$

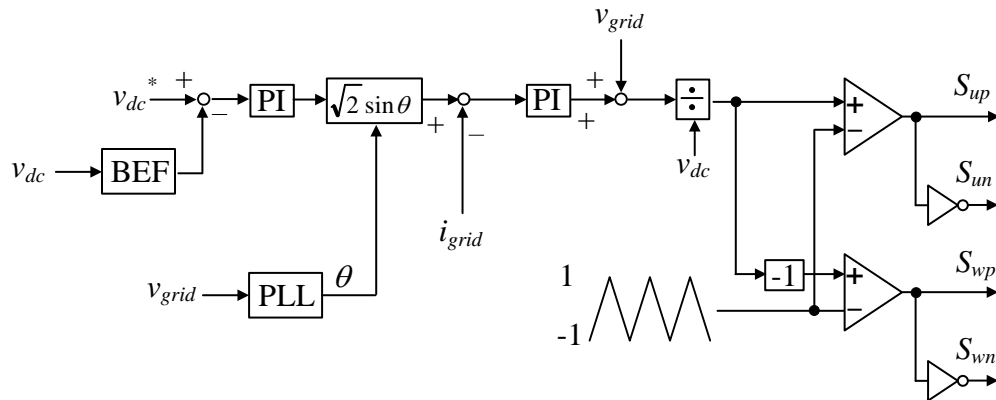
$$I_{dc} = \frac{P_{in}}{V_{dc}} \dots\dots\dots (6.9)$$

したがって、PV 側入力電圧および電流、直流中間電圧を検出すれば励磁電流を推定できる。このとき、PV 側に電流センサが必要となるが、実際には過電流保護用に電流センサが必要なため、これを流用すればよい。また、一般的な DCM のフィードバック制御ではサンプリングが問題となるが、本方式はスイッチング周期でのサンプリングは必要ない。さらに、制御応答は MPPT の応答に対して設定すればよいため、高速な応答も不要である。

VSI 側は一般的なインバータ出力電流制御、および直流中間電圧制御を適用する。ここで、提案回路では直流中間電圧が電源周期で脈動するため、インバータ出力電流に系統周波数の 2 倍周波数成分が重畳し、ひずみ率(THD)が増加する。そこで直流中間電圧検出値に対して帯域除去フィルタ(BEF)を適用し、周波数成分を除去する。その際、フィルタの遅れを考慮し、電圧制御の応答速度はフィルタ遅れに対して十分遅く設計する。



(a) フライバックコンバータ側制御ブロック図



(b) インバータ側制御ブロック図

図 6-4 制御ブロック図

6.6 シミュレーション結果

提案方式の基本動作をシミュレーションより検討する。表 6-1 にシミュレーション条件、図 6-5 にシミュレーション結果を示す。本シミュレーションでは、CCM 動作時は提案するセンサレス電流制御を適用し、電流制御系の応答角周波数を 1000rad/s と 4000rad/s に設定している。また、DCM についてはオープンループとしている。

まず、図 6-5 (a)より、CCM 動作時は入力電流が大きく脈動しており、パワーデカップリングできていないことがわかる。図 6-5 (b)と比較すると、応答角周波数を高く設計することで、ある程度入力電流脈動は低減できるが、完全には除去することができない。十分にパワーデカップリングを行うためには高速な応答が必要になることがわかる。

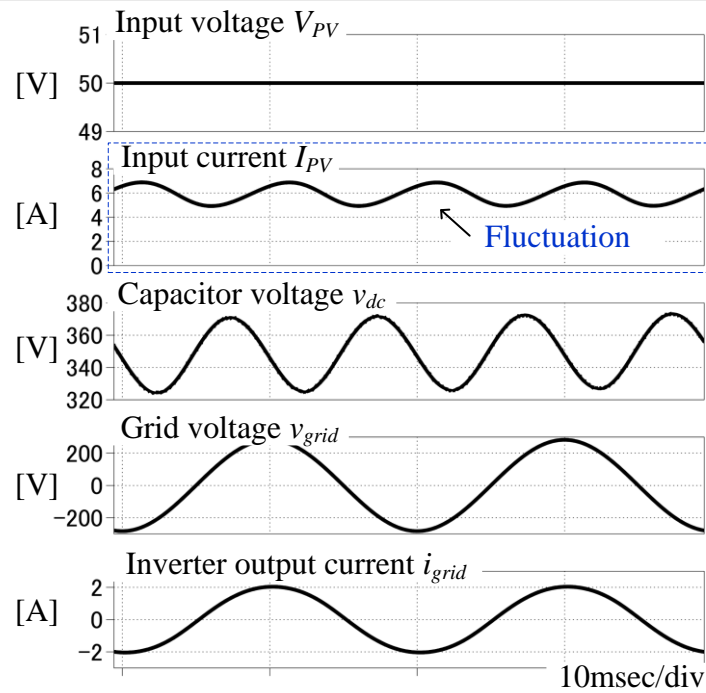
一方、図 6-5 (c)より、DCM で駆動した場合は、オープンループにも関わらず、入力電流は電源周期でほぼ一定値となっており、パワーデカップリングできていることを確認した。

図 6-6 に出力電力に対する入力電流の 2 次高調波成分、図 6-7 に ACR の応答角周波数を変更した場合の入力電流の 2 次高調波成分を示す。本シミュレーションでは、CCM, DCM の両方において ACR を適用している。図 6-6 より、CCM 駆動時は、出力電力の増加に伴い、入力電流高調波が増加していることがわかる。したがって、重負荷領域においても良好なパワーデカップリングを行うためには、ACR の応答角周波数を十分高速に設計する必要がある。一方、DCM においては入力電流中に 2 次高調波をほぼ含まず、良好にパワーデカップリングできていることがわかる。

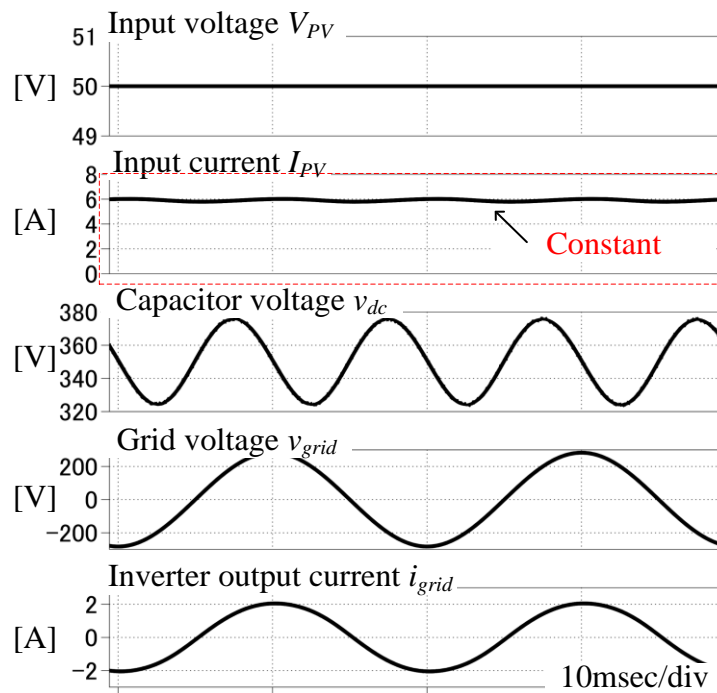
図 6-7 より、CCM では、ACR の応答角周波数が低い場合、直流電流指令値に対する外乱成分を PI 制御器で補償しきれないため、多くの 2 次高調波成分を含む。一方、DCM 駆動時は原理的にパワーデカップリングが達成できるため、大幅な 2 次高調波の低減が可能である。

表 6-1 シミュレーション条件

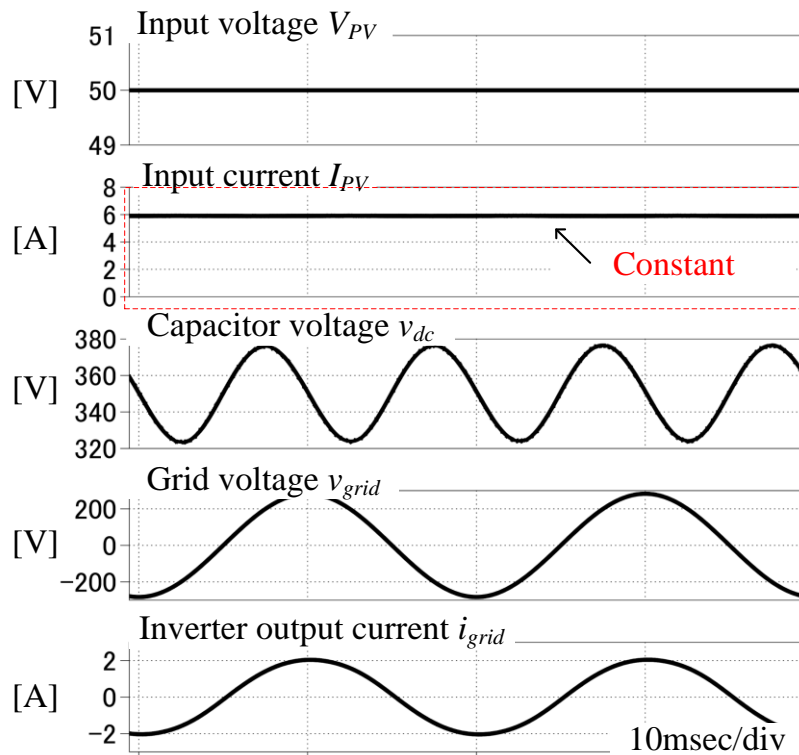
Symbol	Quantity	value
V_{PV}	Input voltage	50 V
P_{out}	Output power	300 W
f_{sw}	Switching frequency	80 kHz
C_{buf}	DC link capacitor	50 μ F
L_m	Magnetizing inductor	5 μ H (200 μ H)
v_{ac}	Grid voltage	200 V _{rms}
f_{ac}	Grid frequency	50 Hz



(a) CCM (1000rad/s)



(b) CCM (4000rad/s)



(c) DCM (Open loop)

図 6-5 シミュレーション結果

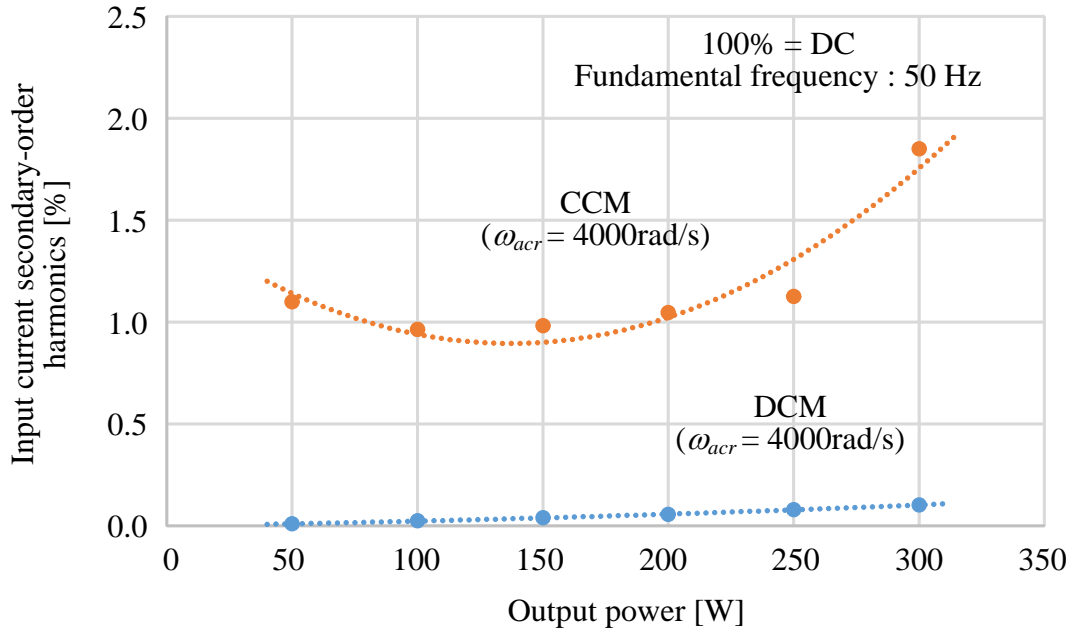


図 6-6 出力電力に対する入力電流 2 次高調波比較

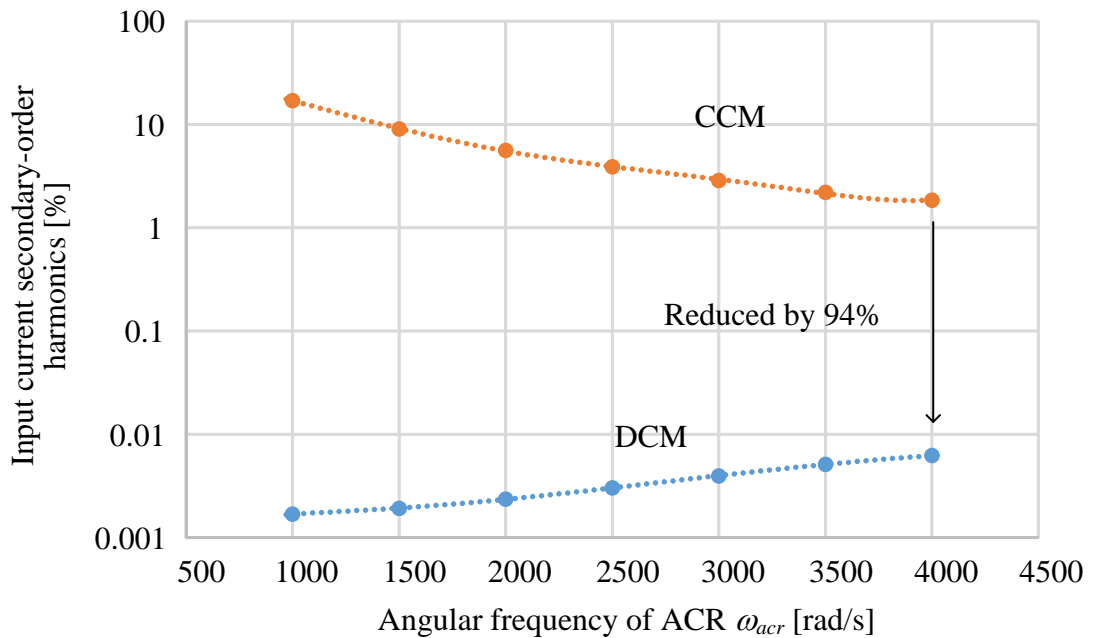


図 6-7 応答角周波数に対する入力電流 2 次高調波比較

6.7 実験結果

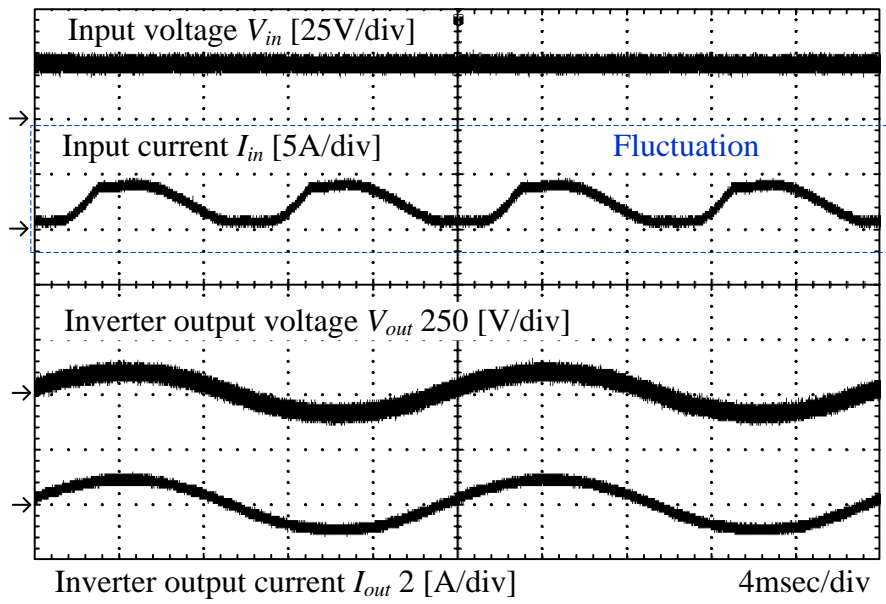
提案するパワーデカップリングを実機実験によって評価した。なお、今回は基礎検証のため、VSI後段にはR-L負荷を接続し、オープンループ駆動とした。また、直流中間部のコンデンサ容量は40 μ Fとした。また、直流中間電圧の変動に対して直流中間電圧補償(E_{dc}補償)を適用し、VSIのデューティ補償を行っている。

表6-2に実験条件、図6-8に実験結果を示す。図6-8(a)より、CCM駆動時はPV側入力電流が電源周波数の2倍周波数で脈動していることがわかる。一方、図6-8(b)より、DCM駆動時には入力電流が電源周期でほぼ一定となっており、良好にパワーデカップリングが行われていることを確認した。なお、フライバックコンバータ部の最高効率は現状92%となっている。

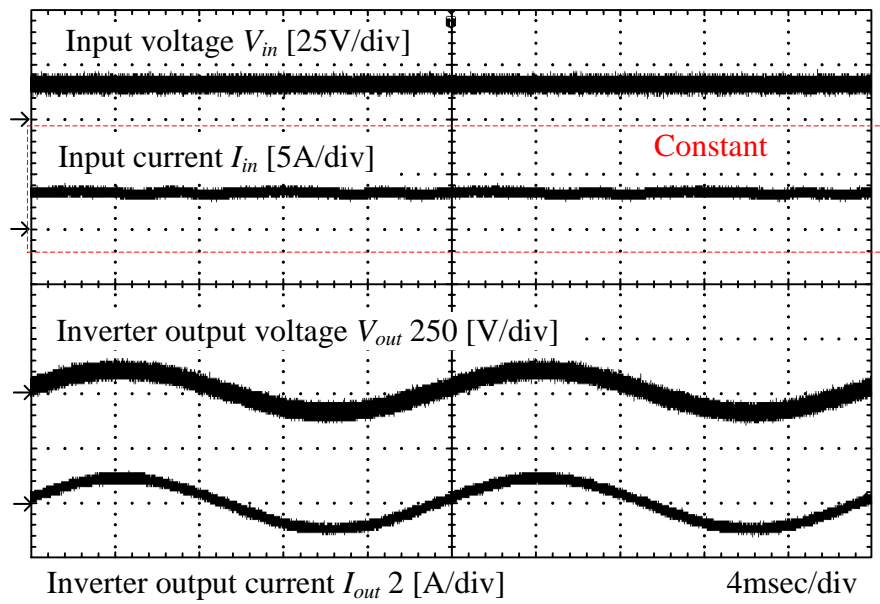
図6-9に入力電流の高調波解析結果を示す。解析結果より、CCM時は直流成分に対して二次高調波成分が58%残存している。一方、DCM駆動時は二次高調波成分が1.8%となり、97%補償できていることを確認した。

表 6-2 実験条件

Symbol	Quantity	value
P_{out}	Output power	50 W
f_{sw}	Switching frequency	80 kHz
C_{buf}	DC link capacitor	40 μ F
L_m	Magnetizing inductor	13 μ H (DCM) 200 μ H (CCM)
Load	R-L load	
f_{ac}	Output frequency	50 Hz



(a) CCM



(b) DCM

図 6-8 実験結果

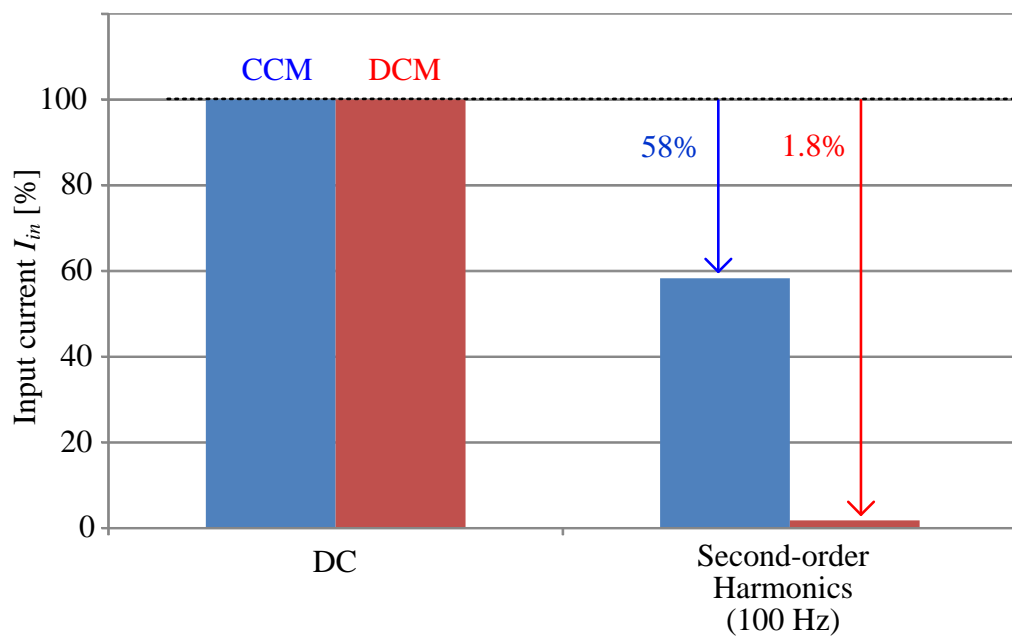


図 6-9 入力電流高調波の比較

6.8 結論

第6章では、フライバックコンバータを用いた追加素子、複雑な制御の両方を用いない単相電力脈動補償法を提案した。提案法はフライバックコンバータを電流不連続モード(DCM)で駆動し、定電力動作を行うことで、PV側に単相電力脈動の影響を与えない。したがって、アクティブパワーデカップリングを用いることなく入力電力を一定にすることが可能であり、かつ大容量電解コンデンサを必要としない。シミュレーション、および実験結果より、以下の結論を得た。

1) シミュレーション結果より、CCM動作時にはACRの応答角周波数を十分高く設計しないと入力電流に2次高調波が重畳するため、パワーデカップリングを達成するためには大容量コンデンサが必要となる。一方、DCM動作時には電流制御を用いることなく入力電流を電源周期でほぼ一定値に制御できていることから、パワーデカップリング動作が良好に実現できていることを確認した。

2) 実験結果より、CCM動作時はPV側入力電流が電源周波数の2倍周波数で脈動することを確認した。一方、DCM動作時には入力電流が電源周期でほぼ一定となっており、良好にパワーデカップリングが行われていることを確認した。高調波解析結果より、CCM時は直流成分に対して二次高調波成分が58%残存している結果を得た。一方、DCM駆動時は二次高調波成分が1.8%となり、97%補償できていることを確認した。

第7章

結論

7.1 本研究の成果

本研究は直流電源を単相交流に連系する電力変換器において、電力変換装置の大型化や短寿命化を招く受動素子(キャパシタ, インダクタ)の小容量化を目的に、内包する電流源と電流形電力変換動作を用いた電圧形アクティブバッファを提案した。そして4種類の電圧形アクティブバッファを提案した。各章ではこれらの詳細とその制御法を提案し、シミュレーションと実機実験からその妥当性を明らかにした。本章では第1章から第6章までの結果をまとめる。

第1章では低炭素化社会の実現に向けたエネルギー分野の世界的な動向と、パワーエレクトロニクスによる省エネルギー化の実例を示した。また、太陽光発電や燃料電池発電のような分散型電源を配電系統へ連系する手法を述べ、直流-単相交流電力変換器の長寿命化、小型化の要求について言及した。そして、長寿命化、小型化に向けた技術であるアクティブパワーデカップリングの課題を挙げ、本研究の目的について述べた。

第2章では、直流-単相交流システムにおいて発生する電力脈動の原理について説明した。次に、単相電力脈動を小容量キャパシタで補償する技術であるアクティブパワーデカップリングについての近年までの研究動向を文献調査結果から示した。本調査より、1章で言及した3通りの回路方式についての実例を示し、その課題について言及した。また、従来技術に対する本論文での提案方式の技術的な位置づけを示した。2章での結論を以下に示す。

- ① 直流-单相電力変換器では单相系統側の瞬時電力が系統周波数の 2 倍周波数で脈動する。したがって、入力電力を電源周期で一定にするためにキャパシタやインダクタを用いたパワーデカップリングを行う必要があるが、パッシブ方式ではこれらの受動素子に非常に大きな容量が要求され、短寿命化、大型化の要因となる。
- ② アクティブパワーデカップリング方式は受動素子を小容量化できる一方で、電力変換効率やコストの観点では不利となる。これらの原因の一因には大幅な部品点数の増加が挙げられる。
- ③ ①, ②で挙げた課題を解決するため、内包する電流源と電力変換動作を用いた電圧形アクティブバッファを提案した。本方式は昇圧用の DC/DC コンバータにアクティブパワーデカップリング機能を付与することで追加素子を一切用いることなくアクティブパワーデカップリングを達成できる。
- ④ 昇圧チョッパ、フライングキャパシタ DC/DC コンバータでは直流電源とインダクタの直列接続部を制御電流源として利用し、これを用いて直接キャパシタを充電することでアクティブパワーデカップリングを達成する。
- ⑤ 絶縁共振形 DC/DC コンバータでは一次側電力変換器、トランスを電流源として利用し、トランス二次側に流れる共振電流を利用してキャパシタを充電することでアクティブパワーデカップリングを達成する。また電力変換回数を従来の 3 回から 1 回に低減することができる。
- ⑥ フライバックコンバータでは励磁インダクタンスを電流源とし、DCM でフライバックコンバータを動作させることで PV 側の平均電流を常に一定に制御する。これにより PV 側に系統周波数の 2 倍周波数成分の影響を与えず、入出力電力の差分電力は直流中間コンデンサが補償する。本方式はフライバックコンバータの動作モードを用いてパワーデカップリングを達成でき、追加素子を必要としない。

第3章では昇圧チョッパにパワーデカップリング機能を付与した電圧形アクティブバッファを提案した。本方式は昇圧チョッパが太陽電池出力電圧の昇圧動作と、単相電力脈動を小容量キャパシタで補償し、入力直流側の電力をほぼ一定に制御できる。そのため別途パワーデカップリング回路を接続する必要が無く、また大容量の電解コンデンサを必要としない。昇圧チョッパは入力電圧を昇圧する昇圧リアクトルを有することに着目し、昇圧リアクトルを用いてコンデンサ電圧を制御することで、単相電力脈動を補償するエネルギー量を確保し、小容量化する。本章で得た結論を以下に示す。

1) 定格 200W の試作機による実験結果より、入力電流脈動を 97% 低減出来ていることを確認した。また、出力電流 THD3.5%、負荷力率 99% が得られた。最高効率 は DC/DC コンバータで 96.2%、アクティブバッファ、インバータで 95.5% を達成した。また、MPPT の動作検証を行い、入力電力を理論上の最大電力点付近に制御できていることを確認した。キャリア周波数を増加してバッファリアクトルのインダクタンス値の低減を検討した結果、スイッチング周波数を増加することで、インダクタンス値を 77% 低減可能であることを確認した。

2) 損失解析結果より、無負荷損失が支配的であることを明らかにした。これは使用しているスイッチング素子の寄生容量が大きいためである。また、バッファリアクトルの小型化と高効率化はトレードオフの関係がある。

3) パレートフロントカーブを用いてパワー密度に対する効率の評価を行った結果、従来回路と比較して提案回路は 59% パワー密度を高く設計可能であることを確認した。

第4章では、フライングキャパシタ DC/DC コンバータにパワーデカップリング機能を付与した電圧形アクティブバッファを提案した。フライングキャパシタはマルチレベル DC/DC コンバータの一種であり、昇圧チョッパに比べて昇圧リアクトルで発生する高調波を低減できるメリットを有する。また、DC/DC コンバータを構成する各半導体スイッチに印可される電圧を低減できるため、低耐圧、低オン抵抗素子の適用が可能であり、電力変換器の高効率化が可能である。第4章では、フライングキャパシタ DC/DC コンバータにアクティブパワーデカップリング機能を付与することで、マルチレベルコンバータの特徴を生かしつつ追加素子無しでパワーデカップリング用のコンデンサを小容量化できること

を示した。以下に本章の結論を示す。

1) シミュレーション結果より、提案制御を適用することで、フライングキャパシタ電圧が系統周波数の2倍周波数で脈動することでアクティブパワーデカップリングを達成し、入力電流、および直流中間電圧はほぼ一定値に制御できることを確認した。また、直流中間電圧の一定値化に伴い、インバータ出力電流ひずみも大幅に改善できることを確認した。

2) 実験結果より、直流中間電圧に含まれる2次高調波成分(100Hz成分)は提案制御適用後には74.5%低減できていることを確認した。以上の結果より、提案制御によるアクティブパワーデカップリング動作が良好に動作できていることを確認した。提案回路の最高効率 は出力電力1.1kW時、インバータ側を含め、95.4%を達成した。

3) パワー密度評価より、400V耐圧の素子を用いた提案回路のパワー密度が最も高く、スイッチング周波数25kHz時において $5.3\text{kW}/\text{dm}^3$ となることを確認し、かつDCアクティブフィルタを用いたアクティブパワーデカップリング手法に対して大幅に高パワー密度化がかなのであることを確認した。

第5章では、絶縁共振形フルブリッジ(ハーフブリッジ)コンバータにパワーデカップリング機能を付与した直流-単相交流電力変換器を提案した。ここで、フルブリッジコンバータおよびハーフブリッジコンバータの動作原理はほぼ同一のため、どちらの回路方式に対しても提案手法は適用が可能である。本方式はトランスを電流源と見立て、DC/DCコンバータの後段の高調波フィルタを用いずに直接系統へ電力を供給、またはキャパシタを充放電する。共振形電力変換器のため、トランス二次側には共振周波数を有する高周波の共振電流が流れる。本回路は共振電流を整流した後、単相電力脈動を補償するコンデンサの充放電経路、単相系統に対して正弦波電流を流す電流経路の二つをスイッチングパターンから直接的に制御することで単相電力脈動補償とインバータ出力電流の正弦波化を行う。

また、提案回路は共振回路の特徴であるソフトスイッチングを適用し、スイッチング損失の削減を図った。これにより、本回路はキャパシタ、インダクタの両方の受動素子の小型化が可能であることを示す。

最後に、共振周波数は系統周波数に対して十分高周波であることに着目し、インバータ出力側に現れるキャリア周波数成分を大幅に低減可能な変調法について検討する。PWMに代わり、デルタ-シグマ変調を用いたパルス密度変調を適用することで、出力フィルタのカットオフ周波数をPWMに対して高次に設計でき、フィルタインダクタを小型化可能であることを実験的に示した。本章の結論を以下に示す。

1) 共振電流最大値は設計値に対して誤差率 1%以内で一致した。また、共振電流を設計値通りとするためには、共振回路のQ値を高く設計する必要があることを述べた。さらに、実機実験より、設計式の妥当性とQ値の影響を考察した。

2) 図5-19にPWMベースの変調法では出力周波数50Hzに対して低次高調波を含んでいることを確認した。また、二次側スイッチング周波数48kHzと、パルス電流の周波数400kHzの整数倍高調波を多く含む。一方、提案変調方式を適用することで、低次高調波成分を低減できることを確認した。また、従来変調方式における二次側キャリア周波数成分およびその整数倍高調波は含まない。さらに、デューティ指令値の更新周波数である48kHz成分およびその整数倍の成分は含んでいない。以上の結果より、提案変調方式適用時における高調波成分の低減を確認した。

3) 実験結果より、40 μ Fのコンデンサで入力直流電圧の2次高調波成分を2%以下に低減できていることを確認した。また、パーセントインピーダンス0.05%のフィルタインダクタを用いて高調波成分を除去し、良好に系統連系できることを確認した。

第6章では、フライバックコンバータにパワーデカップリング機能を付与した直流-単相交流電力変換器を提案した。フライバックコンバータはフルブリッジコンバータやハーフブリッジコンバータと比較して大容量化が難しいものの、非常に少ない部品点数で構成可能なため、小容量電源への適用に有利である。一方、長寿命化の観点からフライバックコンバータにアクティブパワーデカップリングを付与した場合、従来回路の多くは追加部品を用いているため、フライバックコンバータ本来の優位性を活かすことができない。

本章ではフライバックコンバータの特徴を活かすため、追加素子、複雑な制御の両方を用いないパワーデカップリング法を提案した。提案法はフライバックトランス(結合インダクタ)の特性、およびフライバックコンバータの電流不連続動作モードを利用することで追加素子無しにアクティブパワーデカップリングを実現可能である。以下に第6章の結論を示す。

1) シミュレーション結果より、CCM 駆動時には ACR の応答角周波数を十分高く設計しないと入力電流に2次高調波が重畳する。一方、DCM 駆動時では電流制御を用いることなく、入力電流を電源周期でほぼ一定値に制御できていることから、パワーデカップリング動作が良好に実現できていることを確認した。

2) 実験結果より、CCM 駆動時は PV 側入力電流が電源周波数の2倍周波数で脈動することを確認した。一方、DCM 駆動時には入力電流が電源周期でほぼ一定となっており、良好にパワーデカップリングが行われていることを確認した。高調波解析結果より、CCM 時は直流成分に対して二次高調波成分が58%残存している結果を得た。一方、DCM 駆動時は二次高調波成分が1.8%となり、97%補償できていることを確認した。

7.2 提案した4種類の電圧形アクティブバッファの比較

図 7.1 にこれまでに提案した 4 方式の電圧形アクティブバッファの特性比較を示す。第 3 章から第 6 章において、基本となる DC/DC コンバータをベースに、追加素子を用いずにパワーデカップリング用キャパシタを小容量化する手法について述べた。したがって各方式における素子数は基本回路の素子数に準ずる。素子数でみた場合、絶縁共振形方式(第 5 章の提案方式)が最も多い。しかし、インダクタで比較した場合、本方式では出力フィルタに用いるインダクタ 1 個のみで実現できる。他方式では系統連系インバータに電圧形インバータを用いているため、連系インダクタが最も大型化しやすい。しかし絶縁共振形方式では電流形インバータを採用し、かつ 1 つのインダクタで系統連系動作を実現できるため、小型化に最も有利となる。

電力変換容量については、大容量の PCS では直流電圧が比較的高く、要求される昇圧比が低いため、高効率な非絶縁方式の採用が適している。特にフライングキャパシタ方式(第 4 章の提案方式)は昇圧チョップ方式(第 3 章の提案方式)と比較して昇圧インダクタの小容量化、および各スイッチの低耐圧化による高効率化が可能となる。一方で、素子数では昇圧チョップ方式の方が有利なため、コストアップが許容できる条件であればフライングキャパシタ方式の採用が望ましいと考える。

FRT については絶縁共振形方式以外では電圧形インバータを用いるため、原理的には可能である。しかし直流中間キャパシタがパッシブ方式に対して小容量なため、直流中間電圧制御を適用した場合の電圧制御系の外乱抑圧特性が低下する。そのため特に瞬低時、復帰時の過渡応答については検討が必要である。

以上より、各方式では基本となる回路方式に準じた特徴を有するため、要求されるアプリケーションに応じて回路方式を選択することができる。太陽光発電を対象に例に挙げると、昇圧チョップ方式は高効率かつ素子数も少ないため、実際の製品でも採用例が多い集中型インバータや DC オプティマイザに有利となる。フライングキャパシタ方式は昇圧チョップ方式に対して部品点数が多く、コストの増加が考えられるため、高効率、大容量化が容易な点を踏まえて集中型インバータへの適用が考えられる。フライバックコンバータは大容量化が難しい点、および非絶縁方式とほぼ同程度の素子数で絶縁、および高昇圧比を確保できる点からマイクロインバータへの適用が最も適している。絶縁形共振形方式は

フライバック方式に比べて部品点数が2倍程度必要なため、マイクロインバータへの適用を想定した場合、コスト面では不利となる。しかし、本方式はトランス利用率が高く、フライバックトランスと比較して大容量化が容易であるといった特徴を有する。したがって電力変換容量の比較的大きいマイクロインバータ(300W クラス)では本方式が有利となると考える。高周波リンク方式でも絶縁共振形コンバータが採用されている点を踏まえると集中型インバータへの適用も考えられるが、集中型インバータにおける系統連系規定ではFRT対応が望まれているため、本方式では適用が難しい。

	昇圧チョッパ (3章)	フライングキャパシタ (4章)	絶縁共振形 (5章)	フライバック (6章)
回路方式	非絶縁形	非絶縁形	絶縁形	絶縁形
素子数 (パッシブ方式)	11 (内受動素子:5)	14 (内受動素子:6)	21 (インダクタ数:2)	11 (内受動素子:4)
素子数 (提案方式)	11 (内受動素子:5)	14 (内受動素子:6)	20 (インダクタ数:1)	11 (内受動素子:4)
電力変換容量	中～大 (～kW)	中～大 (～kW)	小～中 (～W)	小 (～W)
FRT対応	可	可	不可	可
電力変換回数	2	2	1	2
昇圧比	低	中	高	高

図 7-1 各章で提案した電圧形アクティブバッファの特性比較

7.3 今後の課題

本研究の成果が直流-単相交流電力変換器の高性能化の一助となれば幸いである。一方で、本研究で取り扱った回路方式のさらなる高性能化や実用化にはさらなる検討が必要である。

本研究ではアクティブパワーデカップリング方式の追加素子の削減を主眼に検討を行った。これによりパワー密度の向上や、パッシブ方式とほぼ同程度の電力変換効率を達成できる可能性があることを示した。しかし従来のパッシブ方式に対してさらなる競争力を得るためにはアクティブパワーデカップリング方式における過渡特性の改善や、電力変換器の長寿命化(信頼性)評価法の確立が重要となる。アクティブパワーデカップリング方式では大容量のエネルギーバッファを電力変換回路内に有さないため、特に瞬低時などの負荷急変への対応が難しい。この問題に対して、文献(112)では昇圧チョッパ方式に対する外乱オブザーバの適用を検討した⁽¹¹²⁾。本検討では外乱オブザーバによって瞬低時の外乱を補償するように制御器を動作させることで、過渡応答時において直流中間電圧、およびインバータ出力電流に大きなオーバーシュートを発生させることなく **FRT** 動作を実現できることを確認している。アクティブパワーデカップリング方式において、こうした技術のさらなる検討や制御器設計の確立が課題となる。信頼性設計法の確立については第2章でも述べているが、長寿命化がモチベーションの本方式において、その信頼性評価は重要である。

最後に提案方式の用途拡大について述べる。本研究では **DC/AC** コンバータを対象に検討を行ったが、提案回路は双方向コンバータとしても動作が可能である。したがって、**AC/DC** コンバータ用途への適用も可能である。また、電源周期の電力脈動のみならず、キャパシタを積極的に充電できる本手法を用いることで、例えば太陽電池側の電圧変動に対して直流電圧を安定化させるためのエネルギーストレージとしても利用ができる可能性がある。スマートグリッドなどでは直流電圧の安定化のために直流バスに並列に双方向 **DC/DC** コンバータとバッテリーが接続されるが、バッテリー側で電圧変動を全て補償する場合、双方向 **DC/DC** コンバータには幅広い電圧制御範囲、および広い負荷範囲で高効率化が要求される。一方で、提案回路が電圧変動を補償することで、双方向 **DC/DC** コンバータは高効率な範囲内で常に駆動することができる。

謝辞

本研究の遂行にあたって、直接ご指導を賜りました長岡技術科学大学 伊東淳一教授に心から感謝し、厚く御礼申し上げます。また、学外より学位審査に携わっていただいた首都大学東京 和田圭二准教授、日頃から有益なご意見、ご助言を賜りました長岡技術科学大学 大石潔教授、宮崎敏昌准教授、芳賀仁准教授、近藤正示名誉教授、横倉勇希助教、日下佳祐産学官連携研究員、北海道大学 折川幸司助教に厚く御礼申し上げます。

異分野チーム編成融合型グローバルリーダー養成コースでの EPFL へのリサーチインターンシップを通じて、5 か月間パワーエレクトロニクスの研究に従事し、多くの貴重な経験をさせていただきました、Power Eletronics Laboratory (PEL), Drazen Dujic 教授、および PEL の研究室学生諸氏にも心より感謝し、御礼申し上げます。

長い研究生活の間、苦楽をともにしたパワー研の諸氏に感謝いたします。私が学部3年生の時に研究室に配属され、以来博士後期課程に至るまで様々な場面でご助言をいただいた大沼喜也氏、宮脇慧氏、Goh Tech Chiang 氏、檜原有吾氏、野下裕市氏、小岩一広氏、中田祐樹氏、高橋広樹氏、Asmarashid, bin, ponniran 氏、加藤尚和氏、佐藤大介氏、中西俊貴氏、長野剛氏にも心より感謝し、御礼申し上げます。

博士後期課程まで苦楽を共にし、支えあった阿部晃大氏、提橋郁人氏、および学部、修士課程でともに研究に打ち込んだ大島涼氏、唐木隆行氏、野口健二氏、フェン・ダン・ミン氏にも心より御礼申し上げます。

最後に、高校卒業後、学部課程、修士課程、博士後期課程まで進学する機会を与えていただき、また、最後まで学業に専念できるよう惜しみない理解と協力をもらいました、父、母、祖母、弟、家族全員に心から感謝いたします。

参考文献

1. 経済産業省・資源エネルギー庁: 「エネルギー白書 2016 年」, 新高速印刷株式会社, (2016)
2. 外務省ホームページ: 「持続可能な開発」, <http://www.mofa.go.jp/mofaj/gaiko/kankyo/sogo/kaihatsu.html> (2015)
3. J-W Arnulf: "PV status report 2016", Eur scientific and technical research report, (2016).
4. 八ツ井琢磨: 「2020 年に向けた中国のエネルギー政策と課題」, 三井物産戦略研究所 アジア・中国, 大洋州室, (2017)
5. The Nation HP: 「New energy for america」, <https://www.thenation.com/article/new-energy-america>, (2007)
6. 山口正人, 横関政洋 編: 「入門演習パワーエレクトロニクス」, EnergyChord, (2014)
7. 伊東淳一, 伊東洋一 編: 「トランジスタ技術 SPECIAL」, CQ 出版, (2014)
8. 金東海 編: 「パワースイッチング工学」, 電気学会, (2003)
9. 電気事業連合会ホームページ: 「送電の仕組み」, <http://www.fepc.or.jp/enterprise/souden/keiro/>
10. 小玉博一, 森内壮太, 江口政樹 編: 「住宅用太陽光発電システム用マルチパワーコンディショナ」, シャープ技報, (2000)
11. 藤原賢司 編: 「変換効率 97.5% の太陽光発電用パワーコンディショナの開発」, 三菱電機技術開発レポート, (2009)
12. 檜原有吾, 伊東淳一: 「パレートフロントカーブを用いた PV 用マルチレベルトポロジーの効率とパワー密度の性能比較」, 電学論 D, Vol.134, No.2 pp. 209-219, (2013)
13. 大沼喜也, 伊東淳一: 「アクティブバッファを用いた単相降圧形 PFC 整流器の開発」, 電学論 D, Vol. 133, No. 2 (2013)

14. ルピコン株式会社ホームページ：「アルミニウム電解コンデンサ テクニカルノート」， <http://www.rubycon.co.jp/products/alumi/technote.html>
15. Solar edge ホームページ：「パワーオプティマイザ」：
<https://www3.solaredge.com/ja/products/power-optimizer#/>
16. NEP ホームページ：「マイクロインバータ」：<http://www.nep-japan.com/>
17. 富山圭祐, 清水敏久: 「パワーデカップリング機能を持つ高効率単相系統連系インバータとその制御法」，電学論 D, Vol. 135, No. 2, pp.147-154(2015)
18. 鈴木進吾, 和田圭二, 清水敏久: 「パワーデカップリング機能を持つ電圧形単相系統インバータ」，電気学会産業応用部門大会, pp. 185-188,(2006)
19. 入江寿一, 山下剛, 竹本信之: 「2 象限チョッパと付加コンデンサを用いた単相整流回路のリプル補償」，電学論 D, Vol.7, pp.623-639,(1992)
20. Y. Ohnuma, J. Itoh: "Comparison of Boost Chopper and Active Buffer as Single to Three Phase Converter", *IEEE ECCE2011*, Vol. , No. , pp. 515-521 (2011)
21. S. Yamaguchi, and T. Shimizu, "Single-phase Power Conditioner with a Buck-boost-type Power Decoupling Circuit," *IEEJ J. Industry Applications*, vol. 5, no. 3, pp. 191-198, (2016)
22. 米田昇平, 藤田英明: 「高周波サイクロコンバータの電力脈動抑制制御法」，電気学会全国大会, pp. 128-129,(2016)
23. 津野康一, 石井謙市朗, 清水敏久, 「単相電圧形 PWM 整流器におけるパワーデカップリング特性の比較」，電学論 D, Vol. 126, pp.64-73,(2006)
24. 清水敏久, 藤田努, 木村軍司, 広瀬順, 「直流リプル補償形単相 PWM コンバータ」，電学論 D, Vol. 117, pp.434-442, (1997)
25. H. Hu, S. Harb, N. Kutkut, I. Batarseh ,and Z. John Shen; "A Review of Power Decoupling Techniques for Microinverters With Three Different Decoupling Capacitor Locations in PV Systems", *IEEE Trans. Power Electron.* Vol. 28, No. 6, pp. 2711-2726, (2013)
26. S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg; "A review of Single-phase inverter for photovoltaic modules" *IEEE Trans. Ind. Appl.*, Vol. 41, No. 5, pp. 1292-1306, (2005)

27. Q. Li, and P. Wolfs; "A Review of single-phase photovoltaic module integrated converter topologies with three different DC link configurations" *IEEE Trans. Power Electron.* Vol. 23, No. 3, pp. 1321-1333, (2008)
28. Q. Li, and P. Wolfs; "A Review of single-phase photovoltaic module integrated converter topologies with three different DC link configurations" *IEEE Trans. Power Electron.* Vol. 23, No. 3, pp. 1321-1333, (2008)
29. Y. Sun, Y. Liu, M. Su, W. Xiong, and J. Yang; "Review of Active Power Decoupling Topologies in Single-Phase Systems" *IEEE Trans. Power Electron.* Vol. 31, No. 7, pp. 4778-4794, (2016)
30. 茂木進一, 前田明志: 「直流電流脈動を低減した系統連系単相電流形インバータ」
電学論 D, Vol. 119, pp.1132-1133, (1999)
31. TDK ホームページ: 「CeraLink コンデンサ」: <https://www.epcos.co.jp/epcos-ja/385484/tech-library/articles/applications---cases/applications---cases/>, (2012)
32. 永井悟司, レ ホアイ ナム, 伊東淳一, 「連系リアクトルの小型化を目的とする外乱オブザーバを用いた単相インバータの実機検証」, 電気学会全国大会, Vol. 4. No. 89, pp.150-151, (2016)
33. 山洋電気ホームページ: 「長寿命ファン」:
<https://products.sanyodenki.com/contents/hp0014/list.php?CNo=14>
34. 新電元ホームページ: 「太陽光発電向けパワーコンディショナ(高周波絶縁技術)」:
<http://www.shindengen.co.jp/technical/power/insulation.html>
35. 渡辺大貴, 小岩一広, 伊東淳一, 大沼喜也, 宮脇慧: 「昇圧形アクティブバッファを有する電解コンデンサレス太陽光発電向け系統連系インバータの開発」, 電気学会半導体電力変換/モータドライブ合同研究会, Vol. , No. SPC-14-039/MD-14-039 (2014)
36. ルピコン株式会社ホームページ: 「フィルムコンデンサ テクニカルノート」,
<http://www.rubycon.co.jp/products/film/technote.html>
37. 村田製作所ホームページ: 「車載用セラミックコンデンサ」,
<https://www.murata.com/jajp/about/newsroom/techmag/metamorphosis17/productsmarket/capacitor>

-
38. A.C. Kyritsis, N/P. Papanikolaou, E.C. Tatakis; "A novel Parallel Active Filter for Current Pulsation Smoothing on Single Stage Grid-connected AC-PV Modules"*EPE2007*, pp.1-10, (2007)
39. T. Shimizu, K. Wada, and N. Nakamura; "Flyback-type Single-Phase Interactive Inverter With Power Pulsation Decoupling on the DC Input for and AC Photovoltaic Module Systems"*IEEE Trans. Power Electron.* Vol. 21, No. 5, pp. 1264-1272, (2006)
40. D. Li, Z. Zhang, B. Xu, M. Chen, and Z. Qian; "A method of power decoupling for long life micro-inverter"*IECON 2011.*, pp. 802-807, (2011)
41. T. Shimizu, S. Suzuki; "Control of a high-efficiency PV inverter with power decoupling function"*ECCE Asia.*, pp. 1533-1539, (2011)
42. A. S. Morsy; P. N. Enjeti"Comparison of Active Power Decoupling Methods for High-Power-Density Single-Phase Inverters Using Wide-Bandgap FETs for Google Little Box Challenge"*IEEE journal of Emerging and Selected Topics in Power Electron.* Vol. 4, No. 3, pp. 790-798, (2016)
43. Y. Tang, F. Blaabjerg; "Power decoupling techniques for single-phase power electronics systems-An overview"*ECCE 2015.*, pp. 2541-2548, (2015)
44. S. Qin; Y. Lei; C. Barth; W.-C. Liu; R. C. N. Pilawa-Podgurski"A High Power Density Series-Stacked Energy Buffer for Power Pulsation Decoupling in Single-Phase Converters"*IEEE Trans. Power Electron.* Vol. 32, No. 6, pp. 4905-4924, (2017)
45. K. Tsuno; T. Shimizu; K. Wada; K. Ishii; "Optimization of the DC ripple energy compensating circuit on a single-phase voltage source PWM rectifier", *PESC2004.*, pp. 316-321, (2004)
46. Y. Tang; W. Yao; P. C. Loh; F. Blaabjerg; "Highly Reliable Transformerless Photovoltaic Inverters With Leakage Current and Pulsating Power Elimination"*IEEE Trans. Ind. Electron.*, Vol. 63, No. 2, pp. 1016-1026, (2016)
47. S. Fan; Y. Xue; K. Zhang; "A novel active power decoupling method for single-phase photovoltaic or energy storage applications"*ECCE2012.*, pp. 2439-2446, (2012)
48. 阿部充庸, 芳賀仁, 近藤正示; 「中性点電位制御による NPC 型単相整流器のパワーデカップリング法」*電学論 D*, Vol. 136, pp.937-943, (2016)

-
49. T. Hirao; T. Shimizu; M. Ishikawa; K. Yasui,; "A modified modulation control of a single-phase inverter with enhanced power decoupling for a photovoltaic AC module", *EPE2005.*, pp. 1-10, (2005)
 50. K.-D. Kim; Y.-H. Kim; J. -G. Kim; Y.-C. Jung; C.-Y. Won,; "A new active power decoupling technique for three-port flyback inverter", *IPEMC2012.*, pp. 1159-1163, (2012)
 51. H. Hu; Q. Zhang; X. Fang; Z. J. Shen; I. Batarseh,; "A single stage micro-inverter based on a three-port flyback with power decoupling capability" *ECCE 2011.*, pp. 1411-1416, (2011)
 52. T. Shimizu, S. Suzuki; "A single-phase grid-connected inverter with power decoupling function" *ECCE Asia.*, pp. 2918-2923, (2006)
 53. H. Hu; S. Harb; X. Fang; D. Zhang; Z. J. Shen; I. Batarseh,; "A Three-port Flyback for PV microinverter Application With Power Pulsation Decoupling Capability" *IEEE Trans. Power Electron.* Vol. 27, No. 9, pp. 3953-3964, (2012)
 54. S. Harb; H. Hu; N. Kutkut; I. Batarseh; Z. John Shen,; "A three-port Photovoltaic (PV) micro-inverter with power decoupling capability" *APEC 2011.*, pp. 203-208, (2011)
 55. S. B. Kjaer; F. Blaabjerg,; "Design optimization of a single phase inverter for photovoltaic applications" *PESC2003.*, Vol. 3, pp. 1183-1190, (2003)
 56. F. Schimpf; L. Norum,; "Effective use of film capacitors in single-phase PV-inverters by active power decoupling", *IECON2010.*, pp. 2784-2789, (2010)
 57. G. H. Tan; J. Z. Wang; Y. C. Ji,; "Soft-switching flyback inverter with enhanced power decoupling for photovoltaic applications", *IET Electric Power Appl.*, Vol. 1 No. 2, pp. 264-274, (2007)
 58. Yi Tang; F. Blaabjerg,;"A Component-Minimized Single-Phase Active Power Decoupling Circuit With Reduced Current Stress to Semiconductor Switches" *IEEE Trans. Power Electron.* Vol. 30, No. 6, pp. 2905-2910, (2015)
 59. Y. Tang; Z. Qin; F. Blaabjerg; P. C. Loh,;" A Dual Voltage Control Strategy for Single-Phase PWM Converters With Power Decoupling Function" *IEEE Trans. Power Electron.* Vol. 30, No. 12, pp. 7060-7071, (2015)

60. R. Wang; F. Wang; D. Boroyevich; R. Burgos; R. Lai; P. Ning; K. Rajashekara; "A High Power Density Single-Phase PWM Rectifier With Active Ripple Energy Storage" *IEEE Trans. Power Electron.* Vol. 26, No. 5, pp. 1430-1443, (2011)
61. S. Qin; Y. Lei; C. Barth; W.-C. Liu; R. C. N. Pilawa-Podgurski; "A high-efficiency high energy density buffer architecture for power pulsation decoupling in grid-interfaced converters" *ECCE2015.*, pp. 149-157, (2015)
62. S. Yamaguchi; T. Shimizu; "A single-phase power conditioner with a buck-boost-type power decoupling circuit" *IPEC2014.*, pp. 3771-3777, (2014)
63. I. Serban; C. Marinescu; "Active power decoupling circuit for a single-phase battery energy storage system dedicated to autonomous microgrids" *ISIE 2010.*, pp. 2017-2722, (2010)
64. Y. Tang; F. Blaabjerg; P. Chiang Loh; C. Jin; P. Wang; "Decoupling of Fluctuating Power in Single-Phase Systems Through a Symmetrical Half-Bridge Circuit" *IEEE Trans. Power Electron.* Vol. 30, No. 4, pp. 1855-1865, (2015)
65. C.-T. Lee; Y.-M. Chen; L.-C. Chen; P.-T. Cheng; "Efficiency improvement of a DCAC converter with the power decoupling capability" *APEC2012.*, pp. 1462-1468, (2012)
66. C. B. Barth; I. Moon; Y. Lei; S. Qin; C. N. Robert; Pilawa-Podgurski; "Experimental evaluation of capacitors for power buffering in single-phase power converters" *ECCE2015.*, pp. 6269-6276, (2015)
67. F. Gao; D. Li; P. C. Loh; Y. Tang; P. Wang; "Indirect dc-link voltage control of two-stage single-phase PV inverter" *ECCE2009.*, pp. 1166-1172, (2009)
68. W. Liu; K. Wang; H. S.-h. Chung; S. T.-h. Chuang; "Modeling and Design of Series Voltage Compensator for Reduction of DC-Link Capacitance in Grid-Tie Solar Inverter" *IEEE Trans. Power Electron.* Vol. 30, No.5, pp. 2534-2548, (2015)
69. K.-H. Chao; P.-T. Cheng; T. Shimizu; "New control methods for single phase PWM regenerative rectifier with power decoupling function" *PEDS 2009.*, pp. 1091-1096, (2009)
70. C. Y. Wu; C. H. Chen; J. W. Cao; M. T. Liu; "Power control and pulsation decoupling in a single-phase grid-connected voltage-source inverter" *Tencon 2013.*, pp. 475-479, (2013)

-
71. K.-H. Chao; P.-T. Cheng;"Power decoupling methods for single-phase three-poles ACDC converters" *ECCE2009.*, pp. 3242-3747, (2009)
 72. X. Cao; Q.-C. Zhong; W.-L. Ming;" Ripple Eliminator to Smooth DC-Bus Voltage and Reduce the Total Capacitance Required" *IEEE Trans. Ind. Appl.*, Vol. 62, No. 4, pp. 2224-2235, (2015)
 73. H. Han; Y. Liu; Y. Sun; M. Su; W. Xiong;"Single-phase current source converter with power decoupling capability using a series-connected active buffer" *IET Power Electron.* Vol. 8, No. 5, pp. 700-707, (2015)
 74. S. Harb; R. S. Balog;"Single-phase PWM rectifier with power decoupling ripple-port for double-line-frequency ripple cancellation" *APEC2013.*, pp. 1025-1029, (2013)
 75. H. Wang; W. Liu; H. Chung; F. Blaabjerg;"Stability analysis and dynamic response of a DC-link module with a series voltage compensator" *ECCE2013.*, pp. 2453-2460, (2013)
 76. R. Wang; F. Wang; R. Lai; P. Ning; R. Burgos; D. Boroyevich;"Study of Energy Storage Capacitor Reduction for Single Phase PWM Rectifier" *APEC2009.*, pp. 1177-1183, (2009)
 77. Y. Xia; J. Roy; R. Ayyanar;" A high performance T-type single phase double grounded transformer-less photovoltaic inverter with active power decoupling" *ECCE2016.*, pp. 1-7, (2016)
 78. W. Qi; H. Wang; X. Tan; G. Wang; K. D. T. Ngo;" A novel active power decoupling single-phase PWM rectifier topology" *APEC2014.*, pp. 89-95, (2014)
 79. Ioan Serban;" A novel transistor-less power decoupling solution for single-phase inverter" *IECON2013.*, pp. 1496-1500, (2013)
 80. W. Cai; L. Jiang; B. Liu; S. Duan; C. Zou;" A Power Decoupling Method Based on Four-Switch Three-Port DCDCAC Converter in DC Microgrid" *IEEE Trans. Ind. Appl.*, Vol. 51, No. 1, pp. 336-343, (2015)
 81. T. Shimizu; T. Fujita; G. Kimura; J. Hirose;"A unity power factor PWM rectifier with DC ripple compensation" *IEEE Trans. Ind. Electron.*, Vol. 44, No. 4, pp. 447-455, (1997)
 82. H. Li; K. Zhang; H. Zhao; S. Fan; J. Xiong;" Active Power Decoupling for High-Power Single-Phase PWM Rectifiers" *IEEE Trans. Power Electron.* Vol. 28, No.3, pp. 1308-1319, (2013)

-
83. P. T. Krein; R. S. Balog; "Cost-Effective Hundred-Year Life for Single-Phase Inverters and Rectifiers in Solar and LED Lighting Applications Based on Minimum Capacitance" *APEC2009*, pp. 620-625, (2009)
84. M. Saisho; T. Harimoto; H. Hayashi; M. Saito; "Development of single-phase current source inverter with power decoupling function" *PEDS2013*, pp. 591-596, (2013)
85. M.-S. Oh; K.-D. Kim; J.-G. Kim; T.-W. Lee; C.-Y. Won; "Optimal design process for three-port flyback inverter with active power decoupling" *IEEE VPPC 2012*, pp. 1338-1342, (2012)
86. C. R. Bush; B. Wang; "A single-phase current source solar inverter with reduced-size DC link" *ECCE2009*, pp. 54-59, (2009)
87. Ioan Serban; "Power Decoupling Method for Single-Phase H-Bridge Inverters With No Additional Power Electronics" *IEEE Trans. Ind. Electron.* Vol. 62, No.8, pp. 4805-4813, (2015)
88. M. A. Vitorino; L. V. Hartmann; D. A. Fernandes; E. L. Silva; M. B. R. Corrêa; "Single-phase current source converter with new modulation approach and power decoupling" *APEC2014*, pp. 2200-2207, (2014)
89. M. A. Vitorino; M. B. R. Correa; C. B. Jacobina; "Single-phase power compensation in a current source converter" *ECCE2013*, pp. 5288-5293, (2013)
90. S. Nonaka; Y. Neba; "Single-phase PWM current source converter with double-frequency parallel resonance circuit for DC smoothing" *IAS 1993*, pp. 1144-1151, (1993)
91. C. Y. Hsu; H. Y. Wu; "A new single-phase active power filter with reduced energy-storage capacity" *IEE 1996*, pp. 25-30, (1996)
92. 米田昇平, 藤田英明; 「位相シフト制御を適用した高周波サイクロコンバータ」*電学論 D*, Vol. 136, No.6 pp.433-440,(2016)
93. Y. Yang; A. Sangwongwanich; F. blaabjerg; "Design for reliability of power electronics for grid-connected photovoltaic systems" *CPSS Trans. Power Electron.* Vol. 1, No.1, pp. 92-103, (2016)
94. H. Wang; K. Ma; F. blaabjerg; "Design for reliability of power electronics systems" *IECON 2012*. Vol. 1, No.1, pp. 33-44, (2012)
95. 平地研究室 HP; 「平地研究室メモ 電流形 DC/DC コンバータについて」

-
96. R. Severns: "Topologies for Three Element Resonant Converters", Applied Power Electronics Conference and Exposition, 1990. APEC '90, pp.712-722 (1990)
97. 竹内一平, 金井康通, 黒川浩助: 「太陽電池単セル昇圧回路への MPPT 制御の適用」, IIP 情報・知能・精密機器部門講演会講演論文集 2002, 162-164, 2002-03-22
98. 董 惠安, 杉本 英彦, 西尾 直樹: 「電力の電圧微分に基づく太陽光発電システムの最大電力制御法」 電学論 D, Vol. 118, No. 12, pp. 1435-1442 (1998)
99. 野口, 松本: 「単一センサによる太陽電池の最大電力点探索法」, 電学論 D, Vol.125, No.1, pp. 54-59 (2005)
100. J. Itoh, T. Araki: "Volume Evaluation of a PWM Inverter with Wide Band-Gap Devices for Motor Drive System", 5th IEEE Annual International Energy Conversion Congress and Exhibition, Vol. , No. 4-4-2, pp. 372-378 (2013)
101. 松浦浩一, 伊東淳一: 「スイッチドキャパシタ形 3 レベル DC-DC コンバータの損失評価」, SPC 沖縄, SPC-11-098, PSE-11-061, PE-11-044 (2011)
102. 宮脇慧, 伊東淳一, 岩谷一生: 「電流共振形ハーフブリッジコンバータの損失解析に基づく回路設計法」, 電学論 D, Vol. 133, No. 3, pp. 360-367 (2012)
103. 大沼喜也, 伊東淳一: 「アクティブバッファを有する単相電流形インバータの実機検証」, 平成 24 年電気学会産業応用部門大会, No. 1-29 (2012)
104. Y. Ohnuma, J. Itoh: "A Single-Phase Current-Source PV Inverter With Power Decoupling Capability Using an Active Buffer", , Vol. 51, No. 1, pp. 531-538 (2015)
105. 大沼喜也, 伊東淳一: 「アクティブバッファを有する電流形インバータと昇圧チョッパを有する電圧形インバータの比較検討」, 電気学会全国大会, Vol. 4, No. 4-036, pp. 63-64 (2013)
106. 中田祐樹, 伊東淳一: 「空間ベクトル変調を基にした PDM 制御を適用した高周波単相-低周波三相マトリックスコンバータの動作検証」, 平成 25 年度電気関係学会東京支部新潟支所大会, IV-04 (2013)
107. 中田祐樹, 伊東淳一: 「空間ベクトル変調を基準としたパルス密度変調による高周波単相-低周波三相マトリックスコンバータ」, 電気学会半導体電力変換/モータドライブ合同研究会, SPC-14-024/MD-14-024 (2014)

-
108. 馮 越路, 中岡 睦雄: 「誘導加熱用高周波ゼロ電流ソフトスイッチング PDM インバータ」, 電気学会論文誌 D, Vol. 122 (2002) No. 2 (2008)
 109. 藤田 英明, 佐藤 幾, 小笠原 悟司, 赤木 泰文: 「コロナ放電処理システムに適した電圧形インバータ・直列共振回路の PDM 電力制御」, 電気学会論文誌D, Vol. 114 (1994) No. 4 (1994)
 110. 宮脇慧, 伊東淳一, 岩谷一生: 「電流共振形ハーフブリッジコンバータの効率特性における最適設計法」, SPC 北海道, SPC-10-145, EDD-10-088 (2010)
 111. 芳賀 浩之, 清水 敏久: 「小型・高効率を実現する LLC 型直列共振コンバータ」, 電気学会論文誌D, Vol. 133 (2013) No. 6 (2013)
 112. 小峯稜也, 永井悟司, 渡辺大貴, 伊東淳一: 「小容量の平滑コンデンサを有する単相系統連系インバータの FRT 動作検証」, 平成 29 年度電気学会東京支部新潟支所研究発表会, Vol. , No. NGT-17-414, pp. (2017)

論文目録

本論文に関する発表論文

学会誌における発表論文

1. 渡辺大貴, 小岩一広, 伊東淳一, 大沼喜也, 宮脇慧: 「昇圧形アクティブバッファを有する電解コンデンサレス太陽光発電系統連系インバータの開発」, 電気学会論文誌 D, Vol. 135, No. 5, pp. 467-474 (2015)
2. H. Watanabe, T. Sakuraba, K. Furukawa, K. Kusaka, and J. Itoh" Development of DC to Single-phase AC Voltage Source Inverter with Active Power Decoupling Based on Flying Capacitor DC/DC converter" *IEEE Trans. Power Electron.* Vol. 33, No. 6, pp. 4992-5004 (2018)
3. 渡辺大貴, 伊東淳一: 「大容量エネルギーバッファレス単相絶縁形系統連系インバータの実機検証」, 電気学会論文誌 D, Vol. 138, No. 1, pp. 67-68 (2018)
4. 渡辺大貴, 伊東淳一: 「電流不連続モードを用いたフライバックコンバータの単相パワーデカップリング法」, 電気学会論文誌 D, Vol. 138, No. 4, 2 ページ (2018)
(掲載決定済)

国際会議における口頭発表論文

1. J. Itoh, H.Watanabe, K.Koiwa, Y. Ohnuma: "Experimental verification of single-phase inverter with power decoupling function using boost chopper", EPE '13-ECCE Europe, the 15th European Conference on Power Electronics and Applications (2013)
2. H.Watanabe, K.Koiwa, J. Itoh, Y.Ohnuma, S.Miyawaki: "Miniaturization of the Boost-up type Active Buffer Circuit in a Single-phase Inverter ", The 2014 International Power Electronics Conference, Vol. , No. 19P1-4, pp. 84-91 (2014)
3. H.Watanabe, J.Itoh: "Novel DC to Single-phase AC Isolated Current Source Inverter with

-
- Power Decoupling Capability for Micro-Inverter system", pp. 158-165 (2015)
4. **H. Watanabe**, K. Kusaka, K. Furukawa, K. Orikiawa, J. Itoh: "DC to Single-phase AC Voltage Source Inverter with Power Decoupling Circuit based on Flying Capacitor Topology for PV System", The Applied Power Electronics Conference and Exposition 2016, pp. 1336-1343 (2016)
 5. **H. Watanabe**, J. Itoh: "Isolated Single-phase AC grid Connected Converter With small inductors and capacitors for micro-inverters", The Applied Power Electronics Conference and Exposition 2017, No. 2035, pp. 1542-1549 (2017)
 6. **H. Watanabe**, J. Itoh: "Highly-reliable Fly-back-based PV Micro inverter Applying Power Decoupling Capability without Additional Components", PCIM2017, pp. 681-688 (2017)

国内会議における口頭発表論文

1. **渡辺大貴**, 小岩一広, 伊東淳一: 「アクティブバッファ回路を有する昇降圧形DC/ACコンバータの実機検証」, 平成24年度電気関係学会北陸支部連合大会, A-78 (2012)
2. **渡辺大貴**, 小岩一広, 伊東淳一, 大沼喜也, 宮脇慧: 「昇圧形アクティブバッファを有する電解コンデンサレス系統連系インバータの実機検証」, 平成25年電気学会産業応用部門大会, 1-26 (2013) 【電気学会産業応用部門優秀論文発表賞】
3. **渡辺大貴**, 小岩一広, 伊東淳一: 「昇圧形アクティブバッファのバッファインダクタンスに関する一考察」, 平成25年度電気関係学会東京支部新潟支所大会, III-11 (2013)
4. **渡辺大貴**, 小岩一広, 伊東淳一, 大沼喜也, 宮脇慧: 「昇圧形アクティブバッファを有する電解コンデンサレス太陽光発電向け系統連系インバータの開発」, 電気学会半導体電力変換/モータドライブ合同研究会, Vol. , No. SPC-14-039/MD-14-039 (2014)
5. **渡辺大貴**, 伊東淳一: 「アクティブバッファと電流形インバータを用いた太陽光発電向け電力変換器の基礎検討」, 平成26年度電気学会東京支部新潟支所研究発表会, Vol. , No. , pp. (2014)
6. **渡辺大貴**, 伊東淳一: 「ゼロ電流スイッチングを適用した昇圧形アクティブバッファを有する電流形系統連系インバータの基礎検証」, 平成27年電気学会産業応用部門大会, Vol. , No. , pp. (2015)

7. 渡辺大貴, 伊東淳一: 「昇圧形アクティブバッファを有する電流形系統連系インバータへのパルス密度変調の適用に関する一検討」, 平成 27 年度電気学会関西支部連合大会, Vol. , No. G4-6, pp. (2015)
8. 渡辺大貴, 伊東淳一: 「パルス密度変調を適用した昇圧形アクティブバッファを有する電流形系統連系インバータの出力波形改善法」, 半導体電力変換/家電民生/自動車合同研究会, Vol. , No. SPC-15-208,HCA-15-077,VT-15-048, pp. (2015) 【優秀論文発表賞A】
9. 渡辺大貴, 伊東淳一: 「大容量エネルギーバッファレス単相系統連系インバータに適用する直列共振回路設計に関する検討」, 半導体電力変換研究会, Vol. , No. SPC-16-107, pp. (2016)
10. 渡辺大貴, 伊東淳一: 「電流不連続モードを用いたフライバックコンバータの単相パワーデカップリング法」, 産業応用部門大会, Vol. 1, No. 58, pp. 301-304 (2017)

参考論文

学会誌における発表論文

1. 野下裕市, 伊東淳一, 唐木隆行, 渡辺大貴, 「フルブリッジランプ付き単相3線式マルチレベルインバータ」, 電気学会論文誌 D, Vol. 136, No. 12, pp. 944-952 (2016)

国際会議における口頭発表論文

1. J. Itoh, T. Sakuraba, K. Kusaka, H. Watanabe, K. Furukawa: "Comparison of Circuit Topologies for Active Power Decoupling toward High Power Density", the 2016 8th International Power Electronics and Motion Control Conference - ECCE Asia, No. Mb6-30 (2016)

国内会議における口頭発表論文

1. 青柳和樹, 渡辺大貴, 折川幸司, 伊東淳一: 「STATCOM を用いたマイクロインバータ向け三相系統連系保護装置の検討」, 平成 27 年電気関係学会北陸支部連合大会, Vol. , No. A3-18, pp. (2015)
2. 古川啓太, 渡辺大貴, 日下佳祐, 伊東淳一: 「フライングキャパシタ形コンバータを用いた単相パワーデカップリング回路の昇圧リアクトルの設計法」, 平成 27 年電気関係学会北陸支部連合大会, Vol. , No. A3-13, pp. (2015)
3. 安達匡一, 渡辺大貴, 伊東淳一: 「高い汎用性を有する集積型電力変換回路に関する基礎検討 ~パワーエレクトロニクス IC の提案~」, 半導体電力変換/モータドライブ合同研究会, Vol. , No. SPC-17-043,MD-17-043, pp. (2017)