

---

モジュラーマルチレベル電力変換システムの  
高パワー密度化を指向した  
分散協調設計に関する研究

中西 俊貴

2018年 2月

---

---

---



# 目次

|  |     |
|--|-----|
| 目次 .....   | i   |
| 図目次 .....  | I   |
| 表目次 .....  | x-i |
| 第1章 序論.....  | 1   |
| 1.1 研究背景.....  | 1   |
| 1.2 研究目的.....  | 22  |
| 1.3 論文概要.....  | 23  |
| 第2章 系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題....            | 34  |
| 2.1 緒論 .....   | 34  |
| 2.2 モジュラーマルチレベル変換器を採用した受電設備の構築.....                  | 37  |
| 2.3 モジュラーマルチレベル変換器の制御方法と課題 .....                     | 42  |
| 2.3.1 Cell 回路方式の違いによる出力電圧制限の有無.....                  | 42  |
| 2.3.2 三相システムにおける回転座標を用いた統括制御系構築.....                 | 51  |
| 2.3.3 三相システムにおけるアームもしくはレグごとの個別制御系構築 .....            | 55  |
| 2.3.4 Cell に搭載されるコンデンサの電圧バランス制御.....                 | 63  |
| 2.3.5 アプリケーションに着目した等価回路モデルによる制御系構築 .....             | 71  |
| 2.3.6 Solid State Transformer におけるコンデンサ電圧バランス制御..... | 73  |
| 2.3.7 制御回路の小型化および簡素化に対するアプローチ .....                  | 77  |
| 2.4 従来の回路設計法と高パワー密度化に向けた課題 .....                     | 83  |
| 2.4.1 コンデンサにおけるリップル電圧式の導出と静電容量の設計.....               | 84  |

## 目次

|        |                                      |     |
|--------|--------------------------------------|-----|
| 2.4.2  | コンデンサにおけるエネルギー貯蔵に基づく静電容量設計と体積評価      | 86  |
| 2.4.3  | フィルムコンデンサやセラミックコンデンサによるコンデンサ設計       | 89  |
| 2.4.4  | チョッパ型 Cell における半導体損失式の導出と損失解析        | 93  |
| 2.4.5  | スイッチング素子, 変調法および Cell トポロジーに着目した損失比較 | 99  |
| 2.4.6  | アーム電流の解析と出力電力を評価軸とした損失式の導出と評価        | 105 |
| 2.4.7  | アームインダクタにおける変換器インピーダンスに着目した設計法       | 109 |
| 2.4.8  | インダクタ電流のリプル率に基づくアームインダクタの設計          | 110 |
| 2.4.9  | 共振現象に着目したインダクタの設計                    | 114 |
| 2.4.10 | 結合インダクタによるアームインダクタの構成と設計             | 116 |
| 2.4.11 | モジュラーマルチレベル変換器の総合体積に関する解析と評価         | 117 |
| 2.5    | 結論                                   | 126 |
| 第3章    | 分散協調設計によるモジュラーマルチレベル変換器の高パワー密度化      | 141 |
| 3.1    | 緒論                                   | 141 |
| 3.2    | 電力変換システムの高パワー密度化に向けた課題と要求            | 142 |
| 3.2.1  | コントローラの簡素化に向けた課題と取るべき方針              | 142 |
| 3.2.2  | 回路コンポーネントのダウンサイジングに向けた課題と取るべき方針      | 151 |
| 3.3    | 分散協調設計による高パワー密度化の達成                  | 159 |
| 3.3.1  | コントローラの簡素化を目的とした制御系の確立               | 159 |
| 3.3.2  | 回路コンポーネントのダウンサイジングを実現する設計指針の確立       | 164 |
| 3.4    | 本研究の位置づけ                             | 168 |
| 3.5    | 結論                                   | 173 |
| 第4章    | 分散協調設計によるモジュラーマルチレベル変換器の制御系構築        | 181 |
| 4.1    | 緒論                                   | 181 |
| 4.2    | 回路構成                                 | 182 |
| 4.3    | 単相力率改善コンバータをベースとした制御法の検討             | 183 |
| 4.3.1  | モジュラーマルチレベル変換器におけるアームの等価回路           | 183 |
| 4.3.2  | 単相力率改善コンバータとの制御的共通点                  | 184 |
| 4.4    | コントローラの簡素化を目指したアーム制御系の構築             | 186 |

---

|       |                                     |     |
|-------|-------------------------------------|-----|
| 4.4.1 | 提案する制御系のブロック図と構成.....               | 186 |
| 4.4.2 | コンデンサ電圧平均値制御.....                   | 188 |
| 4.4.3 | 入力電流制御.....                         | 189 |
| 4.4.4 | 入力電流制御における直流成分の打ち消し.....            | 189 |
| 4.4.5 | 出力電圧制御.....                         | 191 |
| 4.4.6 | コンデンサ電圧バランス制御.....                  | 191 |
| 4.4.7 | ユニポーラ変調.....                        | 193 |
| 4.5   | 基本動作の確認に向けたコンデンサの設計.....            | 195 |
| 4.5.1 | コンデンサ充電電圧の決定.....                   | 195 |
| 4.5.2 | 静電容量の決定.....                        | 195 |
| 4.6   | シミュレーション結果.....                     | 196 |
| 4.6.1 | 基本動作の検証.....                        | 196 |
| 4.6.2 | アームインダクタのパラメータ不一致を想定した動作検証.....     | 202 |
| 4.6.3 | コンデンサのパラメータ不一致を想定した動作検証.....        | 205 |
| 4.7   | 実験結果.....                           | 208 |
| 4.7.1 | ミニモデルにおける回路パラメータと実験条件および制御器の構成..... | 208 |
| 4.7.2 | ミニモデルによる基本動作の実証試験結果.....            | 212 |
| 4.7.3 | コンデンサ電圧制御の実証評価.....                 | 217 |
| 4.8   | 分散コントローラ方式の導入による制御回路の簡素化.....       | 220 |
| 4.8.1 | 提案する分散コントローラの構成.....                | 220 |
| 4.8.2 | 分散コントローラ方式による簡素化の効果.....            | 221 |
| 4.9   | 結論.....                             | 225 |
| 第5章   | 分散協調設計による回路解析とダウンサイジングに向けた基本条件の導出.. | 228 |
| 5.1   | 緒論.....                             | 228 |
| 5.2   | モジュラーマルチレベル変換器におけるコンポーネント体積.....    | 229 |
| 5.3   | コンデンサにおけるリップル電圧とリップル電流の理論式導出.....   | 231 |
| 5.3.1 | コンデンサ電圧の決定.....                     | 232 |
| 5.3.2 | コンデンサにおけるリップル電圧式の導出.....            | 232 |

## 目次

|       |  |     |
|-------|--|-----|
| 5.3.3 | コンデンサにおけるリップル電流式の導出.....                   | 236 |
| 5.4   | アーム電流解析に基づくスイッチング素子における導出式の導出 .....        | 237 |
| 5.4.1 | アーム電流の解析.....                              | 237 |
| 5.4.2 | 半導体素子の導通損失式導出.....                         | 240 |
| 5.4.3 | 半導体素子のスイッチング損失式導出.....                     | 243 |
| 5.4.4 | 入力力率と半導体損失の関係導出.....                       | 243 |
| 5.5   | アームインダクタにおけるリップル電流式の導出 .....               | 246 |
| 5.5.1 | H-bridge Cell へのユニポーラ変調適用と等価スイッチング周波数..... | 246 |
| 5.5.2 | 等価回路モデルを用いたアームインダクタのリップル電流解析.....          | 249 |
| 5.5.3 | チョッパ回路における Duty とリップル電流の関係.....            | 251 |
| 5.5.4 | マルチレベル電圧波形の各ステップにおける Duty の定義.....         | 253 |
| 5.5.5 | 各ステップにおける Duty を採用したリップル電流式の導出.....        | 256 |
| 5.5.6 | リップル電流の理論式とシミュレーション結果の比較.....              | 257 |
| 5.6   | ミニモデルを用いた設計式の実証試験.....                     | 260 |
| 5.6.1 | コンデンサにおけるリップル電圧およびリップル電流の理論式実証試験.....      | 260 |
| 5.6.2 | 半導体素子の損失実証試験.....                          | 264 |
| 5.6.3 | アームインダクタにおけるリップル電流の理論式実証試験.....            | 268 |
| 5.7   | 結論 .....                                   | 270 |
| 第 6 章 | 電力変換回路における体積評価と分散協調設計によるダウンサイジング .....     | 273 |
| 6.1   | 緒論 .....                                   | 273 |
| 6.2   | 回路部品の体積削減を実現する設計フローチャート .....              | 274 |
| 6.3   | 電解コンデンサのデータベースを用いた体積の基礎評価.....             | 279 |
| 6.3.1 | 電解コンデンサのデータベース化に向けた条件の設定.....              | 279 |
| 6.3.2 | 電解コンデンサにおける許容リップル電流と体積の関係導出.....           | 280 |
| 6.3.3 | 電解コンデンサにおける耐圧と体積の関係導出.....                 | 282 |
| 6.3.4 | 電解コンデンサを Cell 回路に採用する際の設計指針 .....          | 284 |
| 6.4   | 総合体積評価における設定条件.....                        | 284 |
| 6.5   | ダウンサイジングに向けた各回路コンポーネントの体積評価.....           | 286 |

---

|   |     |
|---|-----|
| 6.5.1 変換器の出力直流電圧に対する電解コンデンサの合計体積評価 .....    | 286 |
| 6.5.2 パレートフロントによるアームインダクタとヒートシンクの体積評価 ..... | 289 |
| 6.6 総合体積評価と回路コンポーネントのダウンサイジングを実現する条件 .....  | 293 |
| 6.7 結論 .....                                | 295 |
| 第7章 結論.....                                 | 298 |
| 7.1 本研究の成果.....                             | 298 |
| 7.2 分散協調設計に関する結論 .....                      | 307 |
| 7.3 今後の課題.....                              | 308 |
| 謝辞 .....                                    | 310 |
| 論文目録.....                                   | 312 |

## 図目次

|        |   |    |
|--------|---|----|
| 図 1.1  | 世界の電力消費量の推移 .....                                     | 2  |
| 図 1.2  | 主要国の化石エネルギー依存度(一次エネルギーにおける化石エネルギーの割合) .....           | 3  |
| 図 1.3  | 一次エネルギーの国内供給量及び電力化率の推移 .....                          | 3  |
| 図 1.4  | 世界の再生可能エネルギーによる発電電力量の見通し .....                        | 6  |
| 図 1.5  | 日本の再生可能エネルギーによる発電電力量の見通し .....                        | 6  |
| 図 1.6  | 日本の太陽光発電導入量とシステム価格の推移 .....                           | 9  |
| 図 1.7  | 主なマルチレベル変換器のトポロジー .....                               | 17 |
| 図 1.8  | 電力系統連系用モジュラーマルチレベル変換器に対する要求の特性要因図 .....               | 21 |
| 図 1.9  | 論文概要 .....  | 26 |
| 図 2.1  | 6.6 kV 系電力系統に連系される従来受電設備 .....                        | 38 |
| 図 2.2  | モジュラーマルチレベル変換器を採用した受電システムの構成 .....                    | 41 |
| 図 2.3  | チョップパ型 Cell と H-bridge Cell の構成および Cell 出力電圧の関係 ..... | 45 |
| 図 2.4  | 4 つ以下のスイッチング素子で構成可能な Cell 回路トポロジー .....               | 47 |
| 図 2.5  | 5 つ以上のスイッチング素子が必要な Cell 回路トポロジー .....                 | 50 |
| 図 2.6  | 回転座標を用いた制御系の例 .....                                   | 52 |
| 図 2.7  | 電流制御系における非干渉制御を含めた三相システムの制御系 .....                    | 54 |
| 図 2.8  | モジュラーマルチレベル変換器のレグに着目した制御系の構成例 .....                   | 57 |
| 図 2.9  | モジュラーマルチレベル変換器の各アームに着目した制御系 .....                     | 59 |
| 図 2.10 | モジュラーマルチレベル変換器のレグと静電エネルギーに着目した制御系 .....               | 61 |
| 図 2.11 | コンデンサ間の電圧アンバランスを解消する制御系のフローチャート .....                 | 62 |

|        |  |     |
|--------|--|-----|
| 図 2.12 | パワーフローに着目した制御系 (バランス制御含) .....                             | 64  |
| 図 2.13 | 電流の正負判定とコンデンサ電圧の大小に着目したバランス制御方式の例 .....                    | 68  |
| 図 2.14 | ON, OFF および PWM 動作の 3 モードを切り替えるバランス制御の例 .....              | 70  |
| 図 2.15 | 電池電力貯蔵用モジュラーマルチレベル変換器の制御系例 .....                           | 72  |
| 図 2.16 | Solid State Transformer (SST) の回路構成 .....                  | 74  |
| 図 2.17 | SST の制御系 -多段直列接続された H-bridge CellH-bridge Cell の制御系- ..... | 75  |
| 図 2.18 | SST の制御系 -並列接続された絶縁型 DC-DC 変換器 (DAB) の制御系- .....           | 76  |
| 図 2.19 | コントローラの小型化, 簡素化を目的とした制御構成と信号線数の削減効果 ...                    | 80  |
| 図 2.20 | 3つのコントローラからなる階層型制御系 .....                                  | 81  |
| 図 2.21 | モジュラーマルチレベル変換器のパワーフローを明確化した回路モデル .....                     | 85  |
| 図 2.22 | スイッチング素子の耐圧を基準としたコンデンサ体積の比較 .....                          | 88  |
| 図 2.23 | Cell 段数とコンデンサ総合体積および高調波ひずみの関係 .....                        | 88  |
| 図 2.24 | 回路トポロジーの違いによる損失とパワー密度の比較 .....                             | 90  |
| 図 2.25 | モジュラーマルチレベル変換器の SSBC 方式における体積と損失の内訳 .....                  | 91  |
| 図 2.26 | 損失式の導出に用いる回路モデルとアームを流れる電流の解析波形 .....                       | 95  |
| 図 2.27 | 半導体導通損失と各種回路パラメータおよび動作条件との関係 .....                         | 96  |
| 図 2.28 | スイッチング周波数と半導体素子で発生する電力損失の関係 .....                          | 97  |
| 図 2.29 | 適用するスイッチング素子ごとの電力損失および受動素子体積 .....                         | 100 |
| 図 2.30 | 変調法と素子電流に着目した半導体損失の算出 .....                                | 103 |
| 図 2.31 | Cell トポロジーにおける電力損失の比較結果 .....                              | 104 |
| 図 2.32 | アーム電流の解析を基にした半導体損失理論式の導出例 .....                            | 106 |
| 図 2.33 | 出力有効電力と無効電力を基準として損失解析 .....                                | 108 |
| 図 2.34 | 上下アームの各 Cell に割り当てる三角波キャリアの位相シフト角度決定 .....                 | 112 |
| 図 2.35 | 位相シフト角度変更による各リップル成分の低減効果 .....                             | 113 |
| 図 2.36 | インダクタンスを変化させた際の共振現象による高調波電流増加 .....                        | 115 |
| 図 2.37 | チョッパ型 Cell と派生したトポロジーの回路構成 .....                           | 119 |
| 図 2.38 | SST におけるシステム効率とパワー密度の評価 .....                              | 124 |
| 図 2.39 | モジュラーマルチレベル変換器における損失と体積の評価例 .....                          | 125 |

|        |   |     |
|--------|---|-----|
| 図 3.1  | コントローラの簡素化に向けた従来法における課題の分類.....                                 | 147 |
| 図 3.2  | コントローラの簡素化に向けた要求項目.....   | 150 |
| 図 3.3  | コンポーネントごとに分類した従来法の課題.....                                       | 156 |
| 図 3.4  | 回路設計のフローと主回路部のダウンサイジングに向けた要求項目.....                             | 158 |
| 図 3.5  | 分散協調設計に基づくコントローラの構成要素と簡素化へのアプローチ.....                           | 163 |
| 図 3.6  | 分散協調設計の概念に基づく回路設計アプローチ.....                                     | 167 |
| 図 3.7  | コントローラの簡素化と回路コンポーネントのダウンサイジングにおける<br>従来概念の到達領域と目指すべきシステム構築..... | 170 |
| 図 3.8  | 本研究の位置づけ.....   | 172 |
| 図 4.1  | 降圧整流動作を実現するモジュラーマルチレベル変換器の回路構成.....                             | 182 |
| 図 4.2  | モジュラーマルチレベル変換器の等価回路図.....                                       | 185 |
| 図 4.3  | 提案するモジュラーマルチレベル変換器の制御ブロック.....                                  | 187 |
| 図 4.4  | 直流成分と交流成分を含んだアーム電流の模式図.....                                     | 190 |
| 図 4.5  | H-bridge Cell に適用するユニポーラ変調.....                                 | 194 |
| 図 4.6  | シミュレーションによるモジュラーマルチレベル変換器の基本動作波形.....                           | 199 |
| 図 4.7  | アーム電流を加えたモジュラーマルチレベル変換器の基本動作波形.....                             | 201 |
| 図 4.8  | インダクタンスをノミナル値に対して 2.0p.u.(30 mH)に設定したときの動作波形<br>.....           | 203 |
| 図 4.9  | インダクタンスをノミナル値に対して 0.5p.u.(7.5 mH)に設定した際の動作波形                    | 204 |
| 図 4.10 | アーム電流ピーク値付近の拡大波形.....   | 205 |
| 図 4.11 | 静電容量をノミナル値に対して 2.0p.u.(40000 $\mu$ F)に設定したときの動作波形...            | 206 |
| 図 4.12 | 静電容量をノミナル値に対して 0.5p.u.(10000 $\mu$ F)に設定したときの動作波形...            | 207 |
| 図 4.13 | ミニモデルにおけるコントローラの構成.....   | 211 |
| 図 4.14 | 入力相電圧, 入力電流および出力電圧波形.....                                       | 214 |
| 図 4.15 | R 相上下アームと R-S アーム間の線間電圧.....                                    | 214 |
| 図 4.16 | R 相レグに接続されている全 Cell のコンデンサ電圧波形.....                             | 215 |
| 図 4.17 | 全 Cell のコンデンサ電圧波形におけるリップルの拡大図.....                              | 215 |
| 図 4.18 | 出力電力に対する入力力率特性.....   | 216 |



|        |   |     |
|--------|---|-----|
| 図 4.19 | コンデンサ電圧指令値変更時のコンデンサ電圧波形と入力電流波形 .....  | 218 |
| 図 4.20 | コンデンサ電圧指令値変更時の MMC 出力電圧波形と入力電流波形 .....                                      | 218 |
| 図 4.21 | MMC 出力電圧変更時のコンデンサ電圧波形と入力電流波形.....   | 219 |
| 図 4.22 | 提案する分散コントローラの構成.....  | 223 |
| 図 5.1  | 入力力率とリップル電圧振幅の関係.....   | 235 |
| 図 5.2  | 半導体損失式を導出するために用いる H-bridge Cell の回路モデル.....                                 | 239 |
| 図 5.3  | 出力電圧 $v_{B\_cell}$ , アーム電流 $i_{Br}$ および期間 $\theta_a$ , $\theta_b$ の関係.....  | 239 |
| 図 5.4  | 入力力率に対する半導体損失式による理論値とシミュレーション値との比較... 245                                   |     |
| 図 5.5  | ユニポーラ変調を採用した H-bridge Cell のスイッチングパターン(指令値 $v_{Arj}^*$ ). 248               |     |
| 図 5.6  | モジュラーマルチレベル変換器の単相等価回路モデル.....   | 250 |
| 図 5.7  | シミュレーションによるアームを流れるリップル電流の周波数解析 .....  | 250 |
| 図 5.8  | 昇圧チョップパの回路における Duty とリップル電流の関係.....   | 252 |
| 図 5.9  | Cell 出力電圧総和指令値, マルチレベル波形およびステップ基準レベル .....                                  | 255 |
| 図 5.10 | Cell 出力電圧総和 $v_{Br}$ とステップ基準レベルを基にしたデューティ $d_{mbvs}$ , リプル電<br>流波形.....     | 258 |
| 図 5.11 | Cell 出力電圧総和 $v_{Br}$ とステップ基準レベルを基にしたデューティ $d_{mbvs}$ , リプル電<br>流の拡大波形 ..... | 259 |
| 図 5.12 | リップル電圧の基本周波数成分における理論値と測定値の比較.....   | 261 |
| 図 5.13 | 2次周波数成分における理論値と測定値の比較 .....   | 263 |
| 図 5.14 | 入力有効電力を基準にした2次周波数成分における理論値と測定値の比較....                                       | 263 |
| 図 5.15 | 半導体損失式によって得られた理論値と実験における測定値の比較結果.....                                       | 267 |
| 図 5.16 | ミニモデルにおける損失の内訳.....   | 267 |
| 図 5.17 | Cell 出力電圧総和とアーム電流に含まれるリップル電流の波形.....  | 269 |
| 図 5.18 | コンデンサ電圧を変化させた際のリップル電流の理論値と測定値の比較 .....                                      | 269 |
| 図 6.1  | 高パワー密度化を目的とした設計フローチャート .....  | 278 |
| 図 6.2  | 電解コンデンサにおけるリップル電流値とコンデンサ体積の関係 .....   | 281 |
| 図 6.3  | Cell 段数とコンデンサ合計体積および耐圧比 (Voltage Rating Ratio) の関係.....                     | 283 |

---

|       |   |     |
|-------|---|-----|
| 図 6.4 | モジュラーマルチレベル変換器の出力直流電圧に対するコンデンサの体積変動<br>.....            | 288 |
| 図 6.5 | 出力直流電圧 800 V 時の Pareto Front カーブ .....                  | 290 |
| 図 6.6 | 出力直流電圧 1200 V 時の Pareto Front カーブ .....                 | 290 |
| 図 6.7 | 出力直流電圧 1200 V 時の Pareto Front カーブ (3.3 kV SiC を除く)..... | 292 |
| 図 6.8 | 出力直流電圧 1200 V, 1.7 kV, 1.2 kV IGBT 採用時のシステム総合体積 .....   | 294 |

## 表目次

|       |  |     |
|-------|--|-----|
| 表 1.1 | 太陽電池セルの種類と特徴.....                            | 8   |
| 表 1.2 | システムの電力脈動を補償する蓄電デバイス .....                   | 11  |
| 表 2.1 | Cell トポロジーにおける Cell 段数および構成素子数の比較結果_例 1..... | 118 |
| 表 2.2 | Cell トポロジーにおける Cell 段数および構成素子数の比較結果_例 2..... | 120 |
| 表 4.1 | シミュレーション条件.....                              | 197 |
| 表 4.2 | シミュレーションにおける制御パラメータ .....                    | 197 |
| 表 4.3 | 実験条件.....                                    | 209 |
| 表 4.4 | 実験における制御パラメータ .....                          | 209 |
| 表 4.5 | 各コントローラ構成方式の信号線数比較.....                      | 224 |
| 表 5.1 | 損失値算出に使用する回路パラメータおよび損失パラメータ .....            | 265 |
| 表 6.1 | 総合体的評価に用いる回路条件および設計パラメータ.....                | 285 |

# 第1章

## 序論

### 1.1 研究背景

世界各国におけるエネルギーの使用量は年々増加の一途を辿っており、先進国はもちろんのこと、急速な経済発展が進む開発途上国におけるエネルギー使用量は今後も継続して拡大していくことが予想される<sup>(1)</sup>。このようなエネルギーの大量消費社会を支えているものは石油や石炭、天然ガスなどの化石燃料によってもたらされる化石エネルギーである。一方で、地球温暖化や化石燃料の枯渇が大きな問題として取り上げられている。これらの環境破壊に関する諸問題の緩和・解決に向け、1990年代から世界規模で対策を検討する会議が開かれ始め、1997年には、先進国における温室効果ガス排出量について法的拘束力のある数値約束を国ごとに設定した京都議定書が議決された<sup>(2)</sup>。我が国においては、京都議定書で定められた目標値 6%に対して、5カ年平均で基準年比 8.4%もの温室効果ガスを削減することで目標値を達成した<sup>(3)</sup>。しかし、2011年に発生した東日本大震災以降、原子力発電所の停止に伴って、総発電量における火力発電が占める割合が増加し、石油や石炭、天然ガスといった化石燃料の消費量は依然として増加傾向にある<sup>(4)</sup>。

図 1.1 に世界の電力消費量推移を示す<sup>(1)</sup>。世界の消費電力量は年率で 3%から 5%の増加傾向となっており、今後もこの傾向は継続すると予想される。

図 1.2 に 2013 年における主要国の化石エネルギー依存度を示す<sup>(1)</sup>。原子力発電や風力発電、太陽光発電を推進しているフランスを除くと、全ての主要国において一次エネルギーの 70%以上を化石エネルギーに頼る形となっている。

図 1.3 には、我が国における一次エネルギー国内供給量および電力化率の推移を示す<sup>(1)</sup>。電力化率とは、最終エネルギーに占める電力の割合を示す指標であり、2013 年度で 24.9% となっており、40 年前の値と比べて約 2 倍となっている。国内における供給エネルギーと電力化率より、最終エネルギー中に占める電気エネルギーの比率は大きく、今後も増加することが考えられる。さらに、使用エネルギーの創出には温室効果ガスをもたらす化石燃料が大量に使用されており、化石燃料の使用量節約と温室効果ガスの削減の観点において、電気エネルギーの有効利用は非常に重要な意味を持つ。また、世界レベルにおいても同様のことが言え、環境問題の緩和・解決には世界的な電力の省エネルギー化が急務である。

以上のような状況を背景として、近年では、目的や用途に応じて電力を高効率に変換するパワーエレクトロニクス的重要性が増している。

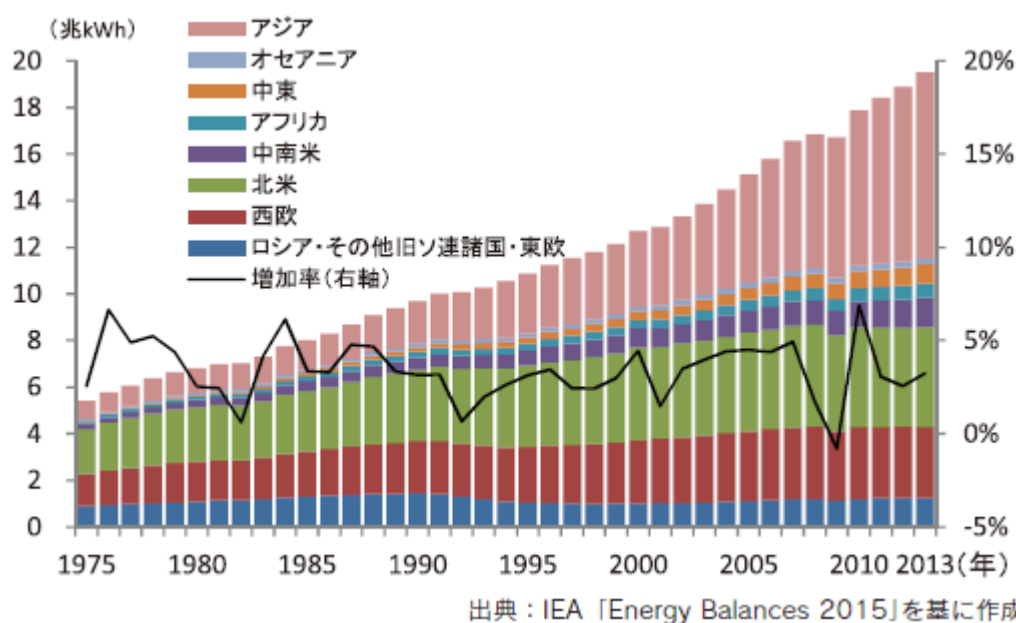
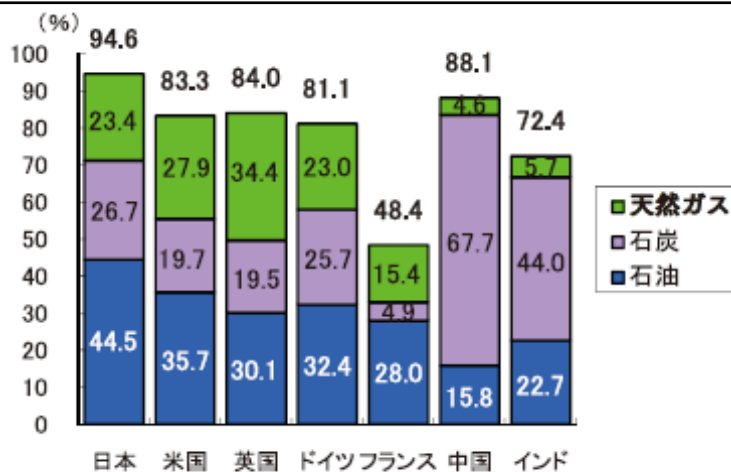


図 1.1 世界の電力消費量の推移

(文献(1) 経済産業省・資源エネルギー庁: 「エネルギー白書 2016」より引用)



(注)化石エネルギー依存度(%)=(一次エネルギー供給のうち原油・石油製品、石炭、天然ガスの供給)/(一次エネルギー供給)×100。  
 出典:IEA [Energy Balances of OECD Countries 2015 Edition]、  
 [Energy Balances of Non-OECD Countries 2015 Edition] を基に作成

図 1.2 主要国の化石エネルギー依存度(一次エネルギーにおける化石エネルギーの割合)  
 (文献(1) 経済産業省・資源エネルギー庁:「エネルギー白書 2016」より引用)

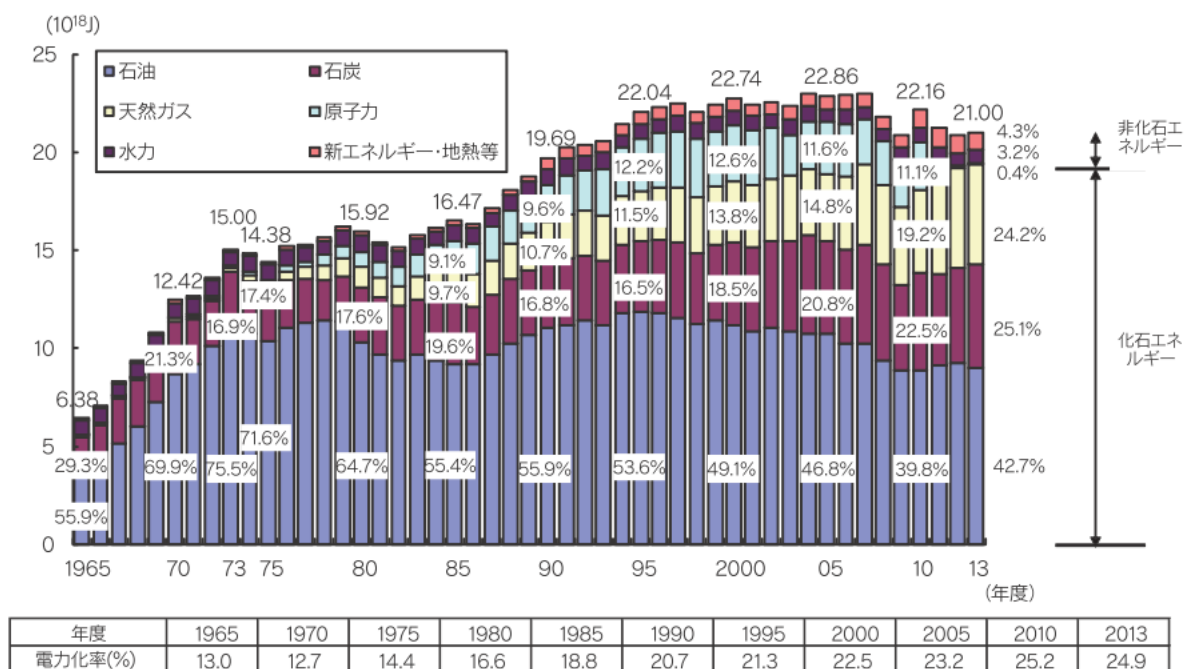


図 1.3 一次エネルギーの国内供給量及び電力化率の推移  
 (文献(1) 経済産業省・資源エネルギー庁:「エネルギー白書 2016」より引用)

“Power Electronics”という用語は、1973年に開催された Power Electronics Specialist Conference (PESC) の基調演説において、アメリカ合衆国 Westinghouse 社の William E. Newell 博士によって提起された<sup>(4)</sup>。博士は、パワーエレクトロニクスとは、電力の変換やその効率向上を目指す電力工学、情報の検出や処理、伝送を行う電子回路を実現する電子工学、入力された信号に対して出力を自由に制御する制御工学とが、半導体スイッチの開発を中心とした技術発展によって結びつき、重なり合った複合的な技術分野であると説明した。この提起によって、半導体で構成されたスイッチング素子と制御理論を駆使し、電圧・電流の大きさ、周波数および波形などの性状を、利用形態に適した性状に効率的に変換するといった今日のパワーエレクトロニクス技術の形が確立された<sup>(5)-(7)</sup>。

パワーエレクトロニクス技術の具体的な根幹は半導体スイッチング素子と制御理論を具現化するハードウェアである<sup>(7)-(10)</sup>。1957年にサイリスタがアメリカ合衆国 General Electric 社によって開発され、その後の技術発展によって、スイッチング速度の高速化、寄生成分によって発生する電力損失の低減、高耐圧化などが実現された。その結果、Gate turn off thyristor (GTO)、Gate commutated turn off thyristor (GCT)、Insulated gate bipolar transistor (IGBT)、Metal oxide semiconductor field effect transistor (MOSFET) などが生まれ、電力変換器の電圧や電力の仕様および用途に応じて使い分けがなされている。一方、パワーエレクトロニクスにおける初期の制御および電子工学の分野では、電圧や電流を制御する場合、構築した制御理論をアナログ回路によって具現化していた。その後、マイクロコンピュータ (マイコン) や Digital signal processor (DSP) を初めとするデジタル演算器の演算処理能力向上によって高精度な制御が可能になったことでデジタル制御系の構築が盛んに検討されるようになる<sup>(11)</sup>。その結果として、大規模な演算の高速処理や複雑な制御系が容易に実現できるようになり、今日、様々な電力変換器にデジタル制御器が用いられている。半導体スイッチング素子における低電力損失化およびスイッチング速度の高速化、デジタル制御器の演算処理能力向上はパワーエレクトロニクス技術の発展に大きく寄与し、その技術は、エアコンや冷蔵庫などの家電分野から、新幹線や電車、電気自動車などの交通分野、工場設備や電力用周波数変換装置などの産業・インフラ分野、太陽光および風力発電における再生可能エネルギーの分野まで多岐に渡って応用されている<sup>(12)-(13)</sup>。

特に、太陽光発電や風力発電に代表される再生可能エネルギーの有効活用は、エネルギー政策に直結するため、国家レベルで再生可能エネルギーの大量導入にむけた技術開発が推進されている<sup>(1)</sup>。アメリカ合衆国では、「New energy for America」計画のもと、再生可能エネルギーによる電力供給を2025年までに全体の25%に拡大する目標を発表している<sup>(14)</sup>。同時に、再生可能エネルギー導入に向けた技術開発や事業創出によって経済振興に結び付ける狙いがある<sup>(15)</sup>。中華人民共和国においても再生可能エネルギーに関する「第12次5カ年計画(2012)」のもと、2020年までに一次エネルギーに対する原子力エネルギーおよび再生可能エネルギーの割合を15%に引き上げる目標を設定している。同時に、関係する産業を戦略的新興産業と位置付け、国家レベルで推進する方針を取っている<sup>(14)</sup>。さらに、再生可能エネルギーの技術開発およびその導入が進んでいるヨーロッパ連合(EU)では、2009年に採択した「再生可能エネルギー利用促進指令」のもと、2020年までにEU全体の最終エネルギー消費に占める再生可能エネルギーの割合を少なくとも20%までに引き上げるとしている<sup>(14)</sup>。現状として、2013年、スペインでは再生可能エネルギーの発電量が42.2%と非常に高い比率を示している。また、ドイツでは、2013年時点で総発電量のうち、25.3%を再生可能エネルギーが占めている。特に、ドイツでは東京電力の福島第一原発事故以降、原子力発電に依存しないエネルギー政策を掲げ、再生可能エネルギーを用いた発電導入とエネルギー効率改善によって原子力による発電電力を代替し、2022年までに全原子炉を閉鎖する方針が取られている<sup>(1)</sup>。我が国では、2010年に政府が定めたエネルギー基本計画のもと、2030年度における再生可能エネルギーの導入水準を22%から24%程度まで引き上げる目標を掲げた<sup>(14)</sup>。その後、東京電力の福島第一原発事故を受け、2012年に開催された政府のエネルギー・環境会議では、再生可能エネルギーをはじめとする、いわゆるグリーンエネルギーの導入を最大限に引き上げるという方針に転換された。以上のように、エネルギーを中心とした現代社会において、従来の化石エネルギーから転換し、かつ持続的な発展を実現するためには、再生可能エネルギーの有効利用が必要不可欠となる。

図1.4にInternational Energy Agency (IEA) が「World Energy Outlook 2014」において報告した、世界の再生可能エネルギーによる発電量の導入予測を示す<sup>(14)</sup>。2035年には総発電量に対するおよそ33%が再生可能エネルギーによって占められると予測されている。特に、風力発電がその大半を占め、続いて太陽光発電、バイオマスが続く。



図 1.5 に我が国における再生可能エネルギーによる発電量の導入予測を示す<sup>(14)</sup>。世界の再生可能エネルギーの導入予測では、風力発電がその大半を占めるが、我が国では、立地の関係上、風力発電よりも太陽光発電の導入数の方が多くなると予想されている。

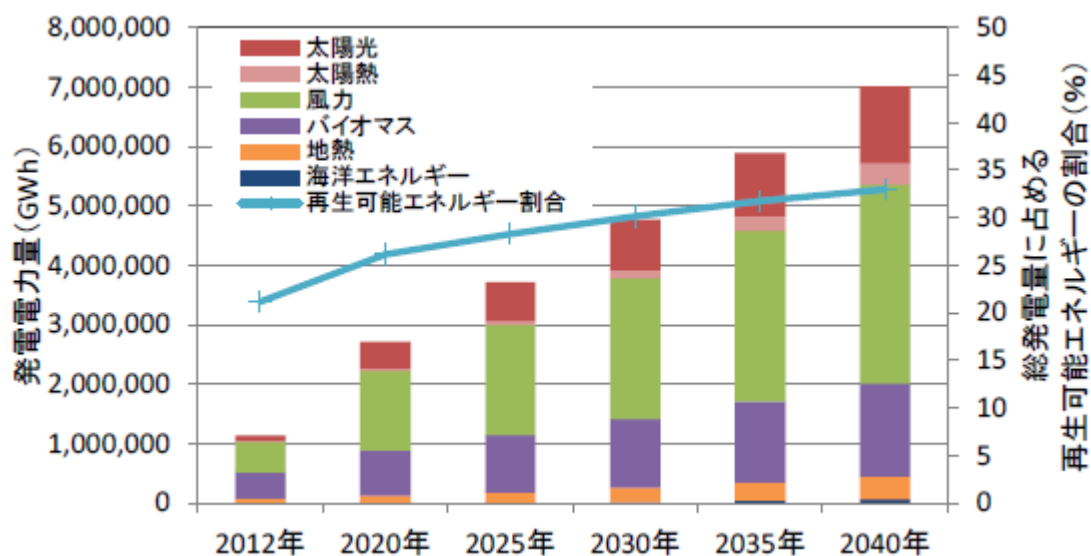


図 1.4 世界の再生可能エネルギーによる発電電力量の見通し

(文献(14) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「NEDO 再生可能エネルギー技術白書 第2版」より引用)

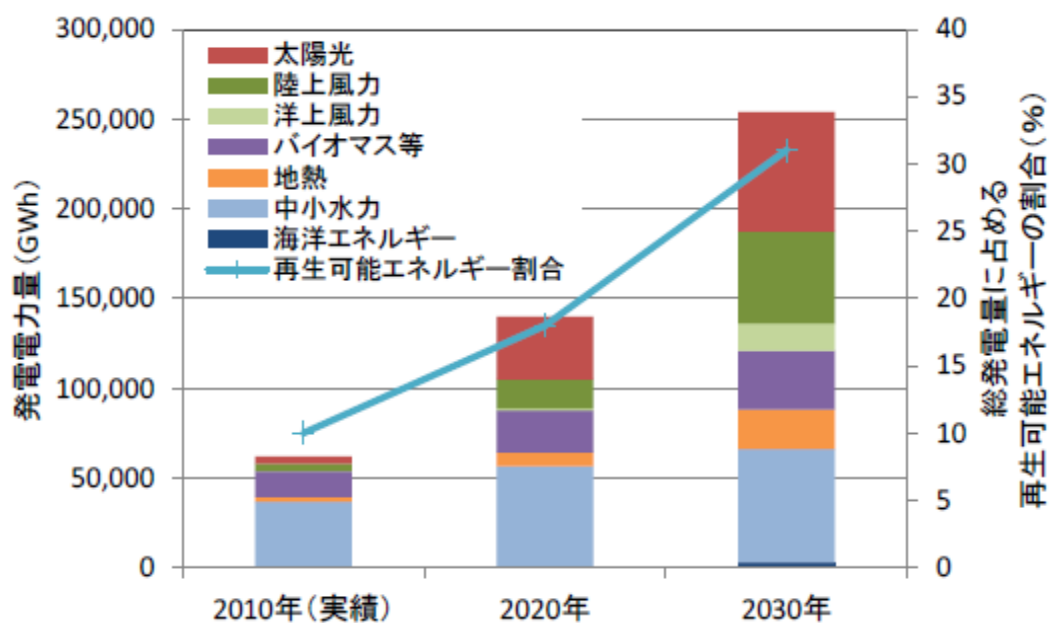


図 1.5 日本の再生可能エネルギーによる発電電力量の見通し

(文献(14) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「NEDO 再生可能エネルギー技術白書 第2版」より引用)

太陽電池の中で最もシンプルなものには n 型半導体と p 型半導体を組み合わせた構造を持ち、太陽の光エネルギーによって電子を励起する光起電力効果を応用したものである。また、発電効率改善が進む色素増感太陽電池も増感色素を使うなどの特殊な構造を持つが、基本的には光エネルギーによる励起と電子の放出という原理は変わらない。

表 1.1 に太陽電池セルの種類と特徴を示す<sup>(14)</sup>。太陽電池セルは使用する材料や構造によって、シリコン系、化合物系、III-V 族、有機系に大別されるが、有毒な材料や希少材料の使用に関する問題を除けば、低コスト化と高発電効率の獲得が共通する課題となっている。しかし、セル構造の最適化や薄膜技術の向上、新材料の採用など、近年の研究開発によって発電効率については徐々に向上している。例えば、III-V 族系半導体材料を用いた 3 接合セルでは、2000 年からの 10 年間で発電効率が 10%以上改善され、研究レベルでは最大効率 44.4%を達成している<sup>(16)</sup>。

図 1.6 に我が国における太陽光発電の導入量とシステム価格の推移を示す<sup>(14)</sup>。2000 年代に入り、住宅用太陽光発電の導入量がゆるやかに伸びていたが、2009 年に政府が再生可能エネルギーの固定価格買取制度 (Feed in tariff : FIT) に基づき、太陽光発電における余剰電力買取制度、いわゆる売電制度を開始したことで導入が加速した。また、2011 年に発生した東日本大震災以降、再生可能エネルギーの重要性が見直され、導入量は継続して伸び続けている。また、住宅用太陽光発電以外の大規模太陽光発電システムも導入されており、発電量が 1MW を超えるメガソーラーも日本各地に建設されている<sup>(17)</sup>。このように、太陽光発電は住宅やビルなどに設置する小規模なものからメガソーラーに代表されるような広大な土地に発電所という形式で設置する大規模なものまで様々な形態で導入されている。

表 1.1 太陽電池セルの種類と特徴

(文献(14) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「NEDO 再生可能エネルギー技術白書 第2版」より引用)

| 種類    |            | 特徴   | 変換効率*           | 実用化状況 | 主要な国内外メーカー   |
|-------|------------|--|-----------------|-------|--|
| シリコン系 | 結晶系<br>単結晶 | <ul style="list-style-type: none"> <li>・160～200 μm 程度の薄い単結晶シリコンの基板を用いる</li> <li>・特長: 性能・信頼性</li> <li>・課題: 低コスト化</li> </ul>       | ～20 %           | 実用化   | シャープ<br>三菱電機<br>パナソニック (HIT 型 <sup>※※</sup> )<br>Yingli (中)<br>JA solar (中)<br>Trina (中)<br>Hanwha-Qcells (韓独) |
|       | 結晶系<br>多結晶 | <ul style="list-style-type: none"> <li>・小さい結晶が集まった多結晶の基板を使用</li> <li>・特長: 単結晶より安価</li> <li>・課題: 単結晶より効率が低い</li> </ul>            | ～15 %           | 実用化   | 京セラ<br>シャープ<br>三菱電機<br>Yingli (中)<br>Trina (中)<br>JAsolar (中)  |
|       | 薄膜系        | <ul style="list-style-type: none"> <li>・アモルファス (非品質) シリコンや微結晶シリコン薄膜を基板上に形成</li> <li>・特長: 大面積で量産可能</li> <li>・課題: 効率が低い</li> </ul> | ～9 %            | 実用化   | カネカ<br>シャープ<br>富士電機<br>GS Solar (中)<br>NexPower (台)  |
| 化合物系  | CIS 系      | <ul style="list-style-type: none"> <li>・銅・インジウム・セレン等を原料とする薄膜型</li> <li>・特長: 省資源・量産可能・高性能の可能性</li> <li>・課題: インジウムの資源量</li> </ul>  | ～14 %           | 実用化   | ソーラーフロンティア<br>Hanergy (中)<br>MiaSole (米)   |
|       | CdTe 系     | <ul style="list-style-type: none"> <li>・カドミウム・テルルを原料とする薄膜型</li> <li>・特長: 省資源・量産可能・低コスト</li> <li>・課題: カドミウムの毒性</li> </ul>         | ～13 %           | 実用化   | 国内: 無し<br>First Solar (米)  |
|       | III-V 族系   | <ul style="list-style-type: none"> <li>・III族元素とV族元素からなる化合物セルに多接合化・集光技術を適用</li> <li>・特長: 超高性能</li> <li>・課題: 低コスト化</li> </ul>      | (セル効率)<br>～38 % | 研究段階  | シャープ<br>Amonix (米)<br>Soitec (仏)   |
| 有機系   | 色素増感       | <ul style="list-style-type: none"> <li>・酸化チタンに吸着した色素が光を吸収し発電する新しいタイプ</li> <li>・特長: 低コスト化の可能性</li> <li>・課題: 高効率化・耐久性</li> </ul>   | (セル効率)<br>～14 % | 研究段階  | アイシン精機<br>シャープ<br>フジクラ<br>G24Innovations (英)<br>Dysol (豪)  |
|       | 有機薄膜       | <ul style="list-style-type: none"> <li>・有機半導体を用いて、塗布だけで作製可能</li> <li>・特長: 低コスト化の可能性</li> <li>・課題: 高効率化・耐久性</li> </ul>            | (セル効率)<br>～12 % | 研究段階  | 三菱化学<br>住友化学<br>JX エネルギー<br>Heliatek (独)   |

※: モジュール変換効率。ただし一部は研究段階におけるセル変換効率

※※: HIT 型については、2.1.1 (3) 1) i) を参照。

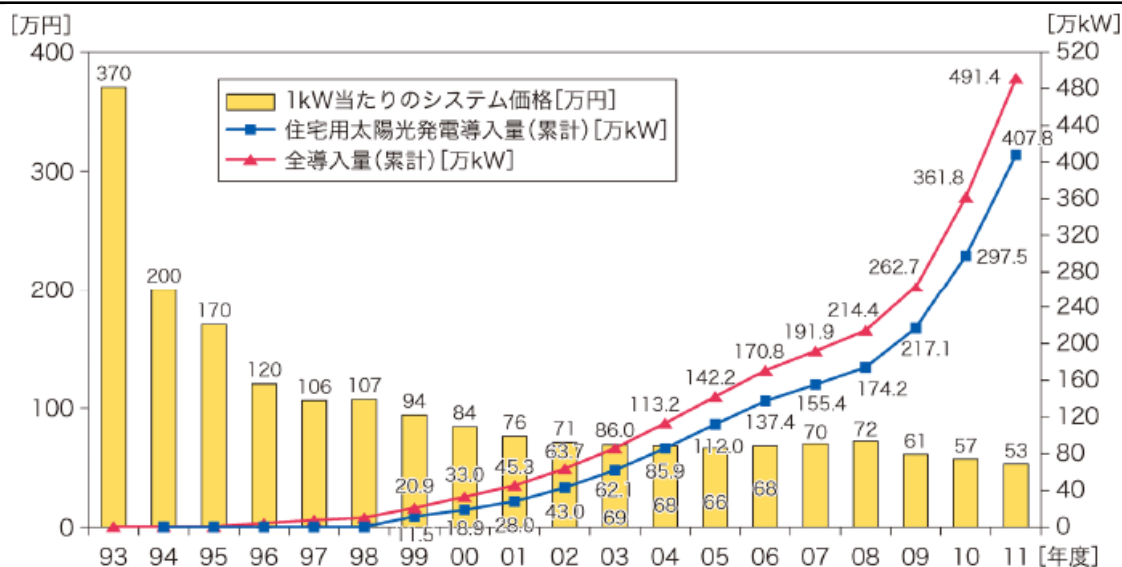


図 1.6 日本の太陽光発電導入量とシステム価格の推移

(文献(14) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「NEDO 再生可能エネルギー技術白書 第2版」より引用)

一方、太陽光発電を初めとする再生可能エネルギー発電は天候や気温、設置場所の気候や季節など、自然環境に発電量が大きく左右されるため、大量導入によって以下に示すような問題が発生する<sup>(18)</sup>。

- (a) 太陽光発電による余剰電力の発生と電源設備および流通設備の稼働率低下
- (b) 電力の需給アンバランスによる周波数変動
- (c) 電力需要家における配電電圧の上昇
- (d) 電力システムの安定化を実現する詳細なモニタリングおよび統括制御の未実施

上記に示した問題について、解決手法には大きく分けて2つあり、1つ目はパワーエレクトロニクス技術を駆使した電力補償器の導入、2つ目はマイクログリッドに代表される新しい電力システムシステムの構築である<sup>(18)-(21)</sup>。以降に、諸問題の原因と詳細、またその問題を解決する手法について述べる。

まず、電力需給のアンバランスは連系している電力システムにも悪影響を与えるため非常に深刻な問題となる。太陽光発電では、その発電電力を日中の電力ピークカットに利用できることが期待されている。その反面、太陽光発電が大量に導入されると電力需要が少ない

期間 (軽負荷時) に、火力や水力、原子力発電によるベース供給電力量と太陽光発電による発電量の合計が需要を上回り、余剰電力が発生する。余剰電力の発生は、電源設備や電力系統側に無数に存在する流通設備の稼働率を低下させてしまう。また、太陽光発電は従来の発電方式と比べて出力が不安定であるため電力系統全体の電力需給バランスを崩してしまうことが予想される。この需給アンバランスによって系統周波数変動 (許容変動幅:  $\pm 0.3$  Hz 以下) を引き起こし、結果、電力品質の低下を招いてしまう。需給アンバランスの発生を抑制する手法としては、蓄電池や電気二重層キャパシタ (Electric double-layer capacitor: EDLC)、フライホイール、超電導磁気エネルギー貯蔵装置 (Superconducting Magnetic Energy Storage: SMES) など、多様な蓄電デバイスとパワーエレクトロニクス機器を組み合わせた電力補償装置の利用が挙げられる<sup>(22)</sup>。

表 1.2 に、すでに電力補償装置へと適用されている、もしくは適用が検討されている主な蓄電デバイスを示す<sup>(22)</sup>。それぞれの蓄電デバイスは貯蔵可能エネルギーや動作が可能な条件に違いがある。よって、電力補償の規模や補償可能な時間が異なるため様々な使い分けが検討されている。例えば、蓄電池は体積に対する貯蔵エネルギーが大きいいため、長周期の補償が可能であることから、非常時のバックアップ電源としても用いられ、無停電電源装置 (Uninterruptible power supply: UPS) として実用化されている<sup>(23)</sup>。一方で、フライホイールや電気二重層キャパシタは蓄電池と比べて貯蔵エネルギーは小さいが、単位時間あたりに出力可能な電力が大きいいため、短周期かつ大規模な電力補償が可能とされている。この利点より、瞬間的に発生する電圧低下を防ぐ用途として、電気二重層キャパシタを採用した瞬時電圧低下補償装置が開発されている<sup>(24)-(25)</sup>。さらに、パワーエレクトロニクス技術を応用し、電力系統に接続するインタフェースに DC-AC 変換器 (インバータ) や AC-DC 変換器 (PWM 整流器) を用いることで高速かつ高精度に需給アンバランスを抑制することができる。

表 1.2 系統の電力脈動を補償する蓄電デバイス<sup>(22)</sup>

|              | 蓄電池<br>(鉛, NAS) | 超電導磁気<br>エネルギー貯蔵<br>(SMES) | 電気二重層<br>コンデンサ | フライホイール  |
|--------------|-----------------|----------------------------|----------------|----------|
| エネルギー変換      | 電気化学            | 電磁気                        | 静電気            | 運動(回転)   |
| 貯蔵効率         | 70 ~ 75%        | 80 ~ 90%                   | 80 ~ 90%       | 80 ~ 90% |
| 一般的に使われる貯蔵期間 | 中長期(分~日)        | 短中期(秒~時)                   | 短期(秒~分)        | 短中期(秒~日) |
| 貯蔵密度         | 大               | 中                          | 中              | 中        |
| サイクル寿命       | 2000 ~ 4500回    | 1万回~(未知数)                  | 10万回~          | 10万回~    |

また、電力需要家が太陽光発電システムを設置し、売電制度によって電力系統への逆潮流が発生した場合、連系点における電圧が上昇する事象も電力系統が抱える問題の一つである。具体的には、太陽光発電の発電量増加にともなって逆潮流が増加し、連系点の電圧が適正值 ( $101\text{ V} \pm 6\text{ V}$ ) を逸脱すると、太陽光発電システムを構築するパワーコンディショナの電圧上昇抑制機能によって太陽光発電の出力が強制的に抑制されてしまう。この逆潮流による電圧変動を防ぐ方法の1つとして、電力系統内の無効電力を調整する手法がよく知られており、近年、パワーエレクトロニクス技術による自励式無効電力補償装置 (Static synchronous compensator : STATCOM) が開発されている<sup>(26)-(27)</sup>。STATCOM の構成は補償能力に応じて様々であるが、基本的にはインバータと大容量コンデンサで構築される。

さらに、電力配電網は、大規模化に伴って、その構成や電力潮流の経路も非常に複雑なものとなっている。この配電網に、再生可能エネルギーを用いた発電システムが接続される場合、計画外の電力潮流があらゆる場所で発生することが指摘されている。この問題に対し、近年は電力潮流をアクティブに制御するパワーフローコントローラ (Unified power flow controller : UPFC) が検討されている<sup>(28)-(29)</sup>。パワーフロー制御を導入することで計画外の潮流によって発生する諸問題を解決でき、かつ配電網には需給バランスに合わせた最適な電力が供給されるため線路損失の低減も期待されている。UPFC の構成はいくつか存在するが、こちらも基本的には従来のインバータを複数台使用する構成となっている。

以上のように、太陽光発電の大量導入によって生じる問題を解決するためにパワーエレクトロニクス技術の投入が進められている。また、これらの装置を最大限に活用して電力系統全体を安定的に運用するためには高度情報通信システムによって電力供給元および需要家の情報をモニタリングし、電力需給状況に応じた一括制御を行う必要がある。近年、

再生可能エネルギーの大量導入および電力需給状況に応じた一括制御を実現するため、スマートグリッドという次世代電力システムが検討されている<sup>(14),(18)</sup>。スマートグリッドは、従来から存在する電力供給システムの完成度や電力会社による電気事業の体制、国や地域によってその概念が大きく変わるため様々な定義が存在するが、「従来からの集中型電源と送電系統との一体運用に加え、情報通信技術の活用により、太陽光発電等の分散型電源や需要家の情報を統合・活用して、高効率、高品質、高信頼度の電力供給システムの実現を目指すもの」を指すとされている<sup>(14)</sup>。現在、スマートグリッドの構築に向けて、需要家と分散型電源および蓄電池間での協調制御、地域のエネルギーマネジメント、先進的な配電自動化などを中央給電指令所やローカルな給電所、制御所において統括的に制御するという方針が立てられている<sup>(14)</sup>。こういった広域の電力システムの監視および制御を行うことを広域状況把握 (Wide Area Situation Awareness : WASA) や広域監視制御システム (Wide Area Monitoring System : WAMS, Wide Area Control System : WACS) と呼び、欧米では、スマートグリッド技術を支える重要要素と見なされている<sup>(14)</sup>。

また、スマートグリッドの中には、その形態によってDCマイクログリッドと呼称されるものも存在する。DCマイクログリッドは複数の需要家や電力供給元である分散型電源をネットワーク化し、そのネットワークの中で電力融通を行うシステムのことである<sup>(30)</sup>。特に注目すべきはグリッド内のネットワークを数百Vの高圧直流電圧で構築している点である。従来の交流電圧配電系と比べて直流電圧配電系には以下のメリットがある<sup>(30)-(31)</sup>。

- (1) 電力系統連系インバータを初めとする電力変換器数削減による高効率化・小型化
- (2) 交流電力系統との電圧値および位相調整不要による制御系の簡素化
- (3) 電力系統事故時の負荷電力変動を直流配電内で一括補償可能 (個々の補償装置不要)

特に、電力変換器数の削減による高効率化および小型化のメリットが大きく、その上で電力補償方法や制御法の簡素化も挙げられる。以上のような利点から、我が国においても将来的な導入を見据えて、その有効性や詳細な運転方法を検討するためにモデル試験が実施されている<sup>(32)-(33)</sup>。

また、DCマイクログリッドの規模や電力容量に関する具体的な定義はないが、分散型電源という言葉に代表されるように太陽光発電などの電力供給元と住宅や工場、オフィスビ

ルなどの需要家が比較的近い位置にあり、かつ蓄電池などの蓄電デバイスを用いた電力平準化装置も一体化されたシステムと位置付けることができる。一方、本システムにおいて、従来の電力系統は複数ある電力供給元の一つとして捉えられているが、分散型電源と比べて高い電力供給能力を持ち、DCマイクログリッド内で電力不足が生じた際は、バックアップ電源となる非常に重要な役割を担うことになる。よって、DCマイクログリッドと電力系統を繋ぐインタフェースに用いられる電力変換器は様々な要求・条件を満たす必要がある。

以上をまとめると、太陽光発電を初めとする再生可能エネルギーの大量導入によって発生する電力系統の不安定化は、パワーエレクトロニクス技術を導入した電力変換器、電力平準化装置、補償装置を電力系統に組み込むとともにマイクログリッドという新しい系統システムを構築し、高度情報通信網を用いて統括協調制御することで解消される。さらに、元来、パワーエレクトロニクスの分野では、電力変換器に対する高効率化、小型化、低ノイズ、低コスト、高信頼性などの要求が常に存在し、それらの要求を同時に達成するために様々な研究開発が進められてきた<sup>(31), (34)-(36)</sup>。上記で述べた、電力系統に接続される電力変換器にも当然これらの要求が存在し、要求を満たすための技術開発は日進月歩である。

さらに、近年、電力変換器に高効率化、小型化、大容量化を達成する技術としてマルチレベル電力変換技術が注目されている<sup>(37)-(39)</sup>。電力変換器は電力を変換する過程で、変換器を構成している半導体スイッチング素子において必ず電力損失が発生する。また、一般的に、スイッチング素子の耐圧が高いものほど損失は大きく、かつ応答速度も遅くなるという特性がある。素子の応答速度は電圧や電流に含まれるリップルの増減に直結するため、低速度では、リップルの抑制に必要なコンデンサやインダクタなどの受動素子が大容量化、つまり大型化を招いてしまい、結果、システム全体の体積が増大する。マルチレベル電力変換技術は、変圧器やインダクタによる電圧の合成を用いずに複数の半導体スイッチング素子を用いて直流電圧を分割し、理想的な正弦波に近い階段状の波形を出力する技術のことを指す<sup>(38)-(39)</sup>。また、この技術を用いた電力変換器は一般的にマルチレベル変換器と呼称され、使用するスイッチング素子やコンデンサとスイッチング素子を1セットとしたモジュールの直列接続数もしくは並列接続数を増やすことで階段状に成形される出力電圧あるいは出力電流波形のレベル数が増加する。特に、電圧形のマルチレベル変換器では素子数もしくはモジュール数を増やすことでスイッチング素子1つに印加される電圧が低減される



ため低損失かつ高速な応答が可能なスイッチング素子を使用することができる。その結果、電力変換器の高効率化や大容量化を達成することができる。さらに、出力波形のレベル数が増えることで出力波形における 1 パルス当たりの電圧変動が小さく、かつ高速スイッチングによって、リップル成分が低減できるため受動素子の小容量、小型化が達成できる。現在、マルチレベル技術は系統連系装置として、STATCOM や UPS、太陽光発電のパワーコンディショナ、風力発電システムなどに応用されている<sup>(39)-(45)</sup>。

図 1.7 に主なマルチレベル変換器のトポロジーを示す<sup>(46)-(55)</sup>。

図 1.7(a) にダイオードクランプ (DCLMP) トポロジーの回路を示す。DCLMP はダイオードを用いてクランプされた直流中性点電位をスイッチング素子によって選択してマルチレベル電圧波形を出力する。DCLMP は、中性点クランプ (NPC) と表記されることもある<sup>(37)</sup>。しかし、他のトポロジーでも中性点をクランプするものもあることから区別のために DCLMP と表記している。DCLMP は、レベル数に比例して半導体スイッチング素子とダイオードの数が増加し、4 レベル以上では直流平滑コンデンサの分圧不均一が発生するため、直流平滑コンデンサの電圧バランス回路が別途必要となる<sup>(46)-(47)</sup>。

図 1.7(b) にフライングキャパシタ (FC) トポロジーの回路を示す。FC は、直流平滑コンデンサ電圧とフライングキャパシタ電圧の加減算によって階段状の電圧波形を出力する。FC では、スイッチングによってフライングキャパシタの電荷を充放電するため電圧バランス回路が不要であり、回路構成が単純であるため集積化が容易である<sup>(48)-(49)</sup>。一方で、外側に位置するフライングキャパシタほど充電電圧が高く、高耐圧仕様のものが必要となる。

図 1.7(c) にアクティブ中性点クランプ (ANPC) トポロジーの回路図を示す<sup>(50)</sup>。ANPC の動作は、FC トポロジーと 3 レベル電圧選択回路に分けて考えることができる。FC 側を Cell 1、3 レベル電圧選択回路側を Cell 2 とすると、ANPC は Cell 2 にて選択された正もしくは負の電位を Cell 1 のフライングキャパシタの電位と加算減算することで電圧を出力する。また、ANPC の特徴は、Cell によって素子耐圧とスイッチング周波数が異なることが挙げられる。Cell 1 の半導体スイッチは、 $n$  をレベル数とすると印加電圧は入力電圧の  $n-1$  分の 1 であり、キャリア周波数と同じ周波数でスイッチングできる。一方で、Cell 2 の半導体スイッチは、直流平滑コンデンサの電圧をクランプしているため、印加電圧は入力電圧の 2 分の 1 となる。しかし、Cell 2 の半導体スイッチは出力周波数と同じ周波数でスイッチン

グを行うため Cell 2 のスイッチング損失は Cell 1 に発生するスイッチング損失より十分小さくなるため高効率化を達成することができる。また、ANPC は、レベル数に比例して Cell 1 の FC トポロジーのレベル数と、Cell 2 の半導体スイッチの直列数が増加する。

図 1.7(d) にモジュラー型トポロジーの回路図を示す<sup>(51)-(55)</sup>。本トポロジーは、もともと定格電圧 15 kV、周波数  $16 \times (2/3)$  Hz の単相系統から定格電圧 25 kV、周波数 50 Hz へ変換する用途として R. Marquardt によって提案された<sup>(51)-(53)</sup>。その後、今日までに様々なアプリケーションへの応用が検討され、その回路方式、制御方法について研究が進められている<sup>(56)-(66)</sup>。本トポロジーの各アームは最小単位である Cell 回路を複数カスケード接続することで構成される。Cell には様々な回路構成が存在するが、ここでは代表的なチョッパ型 Cell と H-bridge 型 Cell を示す。他のトポロジーでは、半導体スイッチング素子と各種コンデンサの直列接続数を増加させることでレベル数の増加を達成するが、本トポロジーは接続する Cell 数を増加させることでレベル数を増大させる。また、Cell のカスケード接続によって回路を構成することからレベル数を変更したとしてもスイッチング素子同士あるいはコンデンサ同士の接続点を変更する必要がないためシンプルな回路構成であると言える。

以上のトポロジー中で、電力系統および DC マイクログリッド連系用マルチレベル変換器として、本論文ではモジュラー型を取り上げる。他のマルチレベル変換器トポロジーを比べてモジュラー型は以下の利点がある<sup>(67)-(68)</sup>。

- (1) Cell のカスケード接続によって高耐圧化を図るため、主回路の実装が容易
- (2) Cell に実装されるコンデンサ電圧をバランスさせるための外部回路が不要
- (3) 各 Cell で発生する電力損失が等しいため回路の熱設計が容易

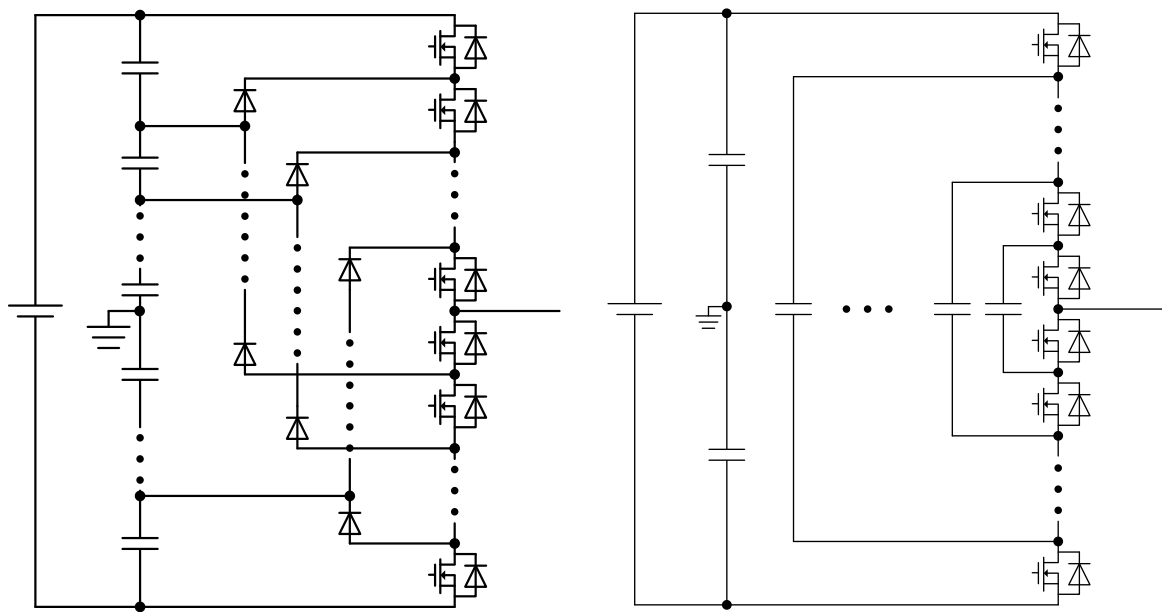
すでに述べたが、マルチレベル変換器は半導体スイッチング素子やコンデンサを多段に接続することで回路の高耐圧化を図ることができ、低耐圧デバイスの採用が可能となる。一方で、DCLMP に代表されるように耐圧の低い素子を使うほど回路を構成する素子数が増加することはもちろん、スイッチング素子、ダイオード、コンデンサを相互に接続する点も増加するため回路構成は複雑になる<sup>(67)</sup>。また、FC は回路の構成自体はシンプルであるため実装性が高いと言える。一方で、外側に位置するフライングキャパシタほど充電電圧が高くなるため高耐圧仕様のものが必要となる。系統連系用途では、フライングキャパシ

タにおいて低周波数で振動するリップル電圧が発生するため、そのリップル成分を抑制するだけの静電容量が必要になるが、大きな静電容量を持ち、かつ高耐圧仕様という非常に特殊なコンデンサが要求される。さらに、各フライングキャパシタで要求耐圧が異なるため全てのフライングキャパシタを共通部品で構成することが難しいといえる。この特徴は FC を回路に内包する ANPC にも共通している。この問題に対し、モジュラー型は Cell のカスケード接続で回路を構成しており、回路の高耐圧化を図るためには Cell の接続数を増加させるのみで、接続点を変更するような操作は必要ない。また、Cell に印加される電圧は全て等しいため FC におけるフライングキャパシタのように特殊かつ仕様の異なるコンデンサをそれぞれに用いる必要がなく、全 Cell に同じコンデンサを採用することができる。

さらに、DCLMP では、4 レベル以上では直流平滑コンデンサの分圧不均一が発生するため、直流平滑コンデンサの電圧バランス回路が別途必要となる。モジュラー型においても、各 Cell のコンデンサ電圧を均一化する制御は必要になるが、外部に電圧バランス回路を追加接続する必要はない<sup>(67)</sup>。

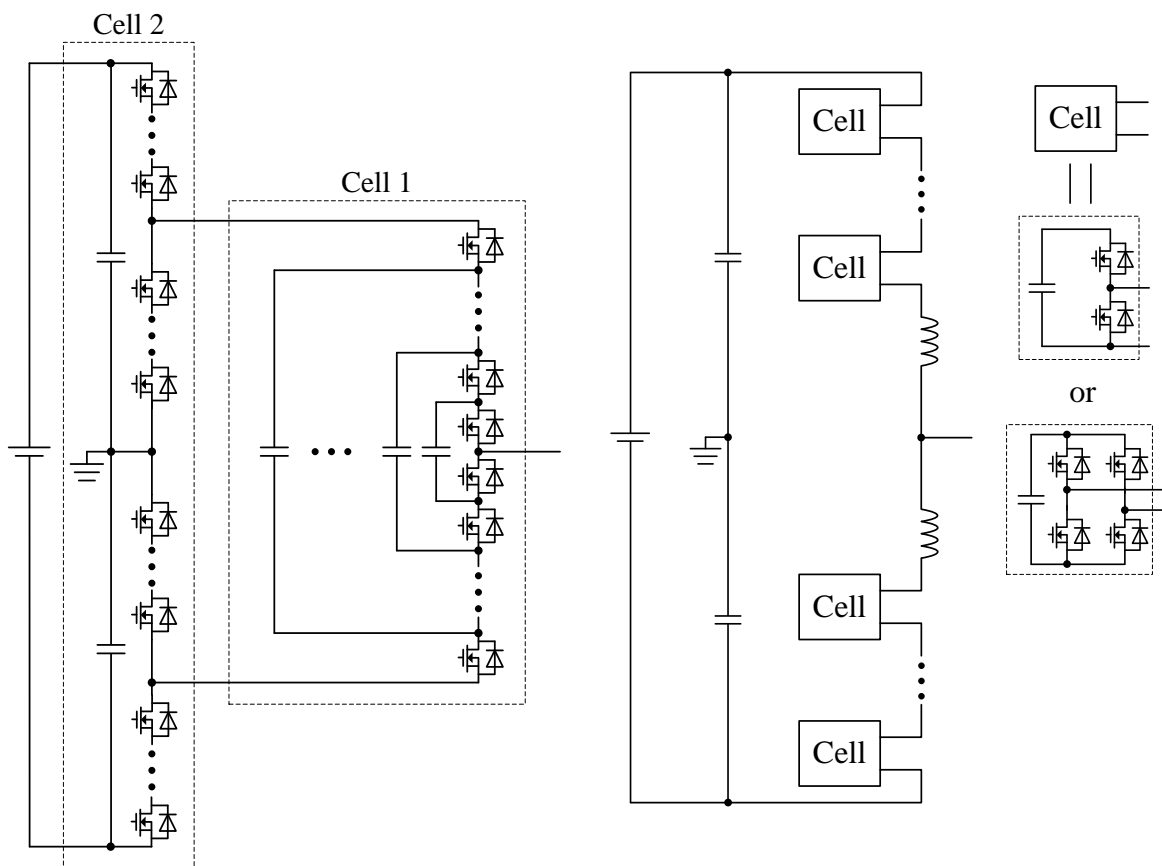
また、モジュラー型を除くマルチレベル変換器のトポロジーでは、各スイッチング素子およびダイオードに流れる電流は均一ではないため発生する損失が異なる。よって、全スイッチング素子において、電力損失を個別に導出した上でヒートシンクの選定や設置方法を検討する必要がある。一方で、モジュラー型では、Cell を流れる電流は共通であるため発生する電力損失が等しくなる。よって、ヒートシンクなどの冷却体を設計する際、回路全体について電力損失を考える必要はなく、Cell 単体に着目して熱設計を行えばよい。結果として、モジュラー型は他のトポロジーと比べて熱設計が容易であるといえる<sup>(68)</sup>。

以上の特徴をまとめると、電力系統 6.6kV 系に連系するような、高耐圧および大電力容量が要求される電力変換器を構成する上で、モジュラー型は他のトポロジーと比べて利点が多いと言える。事実、電力系統 6.6kV 系に連系することを目的とし、モジュラー型を採用した STATCOM や UPFC、蓄電池システムが数多く検討されている<sup>(62)-(63), (69)</sup>。以降、モジュラー型トポロジーを採用したマルチレベル変換器をモジュラーマルチレベル変換器 (Modular Multilevel Converter : MMC) と呼ぶ。



(a) ダイオードクランプ(DCLMP)

(b) フライングキャパシタ(FC)



(c) ANPC

(d) モジュラー型

図 1.7 主なマルチレベル変換器のトポロジー(46)-(55)

モジュラーマルチレベル変換器の系統連系電力変換器としての導入において、最も期待されているのが絶縁変圧器の削減、いわゆるトランスレス化である。従来の変圧器は電圧値の変換、電力系統と負荷の絶縁を始めとして様々な用途に使用されている<sup>(70)(71)</sup>。しかし、一般的に、変圧器は駆動周波数が低いほど大型化する傾向にあり、電力系統に用いられる変圧器は基本的に 50 Hz もしくは 60 Hz で駆動するため非常に大型なものになる。また、定格電圧や定格容量によって絶縁対策や使用巻線の大きさが変わるため、高耐圧かつ大容量という仕様も変圧器の体積を増加させる要因となる。この問題を解決するために、近年、モジュラーマルチレベル変換器が注目されている。既述したように、モジュラーマルチレベル変換器は高耐圧が要求されるアプリケーションに向いており、電力変換器であるため多様な設計法によって小型化を実現することも可能である。よって、従来の絶縁変圧器をモジュラーマルチレベル変換器に置き換えることで電力系統システムの小型化が期待できる。また、この手法に付随して **Solid State Transformer (SST)** という概念が注目されている<sup>(72)</sup>。SST の定義についても諸説あるが、概ね、電力変換器と高周波トランス (変圧器) を組み合わせ、従来の絶縁変圧器よりも小型および高性能を達成する回路方式と認識されている。システムの構成例としては、モジュラーマルチレベル変換器を電力系統 6.6kV 系に接続した上で交流電圧から低圧の直流へ変換し、低圧直流部に高周波トランスを内包した絶縁型電力変換器を採用したものがある<sup>(73)</sup>。ここで、高周波トランスを採用しているため広義ではトランスレスとは言えないが、従来の絶縁変圧器を使用しないという点でトランスレスと解釈することができる。SST では、電力変換器の採用によって系統システムの小型化を達成しつつ、同時に、高周波トランスによって電力系統と負荷間の絶縁も実現することができる。

さらに、モジュラーマルチレベル変換器は正弦波に近い階段状の電圧波形を出力することから電力系統への高調波電流の流出を抑制することができる。また、電流位相制御を同時に組み込むことで無効電力の調整も可能となる。よって、従来の受電設備に設けられていた無効電力調整用の進相コンデンサや高調波電流抑制用の直列リアクトル、受動素子によって構成される大型のフィルタも同時に削減することができる。結果として、絶縁変圧器の削減と合わせるとシステム的大幅な小型化が実現できる。特に、DC マイクログリッドのように、今後、大量に導入が進められるであろうシステムにモジュラーマルチレベル

変換器を導入し、受電設備の小型化、1台の電力変換器によって複数機能を達成する高性能化を実現することは電力系統全体の高効率化、安定化、高機能化や低コスト化など、様々な面に波及する可能性は大いにある。

図 1.8 に電力系統連系用モジュラーマルチレベル変換器に対する要求の特性要因図を示す。モジュラーマルチレベル変換器への要求としては、「電力インタフェースとしての小型化」、「負荷への電力供給継続」および「電力系統の安定化」に大別される。まず、電力系統と DC マイクログリッド間に適用するインタフェースとしての小型化には、主回路部と制御系の両方において小型化が求められる。また、負荷への安定的な電力供給を実現するためには、短周期の電圧低下を補償する瞬時電圧低下補償が求められ、停電などの長周期にわたる電圧低下には無停電電源補償が要求される。さらに、電力供給源が事故や故障によって電力を供給できなくなった場合、他の電源に切り替えて電力供給を継続させるため、多様な電源が接続できる機能も求められる。最後に、電力系統の安定化には周波数変動抑制、逆潮流による電圧上昇抑制、高調波抑制が必要不可欠となる。周波数変動の抑制には、電力源である再生可能エネルギーの出力自体を抑制することや、蓄電池やフライホイール、電気二重層キャパシタなどの蓄電デバイスによって余剰電力を吸収する方法が挙げられる。また、逆潮流による電圧上昇の抑制は、各配電網が要求する電力を適切に供給するパワーフロー制御や STATCOM によって進みや遅れの無効電力を注入する方法がある。さらに、高調波抑制には、力率改善技術によって基本周波数成分（系統周波数成分）のみを制御し、高調波となる他の周波数成分を抑制する方法や、発生した高調波電流を検出し、その成分とは逆相の電流を出力して高調波を打ち消すアクティブフィルタ技術が挙げられる。

すでに述べたが、モジュラーマルチレベル変換器の採用によって従来の絶縁変圧器を除去するトランスレス化、発生する高調波成分が非常に小さいという特長を生かした受動フィルタの小容量化あるいは削減によって電力変換システムを小型化することができる。この点を前提にすれば、負荷への電力供給継続および電力系統の安定化においても小型化、高パワー密度化が当然のように求められる。モジュラーマルチレベル変換器の高パワー密度化には、先述したように電力変換回路そのものと制御回路の両方を小型化する必要がある。まず、回路自体の小型化について、モジュラーマルチレベル変換器は Cell の直列接続段数によってマルチレベル化を図るため、その接続段数によって回路の性能が大きく変わ

る。例えば、Cell 段数が大きい場合は、Cell 単体が負担する電圧が小さくなるため低損失特性を持った低耐圧スイッチング素子が採用でき、ヒートシンク単体の体積削減が可能となる。また、コンデンサも同様に充電電圧が低くなるため小型の低耐圧コンデンサが採用できる。さらに、インダクタについては、Cell 段数を大きくすることでリップル電流が低減できることから、規定値を満たす上で要求されるインダクタンスが小さくなるため小型化が可能となる。ただし、Cell 段数が大きくなることは Cell の総数が増加するためヒートシンクやコンデンサの合計体積が必ずしも小さくなるとは言い切れない。また、主回路を電力系統 6.6 kV 系に接続することを想定すると、絶縁対策によって規定の空間および沿面距離を空ける必要があり、この対策によってパワー密度が低下してしまうことは不可避である。しかし、Cell 回路やインダクタが小型になることでシステム総体積に対して回路部が占める割合が小さくなるため、システムの小型化に十分寄与できると考えられる。さらに、各要素が小さくなることでシステムの総体積を削減する構造や部品配置も検討することができるようになり、結果として、構造関係に費やされていたコストの低減も期待できる。以上より、本論文では、小型化によるコスト低減、回路素子を小型化してもパフォーマンスを低下させることなく、系統連系電力変換器として多機能を同時実現するという事も将来的な目標としている。よって、単に「小型化」ではなく、ある目標を達成するために小型化するという意味で「ダウンサイジング」という用語を使用する。

次に、モジュラーマルチレベル変換器では、Cell 段数が増えることでスイッチング素子数および電圧値を取得すべきコンデンサも増えることからゲート駆動信号線や電圧検出線は膨大な数が必要となる。その結果、中央で制御を行うコントローラには全ゲート駆動信号を出力するポートと検出信号を入力するポートが必要となり、インタフェースが大規模かつ巨大化する可能性がある。また、実際の配線経路や取り付けスペースを考慮した場合、信号線数の多さは物理的にも大きな空間を占有することが考えられる。さらに、単に小型化するという点では、ユーザ側でのコントローラの独自開発や特殊小型品の採用によって達成が可能であることも考えられるが、コントローラ開発におけるコスト増や限界が生じる懸念がある。ここで、重要となるのは Cell 段数が増えた場合においても、コントローラ構成の大規模化を抑制しつつ、汎用回路部品を用いて容易にコントローラを構築することができるかという点である。よって、要求の特性図にもあるように、単に「コントローラ

の小型化」ではなく、容易に構築可能であるという意味も含めて「コントローラの簡素化」という項目を挙げている。

以上から、モジュラーマルチレベル変換器を電力系統連系用のインタフェースとして用い、電力システムの高パワー密度化を達成するためには主回路と制御系の両方に着目し、「コントローラの簡素化」および「主回路部のダウンサイジング」を検討する必要がある。

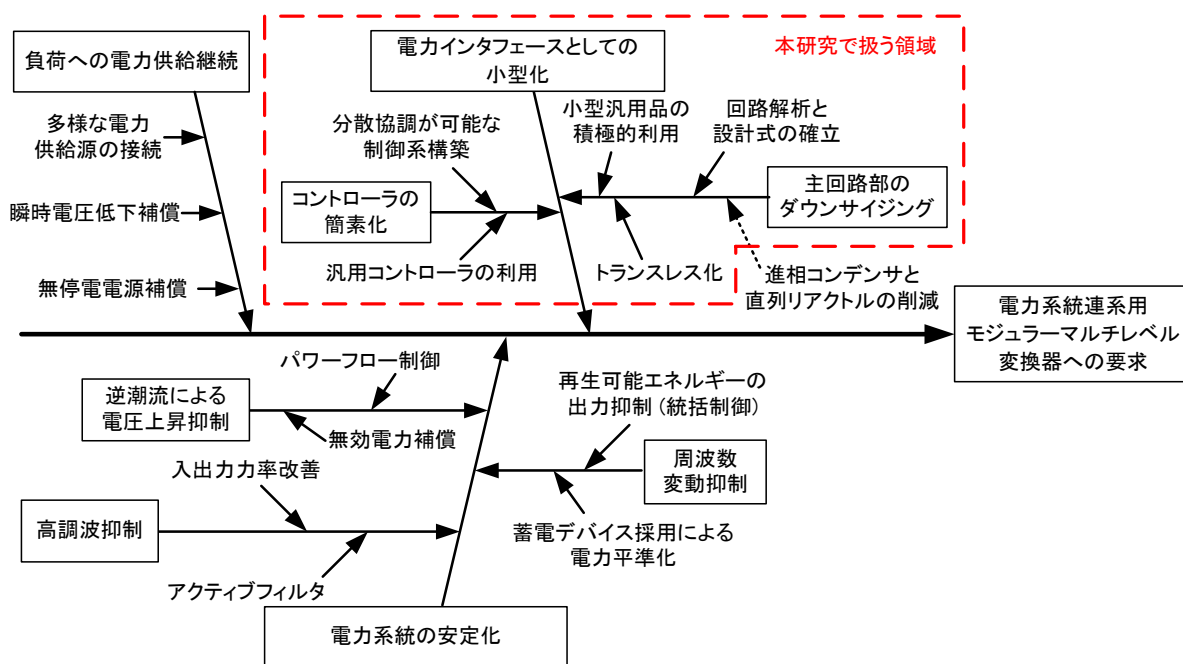


図 1.8 電力系統連系用モジュラーマルチレベル変換器に対する要求の特性要因図



## 1.2 研究目的

本研究では、モジュラーマルチレベル変換器を電力系統連系用のインタフェースとして採用し、電力系統システムの高パワー密度化を達成するため、主回路部のダウンサイジングとコントローラの簡素化を目指す。両方を実現するため、コントローラの簡素化に適した制御系を構築するとともに各回路コンポーネントの体積削減を達成する上で満たすべき条件の導出および高パワー密度化を実現する設計指針を確立する。まず、従来の集中型コントローラおよびその基となる制御法では大規模なインタフェースや膨大な数の信号線が必要となり、コントローラの大規模化および巨大化を招いていた。これに対し、本論文では、コントローラの簡素化を実現する手法として分散コントローラ方式に着目し、本方式導入に適した制御法を提案するとともに具体的なコントローラの構成も示す。また、主回路部のダウンサイジングでは、回路解析によって各コンポーネント設計におけるワーストケース（リップル成分や電力損失が最大となる条件や動作状態）を明らかにした上で Cell 段数を初めとする回路パラメータと各回路コンポーネント体積との関係性を導出する。さらに、それぞれの体積評価から小型化に必要な条件を明確化する。最後に、導出された条件を踏まえた上で最終的な総合体積を最小にする設計指針を導き出す。

## 1.3 論文概要

図 1.9 に本論文の概要を示す。本論文は 7 章から構成されており、各章の内容は以下の通りである。

第 1 章では、本論文の研究背景として、低炭素社会を実現することを目的とした再生可能エネルギーによる発電の積極的導入や電力系統の高効率化を実現する DC マイクログリッドの概要と開発状況について述べた。その中で、電力系統 6.6kV 系に連系される電力システムの小型化、高効率化、高性能化などを実現するためにマルチレベル変換器の採用が適当であること、特にモジュラーマルチレベル変換器の採用が最適である理由を記載した。モジュラーマルチレベル変換器の高パワー密度化を実現するためには、回路部品の小型化はもちろん、コントローラの構成についても検討する必要があることを述べた。以上を受け、本論文では、変換器の高パワー密度化に向けたコントローラの構成についての検討を「コントローラの簡素化」、回路部品の小型化を「回路コンポーネントのダウンサイジング」と定義し、本研究の目的について述べた。

第 2 章では、これまで提案されてきたモジュラーマルチレベル変換器の制御方式と設計法について記述し、コントローラの簡素化および回路コンポーネントのダウンサイジングを実現する上で課題となる事項、解決すべき問題点を整理する。同時に、従来方式の特徴を分析し、上記で述べた両方の要求を達成するために参考とすべき指針や考え方、応用が可能な手法をピックアップする。これら過去に提案された指針や手法の調査を経ることによって本論文で提案するコントローラ構築法および回路設計法の具体化を図るとともに提案手法のブラッシュアップを行う。

第 3 章では、第 2 章で明らかとなった従来法の課題、参考にすべき指針や手法を踏まえてコントローラの簡素化と回路コンポーネントのダウンサイジングを同時に実現する手法として分散協調設計を提案する。また、両者を同時に実現するためのアプローチおよび考慮すべき事項の要点をまとめる。さらに、従来法と提案法である分散協調設計の比較を行い、コントローラの簡素化と回路コンポーネントのダウンサイジングを実現する上での特長についても記す。最後に、モジュラーマルチレベル変換器の高パワー密度化における本論文の位置づけを示す。

第 4 章から第 6 章では、第 3 章で提案する分散協調設計について、具体的な制御方式を

提案し、その特徴と分散コントローラの構築について記載する。また、回路コンポーネントのダウンサイジングに向け、各コンポーネントの設計に必要な理論式を導出し、実験によって各理論式の妥当性、有用性を実証する。さらに、導出した理論式を用いて各回路パラメータとコンポーネント体積の関係性を導出し、体積評価の結果からダウンサイジングに必要な条件を導出する。

第4章では、分散コントローラの構築に向け、分散協調設計の概念に基づいた制御方式の構成について述べる。提案する制御方式は単相力率改善コンバータの制御系をベースにしており、アームごとに制御系を有している。また、それらを協調動作することでモジュラーマルチレベル変換器全体を制御する方式となっている。さらに、提案する分散コントローラの構成についても触れ、提案する制御方式が分散コントローラと親和性が高い理由について述べる。提案制御方式については電力系統 200 V 系にて構成したミニモデルを用いた実験にて、その実用性を検証する。

第5章では、分散協調設計が提案する回路コンポーネントのダウンサイジングに向け、回路パラメータの設計に必要な理論式を導出する。特に、Cell 回路に実装されるコンデンサには電解コンデンサの適用を想定し、リップル電圧式に加えてコンデンサの寿命設計を可能とするためにリップル電流式も導出する。また、ヒートシンク設計では、半導体スイッチング素子における導通損失とスイッチング損失の理論式を、アームインダクタ設計では、インダクタに流れるリップル電流の理論式をそれぞれ導き出す。さらに、ミニモデルを用いた実験によって各理論式の妥当性を確認した後、実験を通して得られた結果から 6.6kV フルモデルを構築する際の設計において注意すべき点等を考察する。

第6章では、分散協調設計による回路コンポーネントのダウンサイジングを達成するために各コンポーネントの設計指針および満たすべき条件を明確化する。まず、コンデンサについては、市販の電解コンデンサをデータベース化し、そこからリップル電流と耐圧およびコンデンサ体積の関係を明らかにする。その後、モジュラーマルチレベル変換器の出力直流電圧を軸にして電解コンデンサの体積変動を評価し、コンデンサ設計において考慮すべき条件を導く。また、ヒートシンクとアームインダクタはキャリア周波数および Cell 段数を軸にしてトレードオフの関係があるため、Pareto Front Optimization を用いて効率とパワー密度を評価し、そこから両者の合計体積が最小となる点を明らかにする。さらに、電

---

解コンデンサと同様に出力直流電圧を変化させて体積を評価することでヒートシンクおよびアームインダクタの体積を削減するために必要な条件を導出する。以上の条件をまとめたものを分散協調設計の設計指針と位置付けるとともに、回路コンポーネントのダウンサイジングを実現する設計フローチャートも提示する。

第7章では、本論文の有用性と各章で提案した手法の総括を述べ、今後の課題についてまとめる。

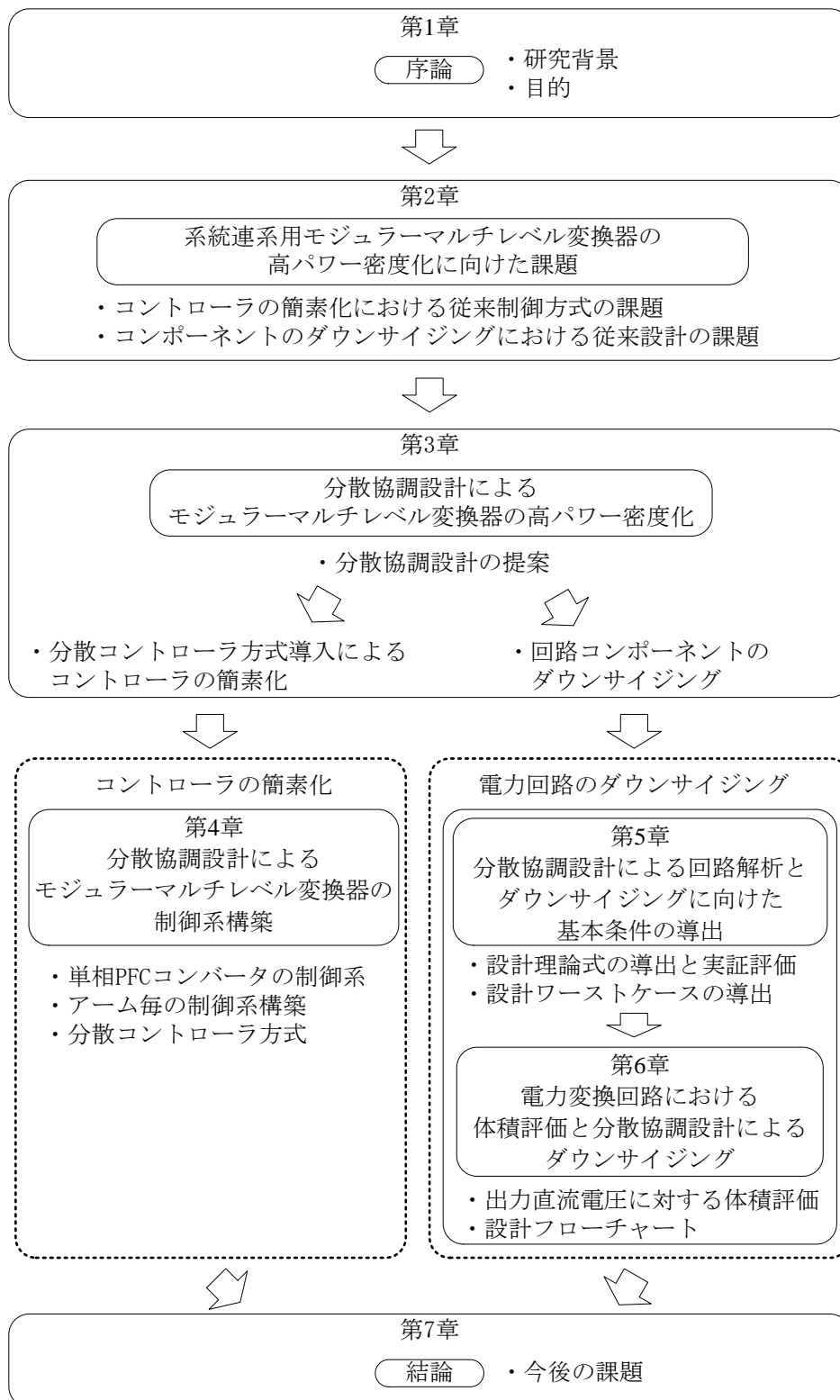


図 1.9 論文概要

## 参考文献

- (1) 経済産業省・資源エネルギー庁：「エネルギー白書 2015」，  
<http://www.enecho.meti.go.jp/about/whitepaper/2016pdf/> (2016)
- (2) 環境省：「京都議定書」，[http://www.env.go.jp/earth/ondanka/mechanism/kpeng\\_j.pdf](http://www.env.go.jp/earth/ondanka/mechanism/kpeng_j.pdf), (1997)
- (3) 首相官邸ホームページ：「京都議定書目標達成計画の進捗状況」，  
<http://www.kantei.go.jp/jp/singi/ondanka/kaisai/dai28/siryu.pdf>, (2014)
- (4) William E. Newell: “Power Electronics --- Emerging from Limbo”, in Proc. IEEE Power Electronics Specialists Conference, pp. 6-12 (1973)
- (5) 電気学会 半導体電力変換システム調査専門委員会編：「パワーエレクトロニクス回路」，オーム社, (2000)
- (6) 河村：「現代パワーエレクトロニクス」，数理工学社, (2005)
- (7) 電気学会 半導体電力変換方式調査専門委員会編：「半導体電力変換回路」，オーム社, (1987)
- (8) 高田, マジウムダール：「パワーモジュールの発展と動向 (I) - パワーデバイス発展の歴史 -」，電学誌, Vol. 129, No. 12, pp. 817-820, (2009)
- (9) 高田, マジウムダール：「パワーモジュールの発展と動向 (II) - パワーモジュールへの発展 -」，電学誌, Vol. 130, No. 1, pp. 32-36, (2010)
- (10) 宮入：「パワエレクトロニクスとその動向」，電学誌, Vol. 91, No. 10, pp. 1751-1758, (1971)
- (11) 松井：「DSP のモータ制御への応用」，電学誌, Vol. 111, No. 12, pp.975, (1991)
- (12) 斎藤, 江原：「パワーエレクトロニクスの技術動向と今後の展望」，東芝レビュー, Vol. 57, No. 8, pp. 8-11, (2002)
- (13) 大森, 弘田：「パワーエレクトロニクスで変わる家電製品」，電学論 D, Vol. 119, No. 2, pp. 127-132, (1999)
- (14) 国立研究開発法人 新エネルギー・産業技術総合開発機構：「NEDO 再生可能エネルギー

- ギー技術白書 第2版」, [http://www.nedo.go.jp/library/ne\\_hakusyo\\_index.html](http://www.nedo.go.jp/library/ne_hakusyo_index.html), (2013)
- (15) 経済産業省・資源エネルギー庁: 「主要国における再生可能エネルギーの導入促進施策等について」, <http://www.meti.go.jp/committee/materials2/downloadfiles/g90213d07j.pdf>, (2009)
- (16) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「革新的太陽光発電技術研究開発 (2008 年度～2014 年度 7 年間) 事後評価説明資料 (公開)」, <http://www.nedo.go.jp/content/100769601.pdf>, (2015)
- (17) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「focus NEDO 2012. No. 44 [特集] メガソーラ導入の手引き ～最新動向と普及への取り組み～」, <http://www.nedo.go.jp/content/100493361.pdf>, (2012)
- (18) 経済産業省・資源エネルギー庁: 「低炭素社会実現のための次世代送配電ネットワークの構築に向けて ～次世代送配電ネットワーク研究会 報告書～」, [http://www.enecho.meti.go.jp/committee/council/electric\\_power\\_industry\\_subcommittee/001\\_038/pdf/038\\_009.pdf](http://www.enecho.meti.go.jp/committee/council/electric_power_industry_subcommittee/001_038/pdf/038_009.pdf), (2010)
- (19) 玉井, 山本: 「電力変換技術の電力システムへの応用」, 電学論 D, Vol. 121, No. 3, pp. 296-301 (2001)
- (20) 横田, 小林, 荒井: 「今後の電力系統とパワーエレクトロニクス」, 東芝レビュー, Vol. 55, No. 8, pp. 2-7 (2000)
- (21) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「新エネルギー等地域集中導入技術 ガイドブック」, <http://www.nedo.go.jp/content/100083461.pdf>, (2008)
- (22) 高野: 「自然エネルギー発電のための電力貯蔵技術」, 電気学会誌, Vol. 127, No. 10, pp. 668-671 (2007)
- (23) 富士電機株式会社ホームページ: 「無停電電源装置 (UPS) 大規模設備向け」, [http://www.fujielectric.co.jp/products/power\\_supply/ups/large/](http://www.fujielectric.co.jp/products/power_supply/ups/large/)
- (24) 小林, ナディア, 井上, 赤木: 「320V, 12F 電気二重層キャパシタと双方向絶縁形 DC-DC コンバータを併用した電力貯蔵装置」, 電学論 D, Vol. 129, No. 2, pp. 214-221 (2009)
- (25) 伊東, 田中, 松尾, 山田: 「複数台並列運転を想定した小型・汎用フライホイール電力平準化システムの実機検証」, 電学論 D, Vol. 134, No. 1, pp. 19-26 (2013)

- 
- (26) 原田, 鮫島, 田村: 「世界最大級・日本最大 STATCOM (静止形無効電力補償装置) - 中部電力・東信変電所-」, 電気学会誌, Vol. 134, No. 5, pp. 263-266 (2014)
- (27) 日立ホームページ: 「STATCOM (無効電力補償装置)」, [http://www.hitachi.co.jp/products/infrastructure/product\\_solution/energy/smartgrid/power\\_electronics/statcom.html](http://www.hitachi.co.jp/products/infrastructure/product_solution/energy/smartgrid/power_electronics/statcom.html)
- (28) L. Gyugyi, C. D. Schauder, S. L. Williams, T. R. Rietman, D. R. Torgerson, A. Edris: “The Unified Power Flow Controller A New Approach to Power Transmission Control”, IEEE Trans. on Power Delivery, Vol. 10, No. 2, pp. 1085-1097 (1995)
- (29) 山田, 竹下, 國井, 上田: 「UPFC を用いた循環電流補償と無効電流抑制によるループ配電系統の線路損失最小化制御」, 電学論 D, Vol. 133, No. 1, pp. 29-36 (2013)
- (30) 綾井, 久田, 柴田, 三好, 岩崎, 北山: 「直流マイクログリッドシステム」, 住友電工テクニカルレビュー, 7月号, No. 181, pp. 124-128 (2012)
- (31) H. Kakigano, Y. Miura, and T. Ise: “Low-Voltage Bipolar-Type DC Microgrid for Super High Quality Distribution” , IEEE Trans. on Power Electronics, Vol. 25, No. 12, pp. 3066-3075, (2010)
- (32) 秋田県: 「第2期秋田県新エネルギー産業戦略」, [https://www.pref.akita.lg.jp/uploads/public/archive\\_0000010638\\_00/2\\_senryaku.pdf](https://www.pref.akita.lg.jp/uploads/public/archive_0000010638_00/2_senryaku.pdf), (2016)
- (33) 国立研究開発法人 新エネルギー・産業技術総合開発機構: 「エネルギー問題解決に挑む「品質別電力供給システム実証研究」「直流には直流」で、省エネを実現 電力の安定供給もおまかせ! 株式会社 NTT ファシリティーズ」, [http://www.nedo.go.jp/hyoukabu/articles/201208ntt\\_f/pdf/ntt\\_f.pdf](http://www.nedo.go.jp/hyoukabu/articles/201208ntt_f/pdf/ntt_f.pdf), (2012)
- (34) M. Tabari, and A. Yazdani: “Stability of a dc Distribution System for Power System Integration of Plug-In Hybrid Electric Vehicles”, IEEE Trans. on Smart Grid, Vol. 5, No. 5, pp. 2564-2573, (2014)
- (35) D. Salomonsson, L. Söder, A. Sannino: “An Adaptive Control System for a DC Microgrid for Data Centers”, IEEE Trans. on Industry Applications, Vol. 44, No. 6, pp. 1910-1917, (2008)
- (36) D. Salomonsson, L. Söder, A. Sannino: “Protection of Low-Voltage DC Microgrids”, IEEE Trans. on Power Delivery, Vol. 24, No. 3, pp. 1045-1053, (2010)



- 
- (37) A. Nabae, I. Takahashi, H. Akagi: "A new neutral-point-clamped PWM inverter", IEEE Trans. on Industry Applications, Vol. IA-17, No. 5, pp. 518-523, (1981)
- (38) F. Z. Peng: "A Generalized Multilevel Inverter Topology with Self Voltage Balancing", IEEE Trans. on Industry Applications, Vol. 37, No. 2, pp. 2024-2031, (2001)
- (39) J. Rodriguez, J-S, Lai, F. Z. Peng: "Multilevel Inverters: A Survey of Topologies, Controls, and Applications", IEEE Trans. on In Industrial Electronics, Vol. 49, No. 4, pp. 724-738, (2002)
- (40) M. Winkelnkemper, F. Wildner, P. K. Steimer: "6MVA Five-Level Hybrid Converter for Windpower", in Conf. Rec. Power Electronics Specialists Conference 2008 (PESC 2008), pp. 4532-4538, (2008)
- (41) J. Li, S. Bhattacharya, S. Lukic, A. Q. Huang: "A New Nine-Level Active NPC (ANPC) Converter for Grid Connection of Large Wind Turbines for Distributed Generation", IEEE Trans. on Power Electronics, Vol. 26, No. 3, pp. 961-972, (2011)
- (42) T. Fujii, H. Chisyaki, H. Teramoto, T. Sato, Y. Matsushita, Y. Shinki, S. Funahashi, N. Morishita: "Coordinated voltage control and continuous operation of the 80MVA STATCOM under commercial operation", in Conf. Rec. Power Conversion Conference 2007 (PCC 2007), pp. 969-974, (2007)
- (43) L. Ma, T. Kerekes, R. Teodorescu, X. Jin, D. Floricau, M. Liserre: "The High Efficiency Transformer-less PV Inverter Topologies Derived From NPC Topology", in Conf. Rec. European Conference on Power Electronics and Applications 2009 (EPE 2009), pp. 1-10, (2009)
- (44) H. Uemura, F. Krismer, J. W. Koler: "Comparative Evaluation of T-type Topologies Comprising Standard and Reverse-Brooking IGBTs", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2013 (ECCE 2013), pp. 1288-1295, (2013)
- (45) L. Ma, T. Kerekes, R. Teodorescu, X. Jin, M. Liserre, P. Rodrigues: "The PWM Strategies of Grid-connected Distributed Generation Active NPC Inverters", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2009 (ECCE 2009), pp. 920-927, (2009)
- (46) F. Z. Peng, J. S. Lai, J. McKeever, J. VanCoevering: "A Multilevel Voltage-Source Converter System with Balanced DC Voltage", in Conf. Rec. Power Electronics Specialists Conference

- 
- 1995 (PESC 1995), pp. 1144-1150, (1995)
- (47) N. Hatti, Y. Kondo, H. Akagi: “Five-Level Diode-Clamped PWM Converters Connected Back-to-Back for Motor Drives,” *IEEE Trans. on Industrial Applications*, Vol. 44, No. 4, pp. 1268–1276, (2008)
- (48) K. D. T. Ngo, R. Webeter: “Steady-state analysis and design of a switched-capacitor DC-DC converter”, in *Conf. Rec. Power Electronics Specialists Conference 1992 (PESC 1992)*, pp. 378-385, (1992)
- (49) 小原, 釜我, 伊藤, 佐藤: 「フライングキャパシタマルチレベル変換器におけるキャパシタ選定指針に関する検討」, *電学論 D*, Vol. 131, No 12, pp.1393-1400, (2011)
- (50) P. Barbosa, P. Steimer, J. Steinke, L. Meysenc, M. Winkelkeper, N. Celanovic: “Active Neutral-point-Clamped Multilevel Converter”, in *Conf. Rec. Power Electronics Specialists Conference 2005 (PESC 2005)*, pp. 2296 – 2301, (2005)
- (51) R. Marquardt, A. Lesnicar: “A new modular voltage source inverter topology”, in *Conf. Rec. European Conference on Power Electronics and Applications 2003 (EPE 2003)*, pp. 1-10, (2003)
- (52) M. Glinka, R. Marquardt: “A new single-phase AC/AC-multilevel converter for traction vehicles operating on ac line voltage,” in *Conf. Rec. European Conference on Power Electronics and Applications 2003 (EPE 2003)*, pp. 1-10, (2003)
- (53) M. Glinka, R. Marquardt: “A new AC/AC-multilevel converter family applied to a single-phase converter”, in *Conf. Rec. International Conference on Power Electronics and Drive Systems 2003 (PEDS 2003)*, Vol. 1, pp. 16-23 (2003)
- (54) M. Glinka: “Prototype of multiphase modular-multilevel-converter with 2MW power rating and 17-level-output-voltage”, in *Conf. Rec. Power Electronics Specialists Conference 2004 (PESC 2004)*, pp. 2572–2576, (2004)
- (55) M. Glinka, R. Marquardt: “A New AC/AC Multilevel Converter family”, *IEEE Trans. on Industrial Electronics*, Vol. 52, No. 3, pp. 662-669 (2005)
- (56) S. Tamada, Y. Nakazawa, S. Irokawa: “A Proposal of Modular Multilevel Converter Using a Three-winding Transformer”, *IEEJ Journal of Industry Applications*, Vol. 4, No. 5, pp. 611-618,

- 
- (2015)
- (57) G. J. Kish, P. W. Lehn: “A Comparison of DC/AC and DC/DC Modular Multilevel Energy Conversion Processes”, *IEEJ Journal of Industry Applications*, Vol. 4, No. 4, pp. 370-379, (2015)
- (58) L. Popova, K. Ma, F. Blaabjerg, J. Pyrhonen: “Device Loading of a Modular Multilevel Converter in Wind Power”, *IEEJ Journal of Industry Applications*, Vol. 4, No. 4, pp. 380-386, (2015)
- (59) A. Nami, J. Liang, F. Dijkhuizen, G. D. Demetriades: “Modular Multilevel Converters for HVDC Applications: Review on Converter Cells and Functionalities”, *IEEE Trans. on Power Electronics*, Vol. 30, No. 1, pp. 18-36, (2014)
- (60) Y. Okazaki, W. Kawamura, M. Hagiwara, H. Akagi, T. Ishida, M. Tsukakoshi, R. Nakamura: “Experimental Comparisons Between Modular Multilevel DSCC Inverters and TSBC Converters for Medium-Voltage Motor Drives”, *IEEE Trans. on Power Electronics*, Vol. 32, No. 3, pp. 1805-1817, (2017)
- (61) W. Kawamura, M. Hagiwara, H. Akagi: “Control and Experiment of a Modular Multilevel Cascade Converter Based on Triple-Star Bridge Cells”, *IEEE Trans. on Power Electronics*, Vol. 50, No. 5, pp. 3536-3548, (2014)
- (62) 金, 今野, 川上, 大田, 赤木: 「電池電力貯蔵装置用 500kW モジュラー・マルチレベル・カスケード変換器の開発」, 平成 25 年電気学会産業応用部門大会 (JIASC 2013), 論文集 No. 1-67, pp. I-293 – I-296 (2013)
- (63) H-C Chen, P-H Wu, C-T. Lee, C-W Wang, C-H, Yang, and P-T. Cheng, “Zero-Sequence Voltage Injection for DC Capacitor Voltage Balancing Control of the Star-Connected Cascaded H-Bridge PWM Converter Under Unbalanced Grid”, *IEEE Trans. on Industry Applications*, Vol. 51, No. 6, pp. 4584-4594, (2015)
- (64) J. Qin, M. Saeedifard: “Predictive Control of a Modular Multilevel Converter for a Back-to-Back HVDC System”, *IEEE Trans. on Power Delivery*, Vol. 27, No. 3, pp. 1538-1547 (2012)
- (65) S. Rivera, S. Kouro, B. Wu, J. I. Leon, J. Rodríguez, L. G. Franquelo: “Cascaded H-Bridge Multilevel Converter Multistring Topology for Large Scale Photovoltaic Systems”, in *Conf. Rec.*

- 
- IEEE International Symposium on Industrial Electronics 2011 (ISIE 2011), pp. 1837-1844, (2011)
- (66) X. Yuan: “A Set of Multilevel Modular Medium-Voltage High Power Converters for 10-MW Wind Turbines”, IEEE Trans. on Sustainable Energy, Vol. 5, No. 2, pp. 524-534 (2014)
- (67) M. Hagiwara, H. Akagi: “Control and Experiment of Pulsewidth-Modulated Modular Multilevel Converters,” IEEE Trans. on Power Electronics, Vol. 24, No. 7, pp. 1737-1746, (2009)
- (68) E. Behrouzian, M. Bongiorno, and H. Z. De La Parra, “An overview of multilevel converter topologies for grid connected applications,” in Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013), no. DS1b, pp. 1-10, (2013)
- (69) F. Z. Peng, Y. Liu, S. Yang, S. Zhang, D. Gunasekaran, U. Karki: “Transformer-Less Unified Power-Flow Controller Using the Cascade Multilevel Inverter,” IEEE Trans. on Power Electronics, Vol. 31, No. 8, pp. 5461-5472, (2016)
- (70) 野中: 「電気機器 [II]」, 森北出版, (1973)
- (71) 桜木: 「超高压負荷時電圧および位相調整器」, 日立評論, Vol. 42, No. 12, pp. 23-27, (1960)
- (72) J. E. Huber, J. W. Kolar: “Optimum Number of Cascaded Cells for High-Power Medium-Voltage Multilevel Converters”, in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2013 (ECCE 2013), pp. 359-366, (2013)
- (73) T. Nakanishi, J. Itoh: “Control Strategy for Modular Multilevel Converter based on Single-phase Power Factor Correction Converter”, IEEEJ Journal of Industry Applications, Vol. 6, No. 1, pp. 46-57, (2017)

## 第2章

# 系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題

### 2.1 緒論

第1章において、モジュラーマルチレベル変換器は他のマルチレベル回路トポロジーと比べ、中電圧や高電圧系統に接続するために回路を高圧化させた場合においても構成がシンプルであり、従来の大型絶縁変圧器を削減（トランスレス化）が実現できることから電力系統に関連する設備の小型化が可能であることを説明した<sup>(1)</sup>。また、多段に接続されたコンデンサの電圧不平衡を解消するための外部付属回路が不要であることも利点であり、これらの特長を背景に高圧アプリケーションへの応用が盛んに研究されている<sup>(2)-(5)</sup>。これまでの提案されているアプリケーションとしては、無効電力補償を行う STATCOM (STATIC synchronous COMPensator) やバッテリー電力貯蔵装置などの電力補償装置から、大規模太陽光発電システム、大容量風力発電システムなどの系統連系インタフェースなどがある<sup>(6)-(9)</sup>。また、次世代の大規模送電システムである高圧直流送電 HVDC (High Voltage Direct Current) にもその応用が検討されている<sup>(10)</sup>。系統連系以外の用途では、高圧大容量モータドライブシステムへの応用が期待されており、研究が進められている<sup>(11)-(14)</sup>。

前章で述べたように、本論文では、将来的に導入が期待されている DC マイクログリッドと電力系統間を接続する系統連系インタフェースとしてモジュラーマルチレベル変換器を採用し、システムの高パワー密度化を目指している。また、モジュラーマルチレベル変

換器の高パワー密度化には、コントローラと主回路部の両方を小型化する必要がある。モジュラーマルチレベル変換器の特徴は、最小単位である Cell を直列多段接続することでシステムの高耐圧化および高調波電流抑制、高効率化などの高機能化を図ることができる点である。しかし、動作の原理上、各 Cell に実装されるコンデンサの電圧を検出する必要があるため全 Cell からコントローラへ検出信号を送信する必要がある。さらに、コントローラから各 Cell へはスイッチング素子を駆動するためのゲート信号を送信しなければならない。結果的に信号線数が膨大になる。信号線数の増加は配線経路やコントローラとの接続スペース確保だけでなく、信号線へのノイズ対策も必要となるため物理的に空間を占有してしまう。その結果、中央コントローラにおけるインタフェース自体の大規模化、巨大化を招いてしまう。また、膨大な数の信号を入出力でき、かつ高速な演算処理機能を有したコントローラが必要となるため汎用のマイコンを採用することは難しい。よって、大量の信号線が接続可能なコントローラを独自で開発しなければならない。これらの問題を解決する手法としてコントローラを各所に分けて構築し、かつコントローラ間を光通信方式で接続し、協調動作を実現する分散コントローラ方式がある。本方式によって信号線数が低減できると、配置スペースの削減が可能になるだけでなく、インタフェースの小規模化も実現できる。また、コントローラの分割によって演算処理が分担できることから汎用マイコンが使用でき、コントローラ間の信号送受信に光通信を採用することでノイズ対策も軽減できる。これらは、コントローラの小型化だけでなく、構成も簡単になることから、いわゆる「コントローラの簡素化」が実現できるようになる。一方、分散コントローラを構築するためには制御回路を分割することが前提となるが、本方式導入にあたっての課題は明らかにされておらず、本方式を見据えた制御系の構成および制御方式についてもこれまで提案されていない。

また、モジュラーマルチレベル変換器の高パワー密度化を実現するためには回路コンポーネントのダウンサイジングも求められる。モジュラーマルチレベル変換器では、Cell 直列接続段数を増加させることで低損失特性を持つ低圧スイッチング素子が利用できることから Cell 単体に適用されるヒートシンクの体積を削減することができる。また、Cell 単体が分担する電圧も低くなることからコンデンサも低圧仕様のもので実装できるようになる。さらに、アームに取り付けるインダクタをリップル電流に基づいて設計する場合、Cell 段数

の増加と高速スイッチング可能な低圧半導体素子の採用によって低リップル電流化が実現でき、アームインダクタ体積の削減も可能となる。しかし、段数増加に伴う回路部品点数増加によって総合体積が大きくなる可能性もある。以上より、Cell 段数が総合体積に大きく影響することがわかる。また、Cell 段数の他にも入出力電圧や定格電力などの回路パラメータがどのように回路体積に影響するかという点については評価されていない。さらに、回路体積の削減を実現するためには回路パラメータと回路コンポーネントの体積との間に成立する関係を明らかにする必要があるが、総合的に評価された事例は報告されていない。

また、回路の小型化だけではなく、低コスト化も同時に実現するためには特別に設計された回路部品ではなく、入手が容易な汎用部品の採用が望ましい。モジュラーマルチレベル変換器では、Cell を多段直列接続するためヒートシンクやコンデンサが大量に必要となる。よって、これら回路部品の体積削減や低コスト化はシステム全体の体積削減および低コスト化に直結するため非常に重要な意味を持つ。以上より、系統連系インバータや PWM 整流器と同様にモジュラーマルチレベル変換器を系統連系インタフェースとして広く普及させるためには専用に製作された特殊仕様の回路部品ではなく、汎用部品の採用も検討すべきである。また、汎用回路部品を採用することを前提として体積削減に必要な条件を見出すことは開発技術の促進にも繋がる。これについて、本研究では、Cell に実装されるコンデンサに汎用の電解コンデンサを採用し、その体積削減に必要な条件を導出する。また、単なる小型化だけではなく、システム体積を削減した上でも回路パフォーマンスを落とさず、将来的に要求されるであろう低コスト化や多機能の同時実現を見越して回路を小型化するという意味で「回路コンポーネントのダウンサイジング」と位置付ける。

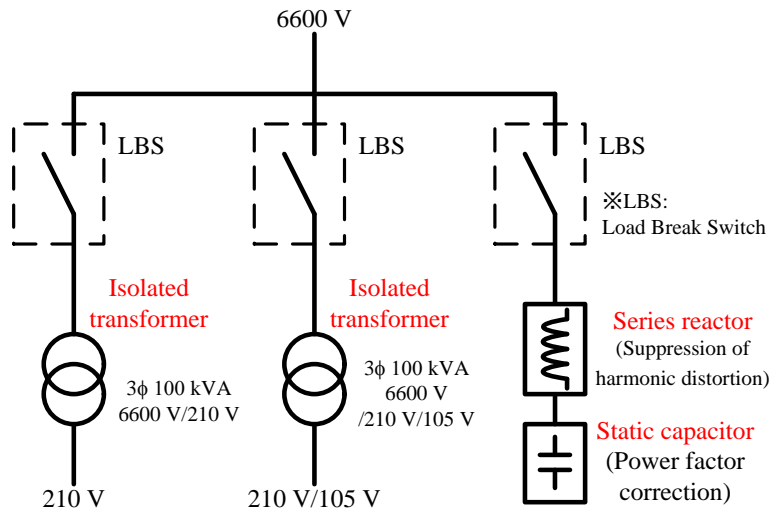
本章では、初めに、6.6 kV 電力系統に接続されている従来受電設備の構成例として「キュービクル高圧受電設備」を取り上げ、その設備を構成している回路部品の概要および体積について示す。次に、電力系統と DC マイクログリッドの間に接続される受電設備について、モジュラーマルチレベル変換器を連系インタフェースとして採用したシステムの構成を示し、回路条件や詳細な動作について述べる。また、これまでに提案・検討されてきた従来の制御系、設計方法を示した上で、前章にて述べたコントローラの簡素化と回路コンポーネントのダウンサイジングを実現するにあたっての課題を詳細に説明・整理するとともに解決手法を検討する上で参考とすべき設計方針や基本手法をピックアップする。

## 2.2 モジュラーマルチレベル変換器を採用した受電設備の構築

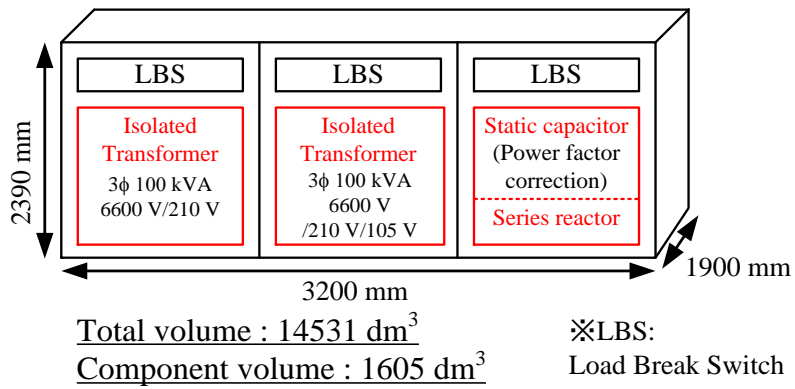
本節では、初めに従来の受電設備の構成とその体積について示す。その後、モジュラーマルチレベル変換器を連系インタフェースとして採用した DC マイクログリッド用電力受電設備の構成について説明し、大型変圧器の削減などの小型化を実現する回路構成およびその技術について記す。

図 2.1 に 6.6kV 系電力系統に連系される従来の受電設備の構成例を示す<sup>(15)-(17)</sup>。なお、定格電力容量は 200kVA とする。従来の受電設備は複数台の絶縁変圧器を用いることで入力電圧 6.6kV から交流配電電圧である 200V および 100V へ降圧している。さらに、受電設備では、絶縁変圧器のほかに入力力率改善用の進相コンデンサや、進相コンデンサに流入する高調波電流を抑制することを目的とした直列リアクトルも設置されている<sup>(15)-(17)</sup>。以上のように、絶縁変圧器、進相コンデンサ、直列リアクトルおよびその他保護装置を一体化させたものが従来設備の基本構成となる。また、我が国では、「キュービクル式高圧受電設備」という名称で広く普及している<sup>(15)-(16)</sup>。一方、DC マイクログリッドなどの直流電圧配電システムに接続するためには更に整流器が別途必要となり、DC マイクログリッド側から電力系統側に電力を供給する際には双方向電力変換が可能な PWM 整流器などを採用しなければならない。ただし、PWM 整流器などの構成やその体積についてはユーザ側の設定仕様や要求によって体積が様々に変化することが考えられる。よって、従来受電設備の総合体積を占める主な要素として、絶縁変圧器、進相コンデンサおよび直列リアクトルの 3 つの回路コンポーネントに着目することにする。さらに、これら 3 つの体積を合計したものをコンポーネント体積と定義するとその値は 1605 dm<sup>3</sup> となる<sup>(15)-(16), (18)-(19)</sup>。





(a) 回路構成図<sup>(15)-(16), (18)-(19)</sup>



(b) システム体積概略図<sup>(15)-(16), (18)-(19)</sup>

図 2.1 6.6 kV 系電力系統に連系される従来受電設備

図 2.2 にモジュラーマルチレベル変換器を Front-end converter として採用した DC マイクログリッド用受電システムの構成を示す。システムの全体像としては、系統電圧 6.6kV から DC マイクログリッドのグリッド電圧である直流 400 V に変換する方式となっている。先述したように、モジュラーマルチレベル変換器の各アームはアームリアクトル  $L_a$  と直列接続された複数の Cell からなるモジュール構造となっている。マルチレベル変換器の特徴である電圧波形の多レベル化や高耐圧化を図る際は、Cell 直列接続段数を増やすことで容易に回路を拡張することができる。また、モジュラーマルチレベル変換器では、1 アームあたりの Cell 数を増やすことで等価スイッチング周波数が高くなる。等価スイッチング周波数が上昇することでアームインダクタに流れる電流のリプル成分が小さくなり、入力電流高調波を低減できるためアームインダクタや入力フィルタの小型化が可能となる。さらに、モジュラーマルチレベル変換器では、印加される電圧が各 Cell で分圧される。よって、Cell の接続数を増やすことで Cell 単体の要求耐圧が低くなり、Cell に搭載されるスイッチング素子やコンデンサの低耐圧化を実現することができる。結果として、低損失特性を有し、かつ高速スイッチングが可能な半導体素子が適用できるためヒートシンクの小型化やシステムの高効率化、さらには、Cell の多段化とも併せてアームインダクタおよび入力フィルタの小型化も同時に実現することができる。コンデンサの低耐圧化がもたらす効果としては、特殊設計された高耐圧かつ大容量のコンデンサを使用する必要がなく、一般的な電力変換器に用いられている電解コンデンサ等を使用することができる。以上のように、Cell の直列接続段数を増加させることで回路本体の高耐圧化が可能となり、もともと巨大な絶縁変圧器が採用されていた箇所をモジュラーマルチレベル変換器に置き換えることでトランスレス化およびそれによる小型化が実現できる。同時に、モジュラーマルチレベル変換器によって入力力率を制御すれば、従来の受電設備に用いられていた進相コンデンサや直列リアクトルも削減でき、更なるシステムの小型化に寄与することができる。

また、本システムに採用されるモジュラーマルチレベル変換器は降圧整流動作を達成するために、一般的に用いられるチョップ型 Cell ではなく、H-bridge Cell を適用する。これはチョップ型 Cell には出力電圧に下限値が存在し、チョップ型 Cell によって構成されたモジュラーマルチレベル変換器では原理的に降圧整流動作ができないためである。Cell の回路方式による出力電圧の違い、および降圧整流動作の可否に関する理論的な証明は後ほ

ど記述する。

さらに、モジュラーマルチレベル変換器の後段には Dual Active Bridge (DAB)などの双方向絶縁型 DC-DC 変換器を接続する。DAB は高周波トランスを内包していることから 6.6 kV 系電力系統と DC マイクログリッド間の絶縁を達成できるだけでなく、従来の系統周波数で駆動する絶縁変圧器と比べて大幅な小型化が可能となる。さらに、スイッチング素子は Zero Voltage Switching (ZVS)によって高効率に動作することができるためシステムの高効率化も実現することができる<sup>(20)-(22)</sup>。

以上より、提案する受電システムでは、モジュラーマルチレベル変換器と絶縁型 DC-DC 変換器の2つを使って系統電圧 6.6 kV から DC マイクログリッドの直流バス電圧 400 V に変換することになる。よって、両変換器間の電圧、つまり、モジュラーマルチレベル変換器の出力直流電圧  $V_{mmc}$  は仕様や要求に応じて自由に決定することができる。同じ電力容量という条件下では、出力直流電圧を低く設定すると負荷と並列に接続されているレグを流れる直流電流が増大することになる。この直流電流はレグを構成している全 Cell を通過することから、Cell を構成するスイッチング素子において電力損失が増大し、ヒートシンクの体積が増加することが考えられる。一方で、出力直流電圧を高く設定すると、上記とは反対に直流電流が低下することでスイッチング素子での損失低減およびヒートシンクの小型化ができる。反面、Cell のコンデンサに充電すべき電圧はアームを構成する Cell 群に印加される電圧に応じて変動するため、同じ段数という条件下では出力直流電圧が大きいほどコンデンサの充電電圧は高くなる。あるいは、コンデンサ電圧を同じにするという条件下においては、出力直流電圧を低く設定した場合と比べて Cell 段数が上昇し、それによってモジュラーマルチレベル変換器の総合体積が増加する可能性がある。

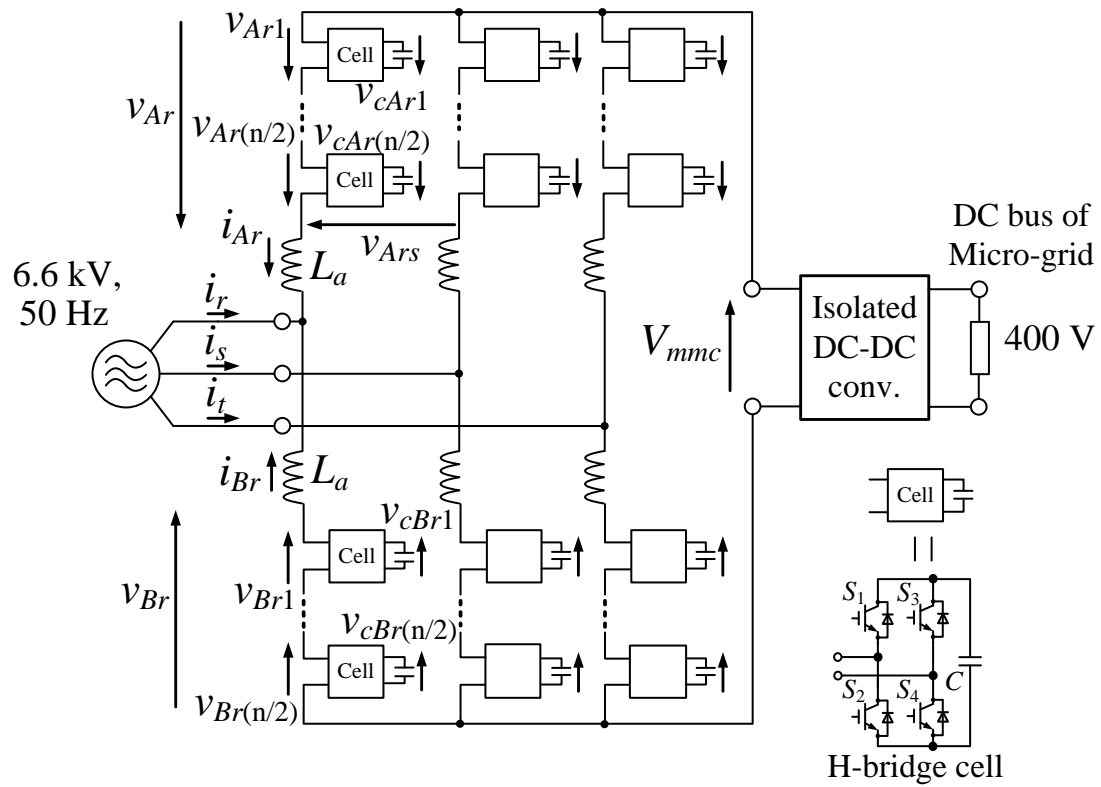


図 2.2 モジュラーマルチレベル変換器を採用した受電システムの構成

## 2.3 モジュラーマルチレベル変換器の制御方法と課題

本節では、これまでに提案、検討されてきた制御系を取り上げ、コントローラの簡素化を図る上で課題となる事項を明らかにする。特に、分散コントローラの導入において、その障害となり得る内容を取り上げる。初めに、モジュラーマルチレベル変換器に用いられる Cell の種類とその特徴について述べる。その後、一般的に使用されているチョップ型 Cell と H-bridge Cell の回路構造および出力電圧下限値と出力直流電圧の関係を明らかにし、チョップ型 Cell を用いたモジュラーマルチレベル変換器が提案する受電システムに適さない理由を示す。次に、モジュラーマルチレベル変換器の従来制御法として、等価回路を導出した上で構築された制御系、回転座標変換を用いた統括制御系および三相システムにおける各アームに着目して構築された制御系を挙げ、コントローラの簡素化に対するそれぞれの問題点を述べる。また、Cell 間で発生するコンデンサ電圧バランス制御についても制御系の例を挙げ、同様にその問題点を明らかにする。最後に、モジュラーマルチレベル変換器と同様に、回路ユニットを多段接続した回路構造を持つ Solid State Transformer におけるコンデンサ電圧バランス制御系を挙げ、モジュラーマルチレベル変換器との相違点について記述する。

### 2.3.1 Cell 回路方式の違いによる出力電圧制限の有無

本項では、AC-DC 動作を行うモジュラーマルチレベル変換器に、一般的に採用されているチョップ型 Cell とフルブリッジ型に拡張された H-bridge Cell を取り上げる<sup>(23)-(26)</sup>。また、その回路構造と出力電圧の関係およびモジュラーマルチレベル変換器の出力電圧に与える影響を理論的に導出する。さらに、これまでに提案されてきた Cell の回路トポロジーを挙げた上で H-bridge Cell をモジュラーマルチレベル変換器に適用した際の優位点を示す。

図 2.2 に示した回路図より、モジュラーマルチレベル変換器では、入力交流相電圧が各アームに印加される。また、出力直流電圧  $V_{mmc}$  は 1 レグを構成する Cell の出力電圧平均値を全て足し合わせた値となる。これは、各レグが負荷に対して並列に接続されているためである。このとき、三相交流成分はモジュラーマルチレベル変換器の上下にある各アームの接続点において打ち消されるため、三相平衡の状態では出力側に交流成分が流入することはない。以上の回路原理から、各アームには、最大で三相相電圧最大値と出力直流電圧

$V_{mmc}$  を 1/2 倍した値の和が加わることになる。また、Cell は入力交流電流と出力直流電圧を同時に制御する必要があるため Cell の出力電圧には交流成分と直流成分が含まれる。両者を同時に制御し、かつ過変調を防ぐためには Cell のコンデンサ電圧を、入力電圧最大値と出力電圧および変調率、1 レグあたりの Cell 段数を考慮して決定する必要がある。以上より、コンデンサ電圧  $v_c^*$  は(2.1)式で求めることができる<sup>(27)</sup>。

$$v_c^* \geq \frac{2}{n\lambda} \left( \sqrt{\frac{2}{3}} E + \frac{1}{2} V_{mmc}^* \right) \dots\dots\dots(2.1)$$

ここで、 $E$  は入力線間電圧実効値であり、 $V_{mmc}^*$  は出力直流電圧の指令値である。さらに、 $n$  は 1 レグあたりの Cell 段数、 $\lambda$  は変調率を指す。ここで、アームインダクタでの電圧降下は入出力電圧に対して十分に小さいと見なし、無視するものとする。アームインダクタで生じる電圧降下を無視できる根拠としては、モジュラーマルチレベル変換器では、Cell の多段化によってリップル電流を低減できることからインダクタンスを低減することが可能であるため、その電圧降下も小さいと考えられるためである。

図 2.3 にチョップ型 Cell と H-bridge Cell の構成および Cell 出力電圧の関係を示す。モジュラーマルチレベル変換器では、各アームには入力相電圧の最大値が印加される。よって、Cell の出力電圧 peak-to-peak 値  $v_{p-p}$  は入力線間電圧  $E$  と 1 レグあたりの Cell 段数  $n$  から(2.2)式で求められる。

$$v_{p-p} = 4 \sqrt{\frac{2}{3}} \frac{E}{n} \dots\dots\dots(2.2)$$

また、モジュラーマルチレベル変換器を用いた AC-DC 変換器の出力直流電圧  $V_{mmc}$  は各レグを構成している Cell の出力電圧平均値の総和で決定されるため、(2.3)式で表される。

$$V_{mmc} = n v_{cell\_ave} \dots\dots\dots(2.3)$$

ここで、 $v_{cell\_ave}$  は Cell 出力電圧の平均値であり、全ての Cell 出力電圧平均値は等しいものとしている。

図 2.3(a)にチョップ型 Cell と出力電圧の関係を示す。チョップ型 Cell は負電圧を出力できないため、Cell 出力電圧平均値の下限值  $v_{cell\_ave\_LL}$  は、Cell 出力電圧の peak-to-peak 値  $v_{p-p}$  によって一意に決定される。具体的には、(2.4)式に示すように Cell 出力電圧の peak-to-peak 値  $v_{p-p}$  の半分に制限される。

$$v_{cell\_ave\_LL} = \frac{1}{2} v_{p-p} \dots\dots\dots(2.4)$$

(2.2), (2.3)および(2.4)式を基にモジュラーマルチレベル変換器の出力直流電圧  $V_{mmc}$  の下限値を求めると, 入力相電圧最大値を2倍した値に一致する。つまり, チョップパ型 Cell を用いたモジュラーマルチレベル変換器の出力直流電圧は, 入力相電圧最大値の2倍以下には設定できない。この原理から, チョップパ型 Cell を用いたモジュラーマルチレベル変換器は降圧整流器として動作できないといえる。

図 2.3(b)に H-bridge Cell と出力電圧の関係を示す。上記に示したように, チョップパ型 Cell はその出力電圧平均値に下限値が存在する。一方, H-bridge Cell は負電圧が出力できるため出力電圧平均値  $v_{cell\_ave}$  を(2.4)式で求められる値以下に制御することができる。よって, H-bridge Cell を採用したモジュラーマルチレベル変換器では, 降圧整流動作が可能となる。

以上から, 提案している系統電圧 6.6 kV から直流数百 V への変換が求められるような受電システムでは, モジュラーマルチレベル変換器による降圧整流動作を達成するために出力電圧に下限値が存在しない H-bridge Cell を採用する必要がある。

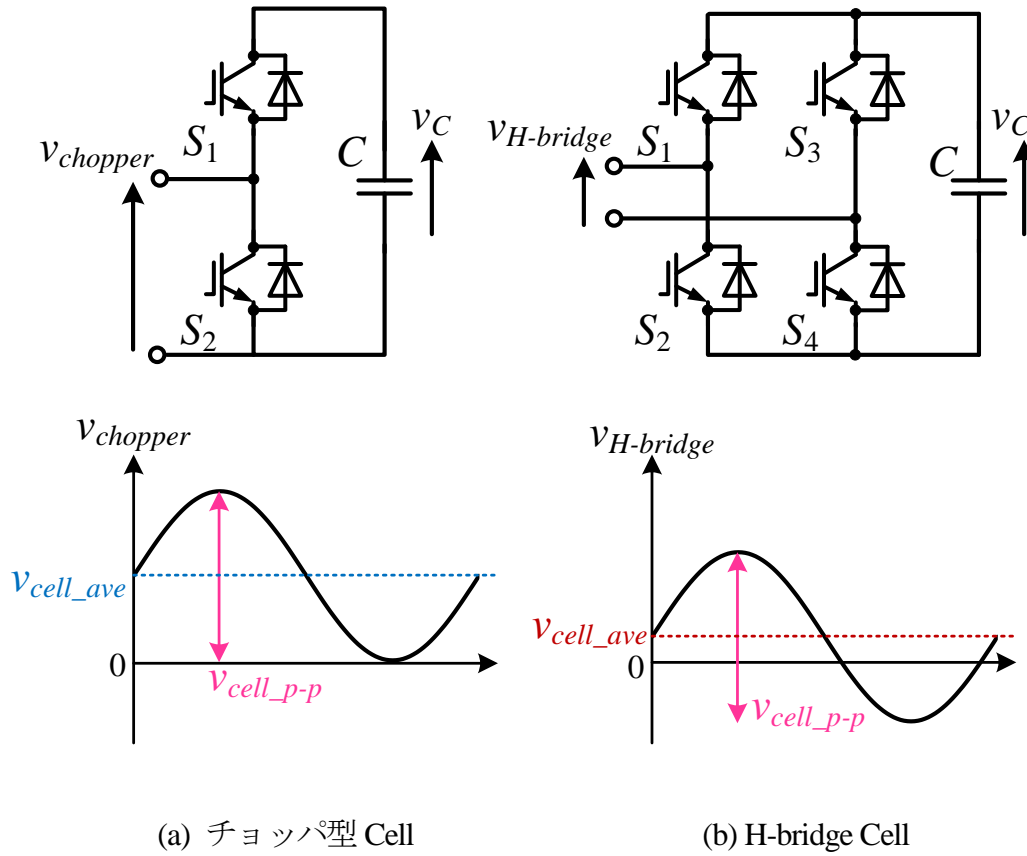


図 2.3 チョップ型 Cell と H-bridge Cell の構成および Cell 出力電圧の関係

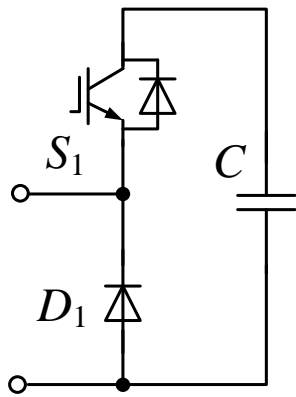


また、チョッパ型 Cell と H-bridge Cell の他にも様々な Cell 回路トポロジーが提案されている。ここでは代表的なものをいくつか挙げ、回路構成と特徴および本研究で取り上げる H-bridge Cell との比較を行う。

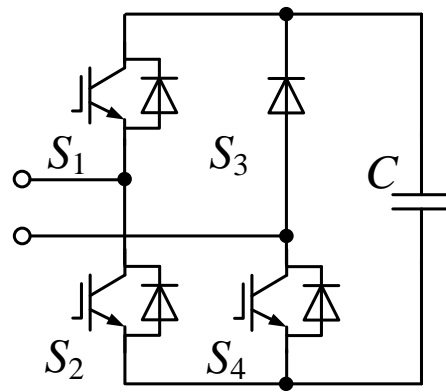
図 2.4 に Cell 単体を 4 つ以下のスイッチング素子で構成できる回路トポロジーを示す。なお、チョッパ型 Cell と H-bridge Cell もこの分類に含まれるが、両トポロジーの構成とその特徴はすでに述べたため、ここでは省略する。

図 2.4(a)と(b)にチョッパ型 Cell と H-bridge Cell を構成するスイッチング素子 1 つをダイオードに置き換えた単方向トポロジーを示す<sup>(28)-(29)</sup>。これらは Cell 回路の構成素子数を削減するために考案されたものであり、単方向の電力変換動作を行うシステムには適している。一方で、単方向チョッパ型 Cell は先に述べた出力電圧下限値の課題を解決できていない。また、単方向 H-bridge Cell は双方向電力変換を目指すシステムには適しておらず、将来的に無効電力補償や DC マイクログリッド側から電力系統へ電力を送るなどの多機能化を図ることを見据えると採用が難しい。よって、制御方式と回路動作という両方の観点から見ても拡張性に制限をかけていることとなる。以上より、電力補償等も含めて電力変換動作における自由度を確保するという点では従来の H-bridge Cell が必要となる。

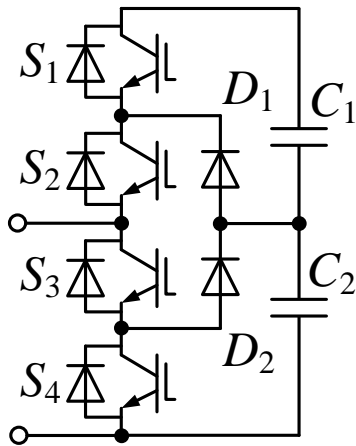
図2.4(c)と(d)に中性点クランプ(NPC)とフライングキャパシタ(FC)のマルチレベル回路トポロジーを採用したCellを示す<sup>(29)-(30)</sup>。両者は、H-bridge Cellと同じスイッチング素子数で構成可能で、かつ出力電圧レベルを拡大できるというメリットがある。ただし、製造の観点および制御がH-bridge Cellと比べて複雑になるというデメリットが指摘されている<sup>(30)</sup>。また、両トポロジーともチョッパ型Cellを拡張した回路構成であるためチョッパ型Cellで発生していた下限値の問題は解消できていない。よって、降圧整流動作を実現するモジュラーマルチレベル変換器には適用が困難である。



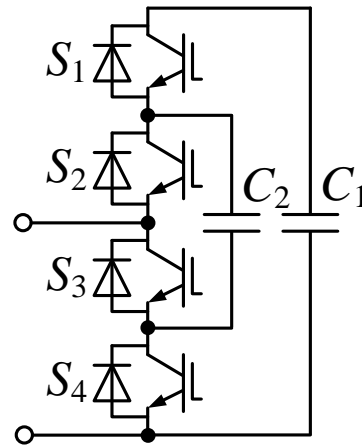
(a) Unidirectional chopper Cell



(b) Unidirectional full-bridge



(c) Multilevel NPC Cell



(d) Multilevel flying capacitor Cell

図 2.4 4つ以下のスイッチング素子で構成可能な Cell 回路トポロジ—<sup>(28)-(30)</sup>

図2.5にはCell単体の構成スイッチング素子数が5つ以上となる回路トポロジーを示す。また、回路中のスイッチング素子をダイオードに置き換える構成も提案・検討されている。しかし、先にも指摘したとおりダイオードに置き換えることでCellの出力電圧や回路動作そのものに制限を加えてしまう形となる<sup>(28)-(29)</sup>。ここでは回路構成だけを示し、スイッチング素子で構成したトポロジーの特徴についてのみ言及する。

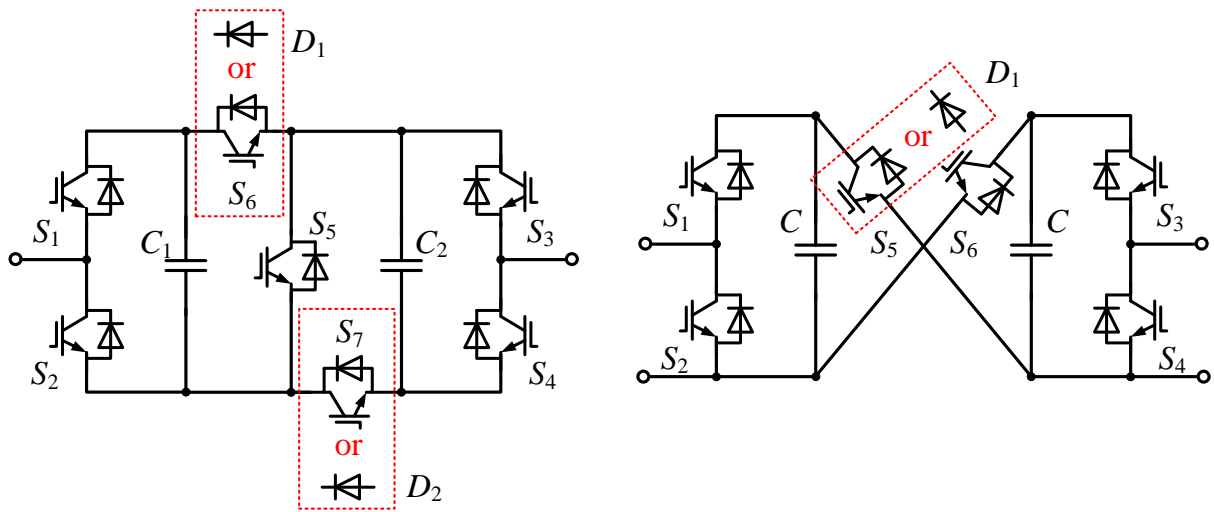
図2.5(a)に示したものはClamp doubleと呼ばれるトポロジーで従来のチョップ型Cellを両側に配置し、その間に追加スイッチング素子を接続したものとなる<sup>(28), (30)-(31)</sup>。コンデンサー一つあたりの充電電圧を $V_C$ とすると、 $2V_C$ ,  $V_C$ ,  $0$ ,  $-V_C$ ,  $-2V_C$ の電圧パターンが出力可能である。また、本トポロジーでは、Cellに交流電流が流れ込んだとき、電流の方向によって通過素子数が異なるという特徴を持っている。H-bridge Cellでは、回路動作に伴ってアーム電流が直流成分を含んだ交流電流や交流成分を含んだ直流電流に変化した場合、電流の大きさや向きを考慮し、発生する損失を把握した上でヒートシンク的设计が必要となる。一方、Clamp doubleトポロジーでは、熱設計がより複雑になると指摘されている<sup>(5)</sup>。例えば、電流通過素子が異なることで特定のタイミングで電流が集中して流れる素子では当然発熱が激しくなるが、一方で発熱がそれほど激しくない素子も存在することも考えられる。単体のヒートシンクに全スイッチング素子を取り付ける場合、集中的に冷却すべきか否かを判断した上で全素子の配置を考慮する必要がある。また、制御方式の観点からは、H-bridge Cellに比べて動作パターンおよびスイッチングの組み合わせパターンが増えるため制御の自由度は向上する反面、全動作パターンを把握した上で所望の回路動作を実現しつつ、両コンデンサの電圧制御も達成しなければならないため制御方式としては複雑化するといえる。

図2.5(b)に示したものは一般的にCross-connectedと呼ばれるトポロジーでClamp doubleトポロジーにおいてスイッチング素子3つで構成していた中央部分を、2つのスイッチング素子をクロスさせて配置したものとなっている<sup>(5), (28), (30), (32)</sup>。本回路も $2V_C$ ,  $V_C$ ,  $0$ ,  $-V_C$ ,  $-2V_C$ の電圧パターンが出力可能である。また、H-bridge Cellを用いて同じ電圧パターンを場合はCellが2段必要となるためスイッチング素子は8つ必要であるが、本トポロジーは6つの素子で構成可能であるという利点がある。ただし、Clamp doubleトポロジーと同様、H-bridge Cellと比べてCell単位では構成素子数が増加する。よって、熱設計はやや複雑化することが考えられる。さらに、H-bridge Cellにはこれまで適用されてきたバイポーラ変調やユニポー

ラ変調などがそのまま適用可能であるが、**Cross-connected**トポロジでは6つの素子のスイッチングパターンを組み合わせるため従来から適用されてきたバイポーラ変調やユニポーラ変調などの基本的な変調法をそのまま適用することは難しい<sup>(32)</sup>。よって、**Clamp double**トポロジと同様、制御方式の観点からはやや複雑化しているといえる。また、分散コントローラの導入によって、サブコントローラをCell一つに配置、あるいは少数のCellで共有する場合、コンデンサ電圧検出回路やそれに関連するインタフェースが増加する点が短所として挙げられる。

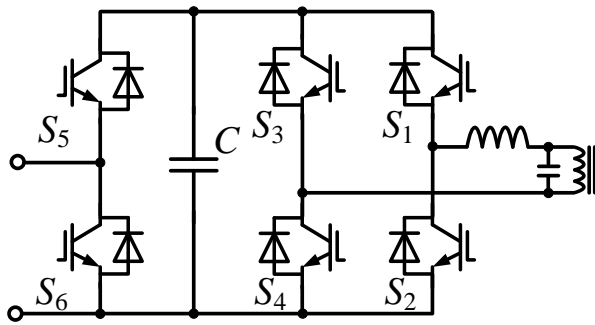
図 2.5(c)に示したトポロジは従来のチョップ型 Cell のコンデンサに並列に共振型インバータを配置し、かつコンデンサを非接触給電によって充電できるものである。本回路はシステム立ち上げ時に、コンデンサをあらかじめ外部から充電することが可能である<sup>(29)</sup>。ただし、出力部はチョップ型 Cell であるため先に示した出力電圧下限値の問題が解決できていない。また、モジュラーマルチレベル変換器を電力系統用の連系インタフェースとして用いる場合、立ち上げ後は常に動作し続け、かつコンデンサの電圧制御を行うため共振型インバータを駆動させる回路は使用されなくなる。よって、回路に実装されたスイッチング素子の利用率は悪いと言える。

以上より、上記に挙げたトポロジは **H-bridge Cell** に比べて多レベル電圧の出力や回路素子数の低減などが実現できる反面、熱設計が複雑化するという課題が見受けられる。また、分散コントローラの導入によって各 Cell にサブコントローラを配置する、あるいは少数の Cell でサブコントローラを共有するような場合、コントローラ 1 つあたりに設置する検出用のインタフェースや接続される信号線数が増える点も短所として挙げられる。本研究の目的において述べたように、分散コントローラの構築を目指し、汎用インバータや単相力率改善 (PFC) コンバータに適用されている汎用マイコンを採用するためには Cell 単位における検出用インタフェースやゲート駆動信号線の線数が可能な限り少ないほうが良い、また、バイポーラ変調やユニポーラ変調などの最も基本的な変調法の適用ができる、つまり、実用実績のある制御方式を活用できるという点で、**H-bridge Cell** が適していると言える。



(a) Clamp double

(b) Five-level cross-connected (Cross-connected)



(c) Cell with resonant inverter  
for inductive power transfer

図 2.5 5つ以上のスイッチング素子が必要な Cell 回路トポロジー(5), (28)-(32)

### 2.3.2 三相システムにおける回転座標を用いた統括制御系構築

本項では、三相システムに適用されるモジュラーマルチレベル変換器において、回転座標の適用やコンデンサに蓄積される静電エネルギーを軸にして構成された制御系の例を挙げ、その特徴と分散コントローラを構築するにあたっての課題を述べる。

回転座標変換を用いて制御系を構築する最大のメリットは三相システムを一括して制御でき、かつ三相システムの挙動解析やコントローラ的设计もまとめて行うことが可能となる点である<sup>(33)-(37)</sup>。例えば、有効電力指令値および無効電力指令値を与えて制御を行う電力変換システムでは、回転座標変換を用いることで各電力指令値に応じて電流指令値および位相差を一括して生成・演算することができる。

図 2.6 に回転座標を用いた制御系の例を示す<sup>(33)</sup>。(a)に示した部分が交流電流制御系であり、(b)はコンデンサ電圧平均値を一定に保つため直流電源側から各レグに流れる直流電流指令値を生成する部分である。さらに、(c)、(d)はコンデンサ間で発生する電圧のアンバランスを補正する制御系となっている。全ての制御系で生成される電圧指令値を足し合わせることで Cell の出力電圧指令値が生成される。上記のように、本制御方式では、直流電源側から各レグに流れる電流と交流電源側に流れる電流の二つを制御することによってコンデンサ電圧の一定制御と負荷への電力供給を達成していることになる。しかし、電流制御系を複数持つことで制御系間での干渉が発生する可能性がある。制御系間での干渉を回避するためには各制御の制御帯域を離すことや非干渉制御を導入する必要があるが、本制御方式について、制御系の設計法や非干渉制御の構築については述べられていない。

これに対し、回転座標を用い、かつ複数の電流制御系における干渉を考慮した上で非干渉制御を導入した制御系が提案されている<sup>(34)-(35)</sup>。上記で述べた制御系では、直流電源側から各レグに流れ込む直流電流と各アームから電力系統側へ流れる交流電流の 2 種類の電流を用いていた。また、この 2 種類の電流に加えて、3 本あるレグの中でのみ流れる交流電流を使ってコンデンサ電圧を制御および均一化させる方法が提案されている<sup>(34)</sup>。ここで、直流電源側から各レグに流れ込む直流電流およびレグ間でのみ流れる交流電流のように、三相交流電源側に流れ込まない電流は一般的に循環電流と呼ばれる。回転座標変換および非干渉制御を採用することによって、これら数種類の電流を一括して行うことができ、かつ制御系の安定化も図ることができる。

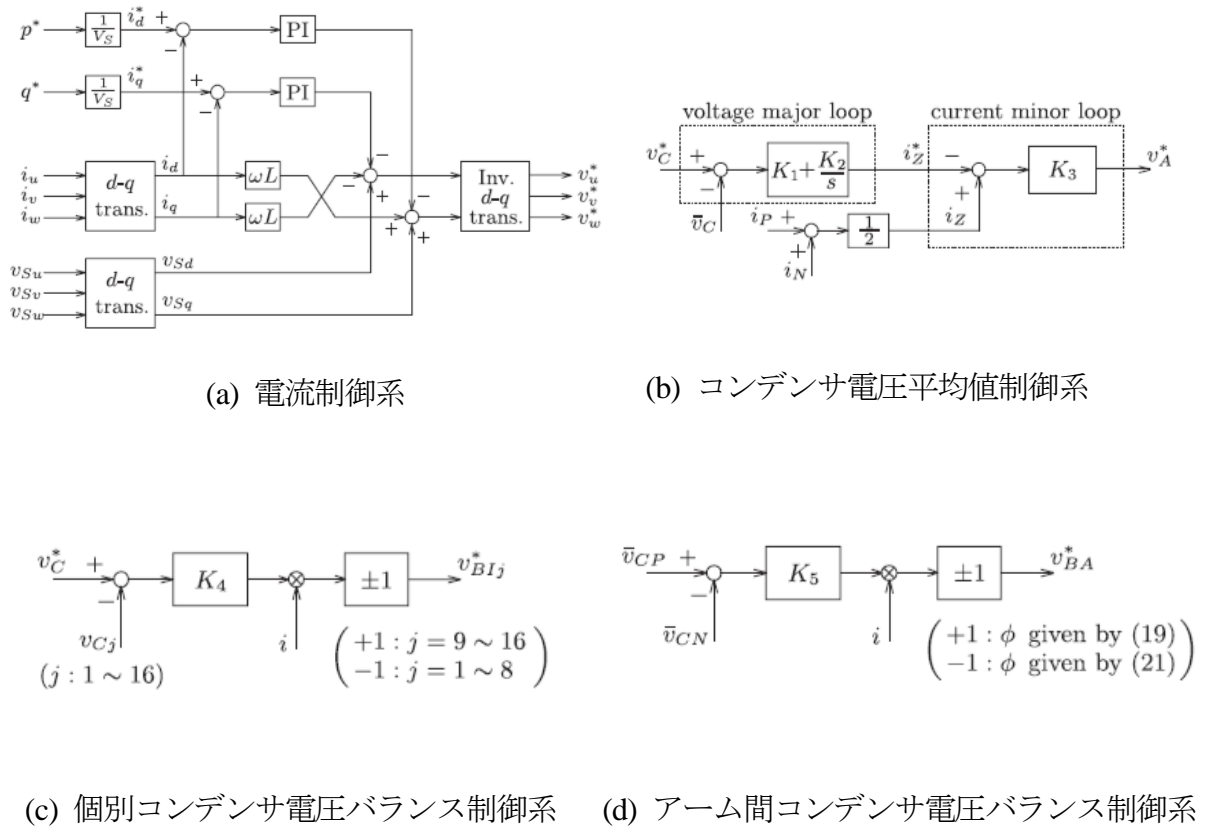


図 2.6 回転座標を用いた制御系の例

(文献(33) 萩原, 前田, 赤木: 「二重スター・チョップセル方式のモジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の理論解析と制御」, 電学論 D, Vol. 131, No. 1, pp. 84-92, (2011)より引用)

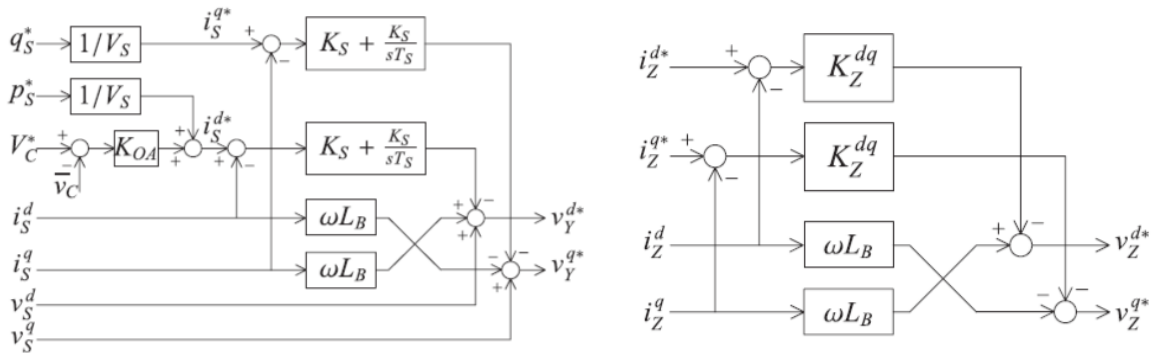
図 2.7 に電流制御系における非干渉制御を含めた三相システムの制御系を示す<sup>(34)</sup>。(a)は交流電源電流  $i_s^{dq}$  に関する制御系、(b)と(c)は、循環電流を  $i_z^{dq}$  と  $i_z^0$  に分けて構築した制御系である。さらに、(d)はこれらの電流指令値を採用してアーム間で生じるコンデンサ電圧不均一を補正する制御系である。上記の制御系は数種類の電流を定義しているため制御の自由度が高いと言える。また、上記で挙げた通りの各個別の制御系を連携させることによって電流制御系間で生じる可能性がある干渉を回避することができる。一方で、実際のデジタルコントローラを構築する際、計算負荷が増加することや高性能な DSP や FPGA を採用してコントローラを構築する必要があることが明言されている<sup>(34)</sup>。よって、これまで連系インバータや PWM 制御器の駆動に採用されてきた汎用マイコンの使用は難しくなる。また、分散コントローラの導入を見越すと、制御系を分割して計算量を分担させるような工夫が可能である。しかし、提示した制御系では、様々なパラメータが密接に関係し合っているため、コントローラを分割するためには制御系の応答なども考慮し、高速演算すべき部分を明確化する必要がある。つまり、信号の送受信において電流制御系の応答を確保できるだけの速度を持った通信方式を採用しなければならない。この点では、シリアル通信における汎用的な方式の採用が難しいと言える。

また、回転座標を用いた制御系の中には、同じ相に接続された上側アーム、下側アームの全コンデンサ電圧を取得し、コンデンサ電圧の昇順もしくは降順に並び替えた上でコンデンサ電圧アンバランスを補正する制御が提案されている<sup>(39)</sup>。Cell のコンデンサ電圧は、Cell に流れ込む電流によって変動し、さらに、その電流の流入量は Cell を構成する半導体スイッチング素子の ON, OFF 状態によって変化する。また、変調法によっては、階段状のマルチレベル電圧波形を構成するために、同一のスイッチング素子が一定期間常に ON 状態もしくは OFF 状態になることがある。これによって、特定の Cell において、コンデンサが放電状態あるいは充電状態が続いてしまい、コンデンサ間で電圧アンバランスが発生してしまう。提案されている制御系では、コンデンサ電圧が上昇している Cell と下降している Cell のスイッチング素子の ON, OFF 状態を入れ替えることで放電と充電の均一化を図り、コンデンサ電圧アンバランスを解消する手法が述べられている。しかし、この手法はコンデンサ電圧を中央のコントローラに、同時に集約する必要があるため、検出信号線の増大を招く恐れがある。また、アーム内で統括して信号を送るシステムを構築したとしても



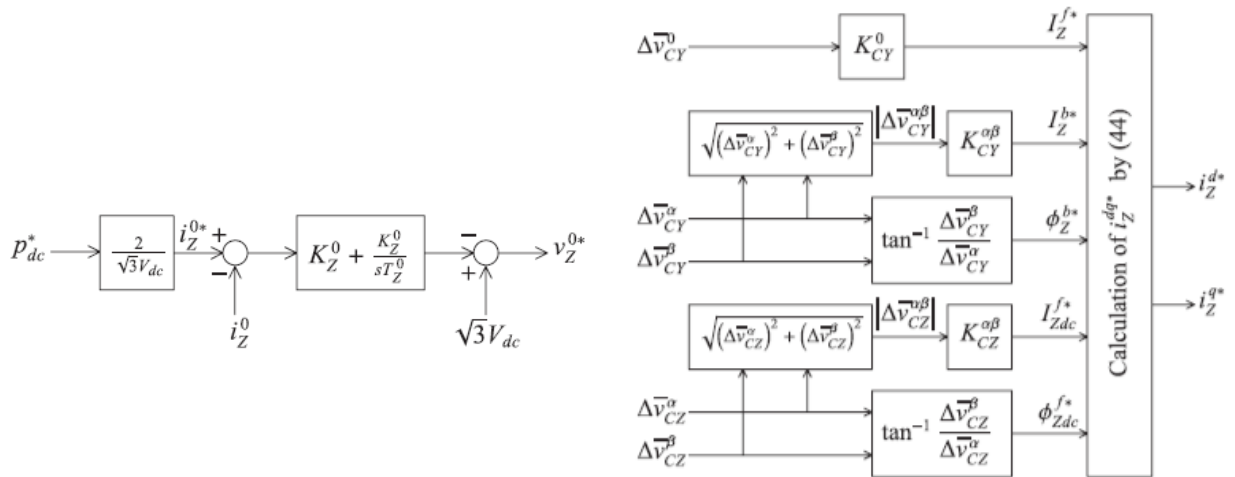
Cell 数分のコンデンサ電圧信号を同時に送信する必要があるため膨大な量の情報量となってしまう。

以上のように、三相システムにおいて回転座標変換を用いる制御系では、統括した制御および制御系の設計が可能となる利点はあるが、分散コントローラを構築するためには、制御系における分割が可能な部分の明確化や中央コントローラに集約する信号を減らす工夫が必要となる。



(a) 交流電源電流  $i_s^{dq}$  の制御系

(b) 循環電流  $i_z^{dq}$  の制御系



(c) 循環電流  $i_z^0$  の制御系

(d) アーム間コンデンサ電圧バランス制御

図 2.7 電流制御系における非干渉制御を含めた三相システムの制御系

(文献(34) 新村, 赤木: 「三相モジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の非干渉制御」, 電学論 D, Vol. 132, No. 11, pp. 1055-1064, (2012)より引用)

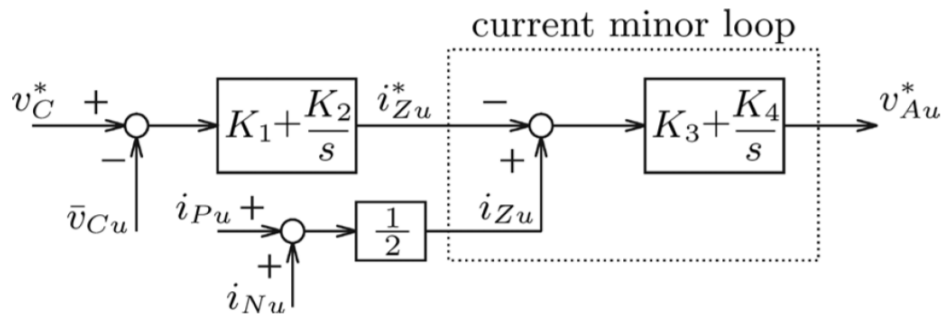
### 2.3.3 三相システムにおけるアームもしくはレグごとの個別制御系構築

前項では、これまでに提案されているモジュラーマルチレベル変換器の制御系として、回転座標を用いた統括制御系の構築について述べた。これとは対照的に、三相システムにおける6本のアームもしくは3本のレグに着目した制御系も提案されている。本項では、アームおよびレグに着目して構築された個別制御系の構成と特徴について述べた後、分散コントローラを構築するにあたっての課題を述べる。

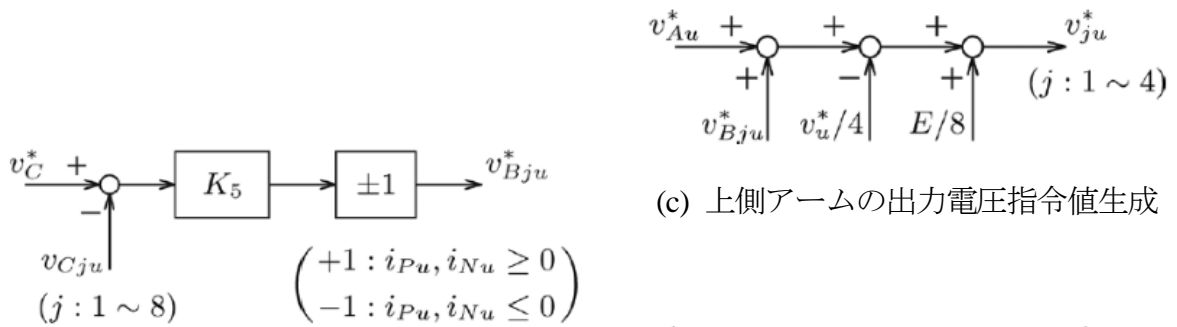
アームやレグに着目して構築された個別制御系の利点は、駆動実績があり、かつ幅広く普及している単相力率改善コンバータの制御系とほぼ同じ構成の制御系が構築できることである。後の章にて詳細を記述するが、単相力率改善コンバータではコンデンサ電圧を一定に保持しつつ、高調波ひずみの少ない交流電流を制御することが求められる<sup>(40)-(43)</sup>。モジュラーマルチレベル変換器においても、Cellが直列多段接続されて回路が構成されているという違いはあるものの、コンデンサ電圧の一定制御や入出力交流電流の制御を行う点に関しては単相力率改善コンバータと一致している。また、直流電流制御やCell間におけるコンデンサ電圧のバランス制御などは単相力率改善コンバータの制御系に追加する形で構成でき、その制御系を各アームもしくは各レグにそれぞれ適用することでモジュラーマルチレベル変換器全体を動作させることが可能となる。

図2.8にレグに着目した制御系の構成例を示す<sup>(44)</sup>。(a)はレグを構成しているコンデンサ電圧の平均値を算出し、それを電圧指令値に追従させる平均値制御、(b)はレグ内にあるコンデンサ間で発生する電圧アンバランスを補正するバランス制御である。また、(c)と(d)は上側アームと下側アームにおける指令値の合成部を示している。本制御は、レグに着目した方式であるため残り2本のレグに同様の制御系を適用することで三相システム全体を動作させることができる。このような制御方式はもともと個別に制御系が構築されているため、先述した統括制御系と比較して分割可能な部分が割り出しやすく、その点では分散コントローラ導入の検討が容易であると言える。提案されている個別制御系では、最終的なCell出力電圧指令値を生成するために $v_{Au}^*$ や $v_u^*/8$ 、 $E/8$ 、 $v_{Bju}^*$ (各Cellにおけるコンデンサ電圧バランス制御の指令値。 $j$ はCellの番号)が必要であるが、 $v_{Bju}^*$ 以外は同一レグ中に接続されるCellには同じ値が適用される。よって、 $v_{Bju}^*$ 以外の指令値を中央のメインコントローラにて演算した後、それらを各Cellに実装されたサブコントローラ、あるいは少数Cell

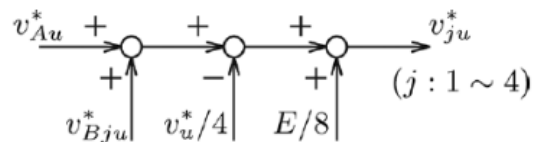
で共有化しているサブコントローラにシリアル通信を用いて送信し、各サブコントローラにおいて  $v_{Bu}^*$  を算出した後、最終的な Cell 出力電圧指令値およびゲート駆動信号信号を生成するなどの構成が考えられる。このような制御システムを構成する上で、中央のコントローラは電流制御系に要求される応答を満たすだけの演算能力を持ったマイコンやプロセッサが必要となるが、回路を構成している全 Cell の出力電圧指令値を演算する必要はなく、かつゲート駆動信号の大量生成および信号送信も回避することができる。ただし、バランス制御系における制御ゲインの設計が必要となることから同じコンデンサ電圧制御系である平均値制御との干渉を考慮する必要がある。また、平均値制御では、レグ内に存在する全 Cell のコンデンサ電圧を検出した上で、その平均値を算出しなければならず、中央のコントローラあるいはそれに付属するコントローラに各コンデンサ電圧信号を集約しなければならない。汎用のシリアル通信方式を用いる場合は送信速度の関係もあり、全信号を瞬時に獲得することは難しい。よって、コンデンサ電圧信号の送信タイミングや平均値算出のタイミングを検討する必要があるが、全信号が集約されまでにある程度の時間を要することになる。つまり、複数あるコンデンサ電圧検出値について、最初の電圧情報送信から最後の電圧情報送信までにタイムラグが生じ、電圧制御系の応答を上げる必要がある場合には、このタイムラグが制御応答の面において課題になる可能性がある。さらに、バランス制御では、コンデンサ電圧指令値とコンデンサ電圧検出値との偏差をとっているが、検出値には原理的にリップル電圧が重畳するため指令値との偏差を取ることによってリップル成分が抽出されることになる。このリップル電圧も考慮してバランス制御系を構築する必要があるが、制御パラメータの設計法等に関しては言及されていない。



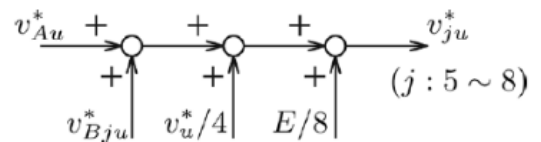
(a) コンデンサ電圧平均値制御系および直流循環電流制御系



(c) コンデンサ電圧バランス制御系



(c) 上側アームの出力電圧指令値生成



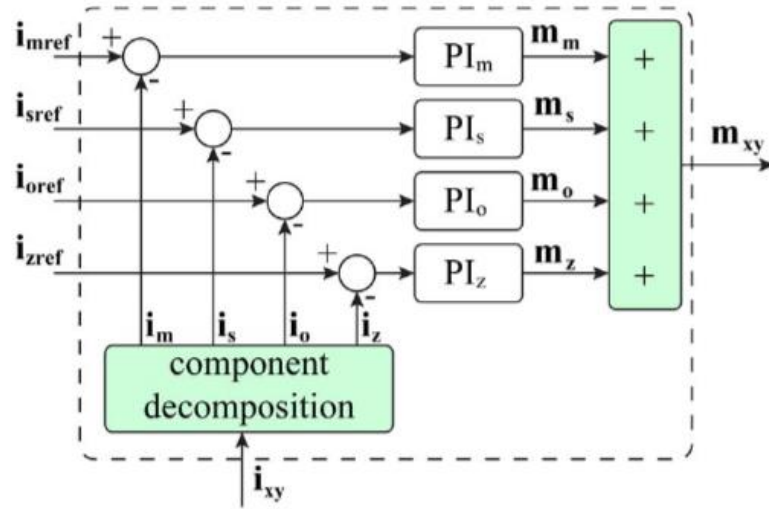
(d) 下側アームの出力電圧指令値生成

図 2.8 モジュラーマルチレベル変換器のレグに着目した制御系の構成例

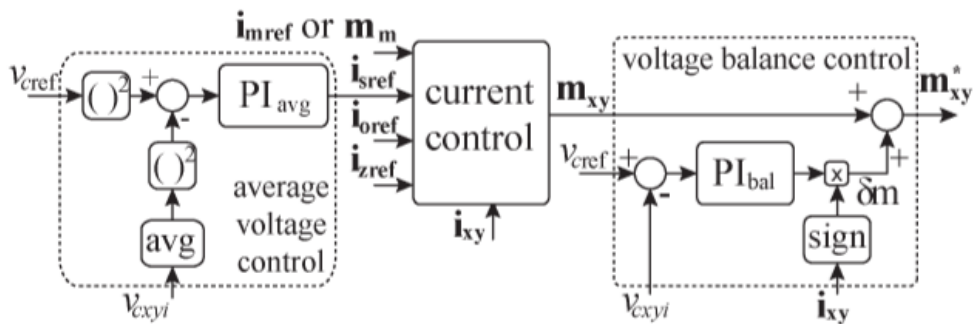
(文献(44) 萩原, 赤木: 「モジュラー・マルチレベル変換器 (MMC) の PWM 制御法と動作検証」, 電学論 D, Vol. 128, No. 7, pp. 957-965, (2008)より引用)

図 2.9 にはモジュラーマルチレベル変換器の各アームに着目した制御系の例を示す<sup>(45)</sup>。本制御もレグに着目した制御系と同様、基本的な部分は単相力率改善コンバータの制御系と似た構成になっている。また、中央の「current control」では複数の電流を制御できる仕組みを構築し、またその非干渉化も提案している<sup>(45)</sup>。さらに、バランス制御についても、アームを構成する全 Cell に共通する指令値  $m_{xy}$  に個々のコンデンサ電圧を考慮して生成された補正指令値  $\delta m$  を追加する方式となっているため、先述の制御系と同様、分散コントローラの導入に向けて分割部を検討することは容易であると言える。ただし、バランス制御系の設計については、モデルは示されているものの PI 制御器の具体的なゲイン設計および主の電圧制御系との干渉については言及されていない。また、バランス制御系はコンデンサ電圧制御系において補正的な意味が強いため、PI 制御器を採用し、かつ制御パラメータを設計して厳密に偏差を解消すべき意義については触れられていない。補正的な制御系であれば、可能な限り設計パラメータを回避、あるいはパラメータの設計指針を明確化し、その構成を容易にすべきである。

また、上記に示したアームに着目した制御系では、コンデンサ電圧の平均値を制御する部分がモジュラーマルチレベル変換器内に蓄積される静電エネルギーを基にして構築されている<sup>(45)</sup>。このように、モジュラーマルチレベル変換器では、回路を構築する Cell にコンデンサが実装されているため回路内に蓄積される静電エネルギーを考慮した制御系も検討されている<sup>(46)</sup>。コンデンサの原理として、静電容量を  $C$ 、充電電圧を  $V_c$  とした場合、コンデンサには  $1/2*(CV_c^2)$  の静電エネルギーが蓄積される。また、各アームに接続された Cell 段数を積算することでアーム内に蓄積される静電エネルギーの総和が求められる。さらに、アーム間で電圧アンバランスが生じた場合、その電圧の偏差が静電エネルギーの差となって表れることになる。



(a) 非干渉制御を含めたアーム電流制御系



(a) 電圧制御系を含めた1アームあたりの制御系

図 2.9 モジュラーマルチレベル変換器の各アームに着目した制御系

(文献(45) R. Lizana, M. A. Perez, D. Arancibia, J. R. Espinoza, J. Rodriguez: “Decoupled Current Model and Control of Modular Multilevel Converters”, IEEE Trans. on Industrial Electronics, Vol. 62, No. 9, pp. 5382–5392, (2015)より引用)

図 2.10 に変換器のレグと各アームに蓄積される静電エネルギーを基に構築された制御系を示す<sup>(46)</sup>。 $v_{cPx}$  と  $v_{cNx}$  の総和値は、各相における上側アームおよび下側アームにおける各静電エネルギー総和へとつながる。また、それらを更に足し合わせるとその相で蓄積される静電エネルギー総和となり、逆に差をとることで上側アームと下側アームのエネルギー偏差となる。制御系では、コンデンサ電圧指令値  $V_{Cx}^*$  を与えることで一相あたりに蓄積すべき静電エネルギーが算出され、その静電エネルギーを保持するように直流電流指令値を決める。一方、本制御系では、上側アームと下側アームの静電エネルギー偏差を零にするために循環電流を制御している。つまり、偏差に応じて循環電流指令値を増加もしくは減少させることになる。また、この循環電流の向きや値の大小は回路のパワーフローによっても変化する。提案されている制御法は、制御系がレグごとに構成されているため同様の制御系を 3 つ用意することで三相システムを駆動させることができる。

さらに、同じアーム内に存在するコンデンサ間において発生する電圧アンバランスを解消するため、バランス制御が提案されている<sup>(46)</sup>。

図 2.11 に上記の制御系に組み込まれるバランス制御の原理を示したフローチャートを示す<sup>(46)</sup>。先ほども述べたように Cell を構成しているスイッチング素子の ON もしくは OFF 状態によってコンデンサに電流が流入するかどうかが決まる。本制御では、コンデンサの電圧偏差を算出し、その値によって ON 状態の Cell は OFF 状態へ、OFF 状態のものは ON 状態に切り替えることでコンデンサに流れ込む電流を調整し、バランス制御を達成している。また、論文中では、FPGA によってこのアルゴリズムを構築していると述べている。ただし、この方法は全 Cell の ON 状態もしくは OFF 状態を常に監視および判定する必要があるため統括制御化するほうが向いていると言え、分散コントローラによって個別に制御することは困難である。

以上のように、アームやレグに着目した個別制御系は、先に紹介した統括制御系と比べて分散コントローラが導入しやすいと言える。その中でも、電流制御系において生成される指令値に各コンデンサ電圧に応じて補正的な指令値を加減算するような方式のバランス制御導入が分散コントローラの構築に向いていると言える。その理由は、全 Cell で共通する指令値は中央のコントローラで生成し、バランス制御を実行した後の最終的な Cell 出力電圧指令値は各サブコントローラで生成するなど、具体的な分割方法および役割が検討で

きるためである。一方で、バランス制御は最終的な指令値を生成する前段階として重要な要素となるが、これらの構築やゲイン設計法について言及しているものは少ない。

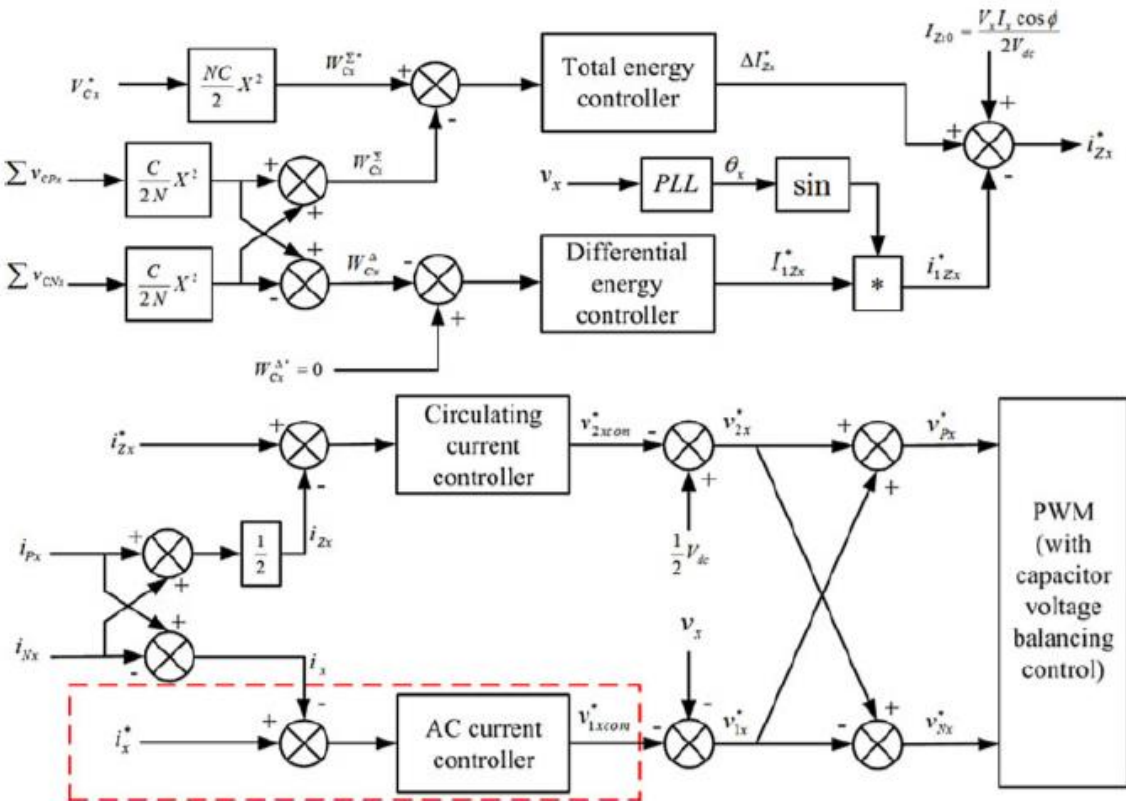


図 2.10 モジュラーマルチレベル変換器のレグと静電エネルギーに着目した制御系  
 (文献(46) S. Fan, K. Zhang, J. Xiong, Y. Xue: “An Improved Control System for Modular Multilevel Converters with New Modulation Strategy and Voltage Balancing Control”, IEEE Transactions on Power Electronics, Vol. 30, No. 1, pp. 358–371, (2015)より引用)



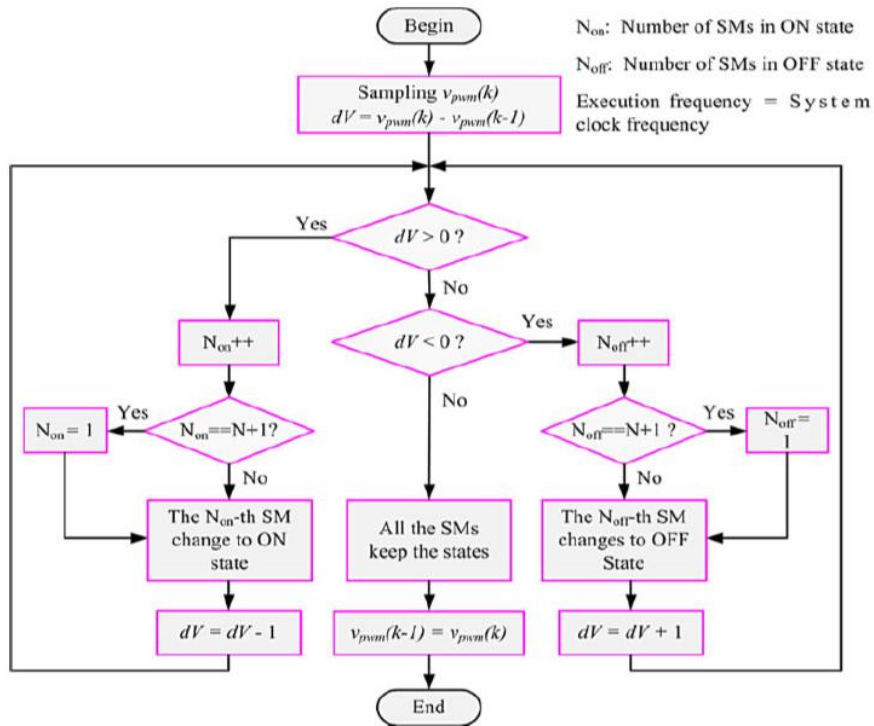


図 2.11 コンデンサ間の電圧アンバランスを解消する制御系のフローチャート  
 (文献(46) S. Fan, K. Zhang, J. Xiong, Y. Xue: “An Improved Control System for Modular  
 Multilevel Converters with New Modulation Strategy and Voltage Balancing Control”, IEEE  
 Transactions on Power Electronics, Vol. 30, No. 1, pp. 358–371, (2015)より引用)

### 2.3.4 Cellに搭載されるコンデンサの電圧バランス制御

モジュラーマルチレベル変換器において、コンデンサ間で電圧アンバランスが生じた場合、素子耐圧に関する懸念と熱設計に関する懸念が生じる。前者については、電圧アンバランスが大きく、コンデンサ電圧がスイッチング素子の耐圧を超えてしまった場合、絶縁破壊によって回路の故障を引き起こしてしまう。後者については、コンデンサ電圧は Cell を構成するスイッチング素子において発生する半導体損失に大きく関係しており、コンデンサ電圧のアンバランスが生じた場合、各 Cell で発生する損失が異なるといった状況が生じる。これは、損失によって発生する熱を各 Cell に分担させるという意味で好ましくなく、最悪の場合、特定の Cell に熱が集中することで回路破壊に繋がってしまう。

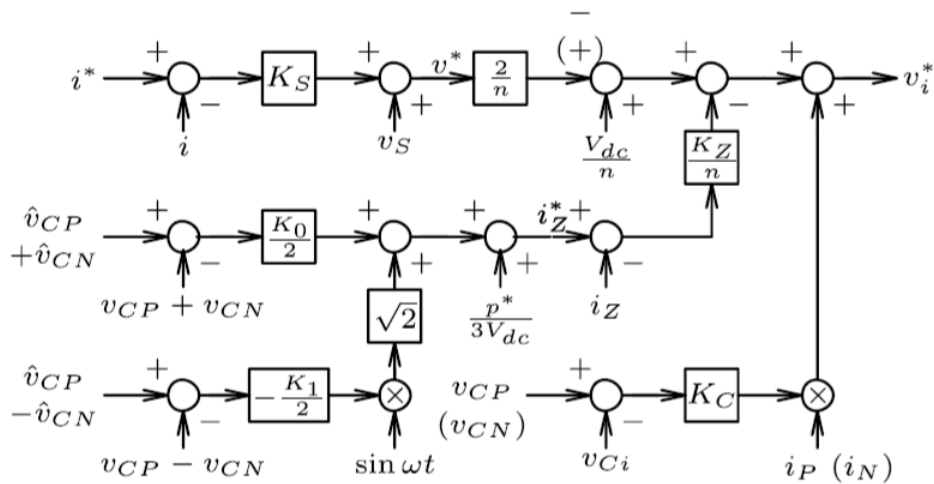
以上のような観点からも、バランス制御によって同じアーム内に存在する Cell 間のコンデンサ電圧アンバランスを補正することは非常に重要となる。また、これまで述べてきたように、バランス制御は最終的な Cell 出力電圧指令値を生成する直前に設置されることが多いため、その構成は分散コントローラを構築する上で重要な要素となる。本項では、バランス制御を分類した上で、各方法の特徴と課題をまとめる。

#### (1) 制御パラメータの設計が必要なバランス制御

バランス制御を構築する上で、発生するリップル電圧を把握するため回路解析およびコンデンサ電圧理論式の導出が報告されている<sup>(38), (47)</sup>。特に、AC-DC 変換を達成するモジュラーマルチレベル変換器において、Cell には直流電流と交流電流が流れ込むため、コンデンサ電圧には、原理的に、交流電圧源の周波数と同じ周波数で振動するリップル成分と 2 倍の周波数で振動するリップル成分が重畳することが明らかにされている<sup>(38)</sup>。また、同様の Cell を多段接続するモジュラー型トポロジーを用いて三相交流から三相交流へ直流部を介さずに変換するシステムでは、コンデンサ電圧のアンバランスについて解析を行い、そのメカニズムを明らかにしている<sup>(47)</sup>。

図 2.12 にはバランス制御を含めた制御ブロックを示す<sup>(38)</sup>。提案されている制御系では、回路のパワーフローに着目することでコンデンサ電圧を一定に保持する原理を導き出している。さらに、制御系の切り替えなどを行わず、指令値の変更のみで、力率 1 動作 (インバータ動作)、力率 - 1 動作 (整流器動作)、および無効電力の調整などが全て実現可能であ

系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題  
 することをシミュレーションによって確認している<sup>(38)</sup>。ただし、本制御系におけるバランス  
 制御系にはアーム電流の積算を用いているが、その物理的な意味については説明がなされ  
 ていない。特に、コンデンサ電圧偏差にアーム電流を積算することで、その値は原理的に  
 電力偏差を意味することになるが、Cell の出力電圧指令値に直接足し合わされているため  
 次元の不一致が生じている。また、バランス制御におけるゲインの設計法も明らかにされ  
 ていないため制御系の構築が妥当であるかの判断が難しい。



※ 最終的な出力である Cell 出力電圧指令値  $v_i^*$  の「 $i$ 」は Cell の識別番号を指す

図 2.12 パワーフローに着目した制御系 (バランス制御含)

(文献(38) 藤田, 萩原, 赤木: 「MMCC-DSCC 方式モジュラーマルチレベルコンバータ  
 のパワーフロー解析と直流コンデンサ電圧の制御」, 電学論 D, Vol. 132, No. 6, pp. 659-  
 665, (2012)より引用)

もう一方において提案されている制御系では、理論式による電圧アンバランスの導出や電圧アンバランスを位相差によって表現する方法を用いたバランス制御の構成が説明されている。また、試作器を用いた実験を実施し、コンデンサ電圧が平均値レベルでアンバランスしないという実証結果が得られている<sup>(47)</sup>。しかし、電源電流が低周波で脈動しており、三相電源側において電流の平衡状態が保たれているかどうか議論されていない。また、提案法との関連や原因の考察も不十分である。

これまでいくつか述べたきた、制御パラメータの設計が必要なバランス制御では、そのゲイン設計法や詳細な原理について議論されているものが少ない。すでに述べたようにバランス制御は形式上、ゲイン設計を行うことで電圧制御系となるためコンデンサ電圧の平均値を制御する系（主に平均値制御と呼ばれる系）との干渉を考慮する必要がある。よって、ゲイン設計法や詳細な原理が明かされていないことで平均値制御に干渉する可能性があるため適用が難しいといえる。

## (2) 制御パラメータの設計が不要なバランス制御

バランス制御において、制御パラメータの設計やアーム電流の積算が不要なものとして、各 Cell に適用する三角波キャリアをコンデンサ電圧の大小に応じて入れ替える方法が提案されている<sup>(48)</sup>。先述したように、コンデンサ電圧は Cell に流れ込む電流によって変化し、その電流は Cell を構成するスイッチング素子の ON, OFF 状態によって調整が可能である。これを実現する手法としてスイッチング素子の ON, OFF 状態を実質的に決定する三角波キャリアの入れ替えが提案されている<sup>(48)</sup>。例えば、ON 状態でコンデンサ電圧が上昇あるいは降下している Cell と、OFF 状態でコンデンサ電圧が下降あるいは上昇している Cell に割り当てられているそれぞれの三角波キャリアを入れ替えることで ON, OFF 状態が入れ替わり、それによってコンデンサ電圧の上昇下降を均一化することができる。理想的には、ON 状態および OFF 状態のみを入れ替えるだけであるため Cell 全体で負担すべき出力電圧には大きな影響を与えないという特徴がある。しかし、入れ替えるタイミングによっては電流にひずみが生じることやスイッチング回数増加によって半導体素子で発生する電力損失が増加する可能性がある。提案されている制御を用いた実験では、実電流にひずみが生じており、その原因については言及されていない。さらに、原理的に全ての電圧情報を取

得および比較した上で ON, OFF 状態を切り替えるため中央のメインコントローラへ電圧検出信号を集約する必要がある。結果として、検出システムとコントローラを接続するインタフェースは大規模化するとともに、分散コントローラ導入によって制御系を分割という点を満たすことは難しい。

以上より、パラメータを用いないバランス制御は原理が明確化されているため実装の面で他制御との干渉は回避することができると考えられる。そのため、制御系構築の上では制御パラメータの設計が必要なものと比べて有利であると言える。ただし、電圧信号を集約する必要がある場合は、中央のメインコントローラにおけるインタフェースが大規模化してしまう恐れがある。

### (3) 低スイッチング周波数条件下におけるバランス制御

モジュラーマルチレベル変換器では、Cell の直列接続段数を増加させることで Cell 単体の駆動周波数、つまりキャリアの設定周波数を低減することができる。その結果、半導体素子の駆動スイッチング周波数を低く設定することができ、スイッチング時に発生する電力損失を抑制することが可能となる。特に、電力送電に用いられるようなシステムにモジュラーマルチレベル変換器を採用する場合、アームあたりで 40 台の Cell を接続し、かつスイッチング周波数は 200 Hz 以下になると想定されている<sup>(49)</sup>。当然、そのようなシステムにおいてもコンデンサ電圧アンバランスの抑制が要求されるため低スイッチング周波数下でのバランス制御についてもいくつか提案されている<sup>(49)-(51)</sup>。しかし、低スイッチング周波数で駆動するためバランス制御に高速性を求めることは難しく、理想状態を想定したシミュレーションにおいても電圧にバラつきが生じるため完全にアンバランスを解消することは原理的に難しいと考えられる。これらのアンバランスをさらに小さくするためにはコンデンサの静電容量を大きくする必要があるが、Cell 単体およびシステム全体の体積増加を引き起こしてしまふ。

以上のような対象とする電力システムやバランス制御系は、本論文で取り上げる領域とは異なるが、電力損失を低減することを目的としてスイッチング周波数を低く設定するために Cell 接続段数を際限なく大きくすることは必ずしもシステムの高性能化に直結するわけではないと言える。

#### (4) コンデンサ電圧のテーブル化によるバランス制御

バランス制御の中には、コンデンサ電圧を昇順もしくは降順に並び替えてテーブル化し、その電圧に応じて動作モードを切り替える手法も提案されている<sup>(52)-(53)</sup>。先ほど示した三角波キャリアの入れ替え方式で述べたとおり、回路の動作モード、具体的にはスイッチング素子の ON, OFF 状態を切り替えることでコンデンサの充放電を制御することができる。よって、コンデンサ電圧の大小に応じてスイッチング素子の ON, OFF 状態を切り替えるという本方式は、原理的には三角波キャリアの入れ替え方式と同じと考えられる。ここでは、その手法について、より詳細に記述する。

モジュラーマルチレベル変換器において、アームを流れる電流は Cell に直接流出入する電流であるためコンデンサ電圧を制御する上では注視しなければならない。また、アーム電流は入出力電圧の大きさや出力電力によって、交流成分が重畳した直流電流になるケースや直流成分が重畳した交流電流になるケースなど様々に変化する。さらに、アーム電流が交流電流になる場合は、Cell を構成する全スイッチング素子における ON, OFF 状態の割合が同じであっても、電流の向きによって充電モードと放電モードが切り替わることになる。よって、上アームもしくは下アームそれぞれにおいて、Cell が充電モードまたは放電モードになる電流の向きを把握しておかなければならない。以上から、コンデンサ電圧に応じて動作モードを切り替えるバランス制御では、電流の正負判定を制御アルゴリズム中に組み込んでいるものが多い<sup>(52)-(53)</sup>。つまり、電流の正負判定を行った後に、コンデンサ電圧の大小に応じて動作モードを割り当てることになる。

図 2.13 に電流の正負判定とコンデンサ電圧の大小に着目したバランス制御方式の例を示す<sup>(52)</sup>。なお、コンデンサ電圧の大小関係は  $V_{cap\_1} < V_{cap\_4} < V_{cap\_2} < V_{cap\_3}$  としている。(a)に示したように、電流がある向きに流れているときに放電モードになるとすれば、コンデンサ電圧が上昇している Cell 2 および Cell 3 を積極的に用いることでコンデンサから電荷が引き抜かれて電圧を下降させることができる。反対に、コンデンサ電圧が下降している Cell 1 と Cell 4 は利用を抑えるあるいは単に電流を通過させることで電圧の降下を最低限に抑制することができる。また、(b)に示すように電流の向きが逆になった場合、つまり、充電モードになった場合は、コンデンサ電圧が降下している Cell 1 と Cell 4 を積極的に用いて電圧を上昇させ、電圧が上昇している Cell 2 および Cell 3 は利用を控えて電圧

上昇を抑制することになる。これらの動作を毎制御周期、あるいは電流の向きが変わるタイミングで行うことでコンデンサ電圧の均一化を図ることができる。

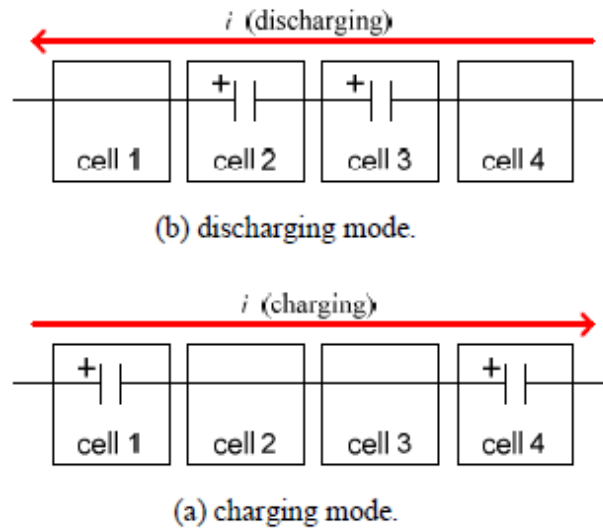


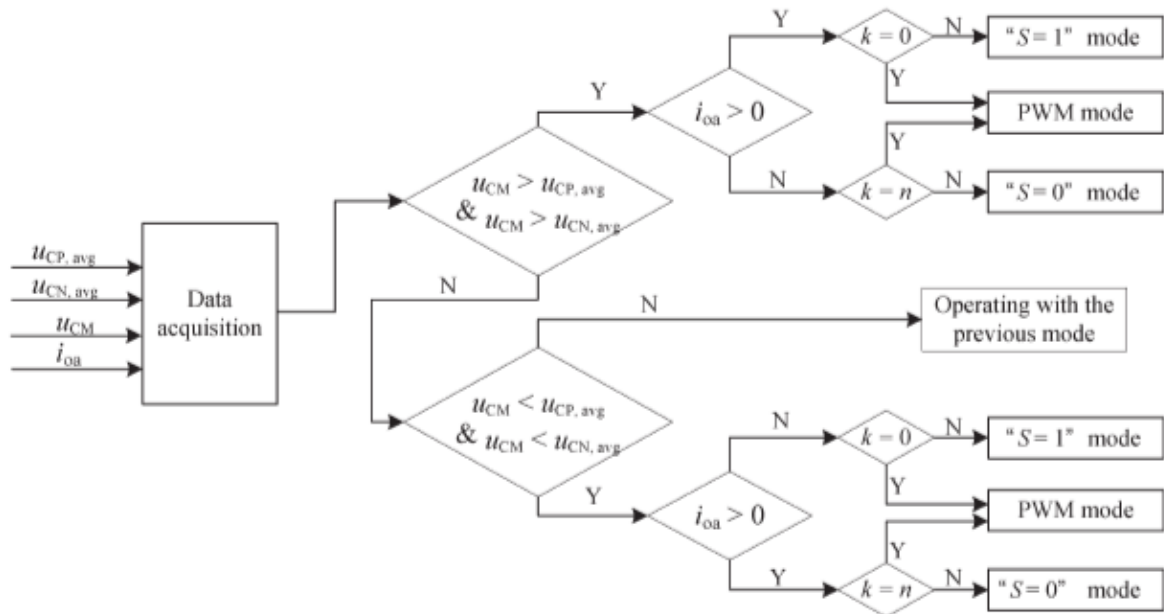
図 2.13 電流の正負判定とコンデンサ電圧の大小に着目したバランス制御方式の例  
(文献(52) Y. Miura, K. Inubushi, M. Ito, T. Ise: "Multilevel Modular Matrix Converter for High Voltage Applications", Annual Conference of the IEEE Industrial Electronics Society 2014 (IECON 2014), pp. 4690–4696 (2014)より引用)

さらに、単純に ON, OFF 状態を切り替えるだけでなく、PWM 動作も含めた 3 つの状態を切り替える方式も提案されている<sup>(53)</sup>。

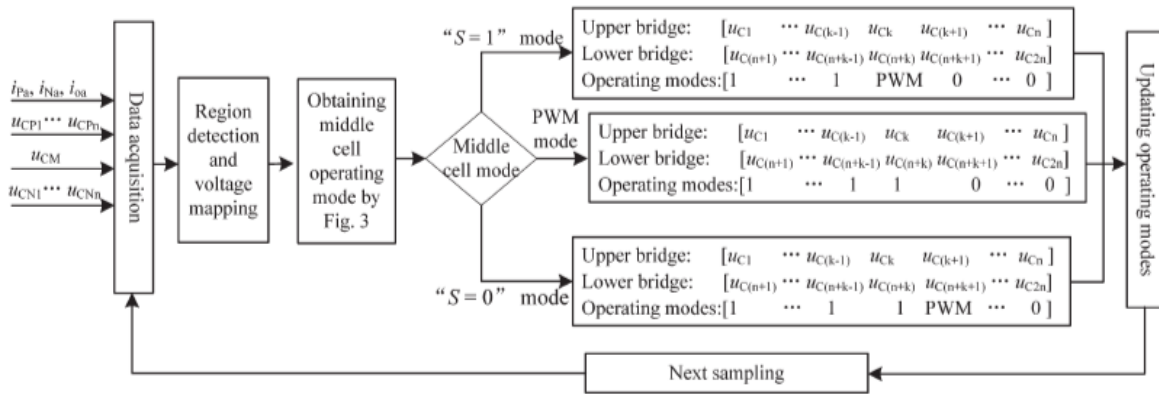
図 2.14 に ON, OFF および PWM 動作の 3 モードを切り替えるバランス制御の例を示す<sup>(53)</sup>。本制御系の適用が提案されているシステムでは、上下アーム間に「Middle Cell」という Cell を採用している<sup>(53)</sup>。本制御では、初めに、電流の向きおよび Middle Cell のコンデンサ電圧と上下アームそれぞれのコンデンサ電圧平均値との比較から Middle Cell の動作モードを選択している。Middle Cell の動作モードを決定した後、上アームと下アームを構成する Cell のコンデンサ電圧をテーブル化し、それらの大小を判定した上で各 Cell の動作モードを振り分ける形となっている。このように、PWM 動作も踏まえることでアームを流れる電流のリプルを低減することができる。また、コンデンサ電圧に応じて各 Cell の動作モードを選択し、コンデンサ電圧のアンバランスを解消することができる。ただし、三角波キャリアの入れ替え方式の説明時にも述べたとおり、テーブル化するためには全 Cell のコンデンサ電圧を一か所に集約することが前提となるため、中央のメインコントローラに電圧信号を全て集める必要がある。よって、信号線の削減を目指した分散コントローラの導入は難しく、さらに、信号線を集約するために中央コントローラのインタフェースが大規模化してしまうという課題がある。

以上をまとめると、バランス制御において制御パラメータの設計が必要なものは、その設計法が明かされておらず、平均値制御との干渉問題が発生する問題が生じる可能性がある。逆に、制御パラメータの設計が不要なものは、上記の干渉問題は回避することができるが、コンデンサ電圧を中央のメインコントローラに集約するため信号線の増大やインタフェースの大規模化という問題が生じる。これは、分散コントローラを導入するにあたって、メインコントローラ側とサブコントローラ側との分離が可能な部分を特定しづらいといえる。これまでの考察を総括して、中央コントローラへの全コンデンサ電圧信号の集約が不要で、かつメインコントローラ側とサブコントローラ側との分離が可能な部分が明確化されているシステムは、インタフェースの小規模化を目指す分散コントローラが導入しやすいと言える。





(a) Middle Cell の動作モード選択



(b) コンデンサ電圧に応じた Cell の動作モード選択

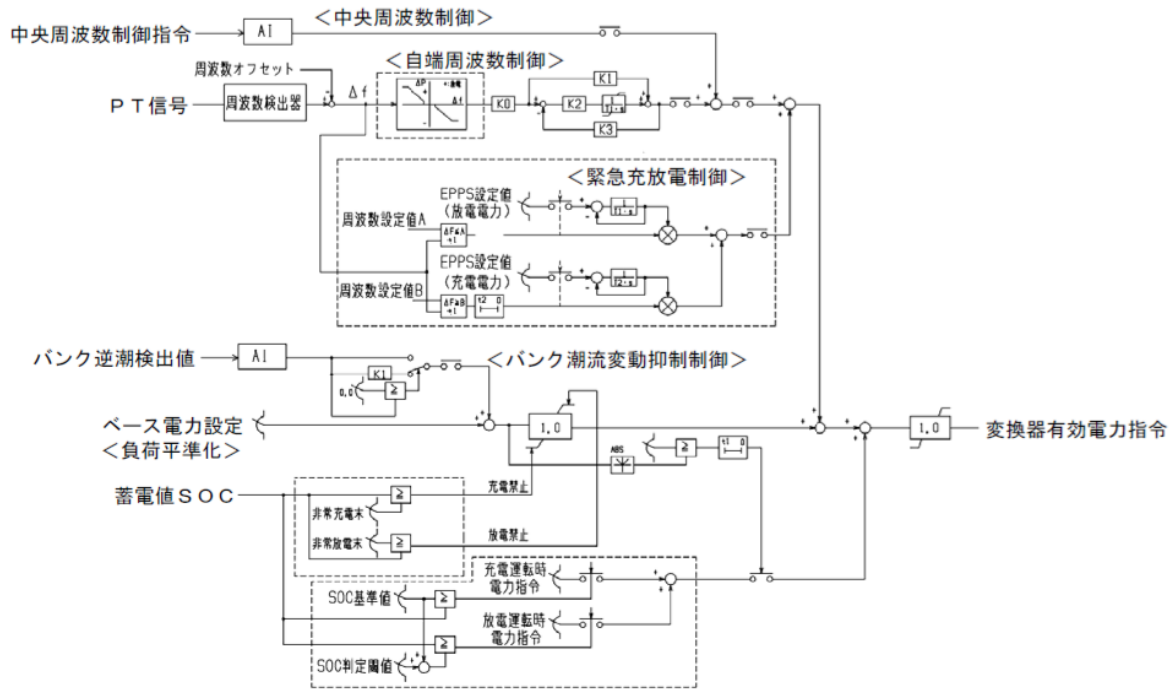
図 2.14 ON, OFF および PWM 動作の 3 モードを切り替えるバランス制御の例  
 (文献(53) K. Wang, Y. Li, Z. Zheng, L. Xu: “Voltage Balancing and Fluctuation-Suppression  
 Methods of Floating Capacitors in a New Modular Multilevel Converter”, IEEE Trans. on  
 Industrial Electronics, Vol. 60, No. 5, pp. 1943-1954, (2013)より引用)

### 2.3.5 アプリケーションに着目した等価回路モデルによる制御系構築

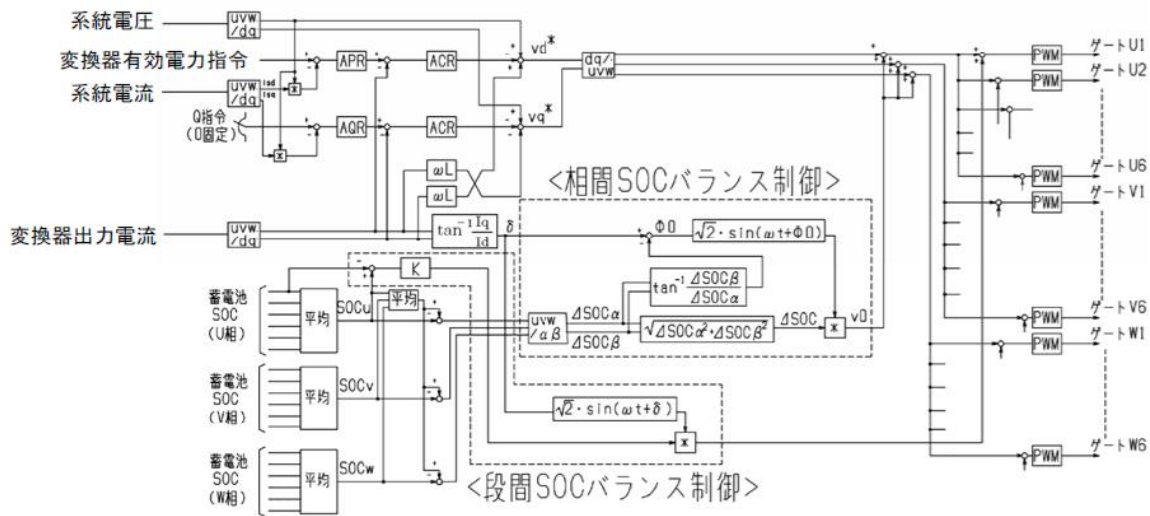
モジュラーマルチレベル変換器は、様々な応用方法が検討されており、そのアプリケーションに適した制御法も提案されている。本項では、適用するアプリケーションに着目して考案された制御系の例について説明する。

研究背景でも述べたように、再生可能エネルギーを用いた発電の大量導入に伴い、電力系統において、電力需給のアンバランスが発生し、それによって電力系統の電圧や周波数が不安定化する懸念がある。これらの諸問題を解決するためには余剰電力を一時的にエネルギーバッファに蓄えるシステムが必要となる。さらに、系統事故などによって電力系統からの電力供給が断たれた場合を想定するとバックアップ電源として駆動するシステムも要求される。これらを背景とし、かつ高調波の低減や受動素子によって構成されるフィルタのサイズ低減を実現するためにモジュラーマルチレベル変換器を適用した蓄電システムが提案されている<sup>(7), (54)-(55)</sup>。採用する回路方式に違いはあるが、回路を多段直列接続したCellによって構成し、Cellに実装されているコンデンサ部にバッテリーを並列に接続するといった基本構成は共通している、また、Cellは多段直列接続によってコンデンサの充電電圧が低減できることから、バッテリーのスタックを構成する際、直列接続するバッテリーセル数を小さくすることができる。その結果、従来の多直列接続によってスタックを構成する際に問題となっていた特定のバッテリーセルへの過充電やそれに伴うバッテリーの寿命低下を防止することができるメリットがある<sup>(55)</sup>。

図 2.15 に電池電力貯蔵用モジュラーマルチレベル変換器の制御系例を示す<sup>(7)</sup>。取り上げるシステムでは、太陽光発電の大量導入に伴う余剰電力対策および系統周波数変動対策、配電系統潮流変動抑制を目的としており、電力に着目した制御として、負荷平準化や周波数変動時における周波数偏差に応じた電力制御、緊急充放電制御などが搭載されている。これらは基本的に各ケースに分かれており、そのケースに当てはまった際に動作モードを切り替えるような形となる。また、バッテリーのマネージメントに関する制御としては、各バッテリーの充電状態を検出した上で、Cell間および相間で充電バランスを均一化する制御が実装されている。基本的な構成はこれまで述べた電圧制御系と同様に搭載されているバッテリー電圧の平均値を制御する系とバッテリー間のバランスを補正する系の2つから構成されている。



(a) 有効電力制御系



(b) 電流制御系

図 2.15 電池電力貯蔵用モジュラーマルチレベル変換器の制御系例

(文献(7) 金, 今野, 川上, 大田, 赤木: 「電池電力貯蔵装置用 500kW モジュラー・マルチレベル・カスケード変換器の開発」, 平成 25 年電気学会産業応用部門大会 (JIASC 2013), 論文集 No. 1-67, pp. I-293 – I-296 (2013)より引用)

### 2.3.6 Solid State Transformer におけるコンデンサ電圧バランス制御

本論文で取り上げるモジュラーマルチレベル変換器は、先にも述べたとおり、高圧送配電系における大型絶縁変圧器の削減が期待されている回路方式である。モジュラーマルチレベル変換器と同様、高圧送配電系に適用でき、かつ大型絶縁変圧器が削減できる回路方式として Solid State Transformer (SST) がある。SST の定義は様々なものがあるが、概ね、電力回路中に中周波数あるいは高周波数で駆動するトランスを内包した系統連系機器と捉えられることが多い<sup>(56)</sup>。この点では、提案しているモジュラーマルチレベル変換器を用いた受電設備も SST の一つとして見ることができる。本項で取り上げる SST は、高圧系統側に Cell を代表とする単位回路を多段直列し、かつその単位回路ごとに高周波絶縁型 DC-DC 変換器を搭載したものを指すことにする。また、高周波絶縁型 DC-DC 変換器後段は直流になるため、絶縁型 DC-DC 変換器の出力を並列に接続すれば大電流を分担させることができる。つまり、高圧側は Cell の直列多段接続によって電圧を分散し、低圧側は絶縁型 DC-DC 変換器の多数並列接続によって電流を分散することになる。このような回路方式を、Input Series Output Parallel (ISOP) と呼び、今後の大電力変換器として応用が期待される方式の一つである<sup>(57)</sup>。

図 2.16 に SST の回路例を示す<sup>(57)</sup>。上記で述べたとおり、高圧側は Cell が直列多段接続され、低圧側は絶縁型 DC-DC 変換器が多数並列接続されている。本回路は、中電圧系統から直流配電系への電力供給を行うシステムとして提案されている。

図 2.17 および図 2.18 に SST の制御を示す<sup>(57)</sup>。電圧制御系および電流制御系については、これまで述べてきたモジュラーマルチレベル変換器の系と類似しているが、Cell に搭載されたコンデンサの電圧バランス制御を絶縁型 DC-DC 変換器によって行うといった差異が見られる。具体的には、多段直列接続された Cell 側でコンデンサ電圧の平均値制御を行い、発生した電圧アンバランスは絶縁型 DC-DC 変換器の出力を可変することで抑制する。つまり、電圧が規定値よりも上昇すれば絶縁型 DC-DC 変換器の出力電力を上昇させてコンデンサを放電し、逆に、規定値よりも低い場合は出力電力を抑えてコンデンサを充電するという動作になる。この点では、SST は制御系の自由度が高いと見なすこともできるが、三相システムなどに展開した際、構成素子数が増加することが懸念されている。

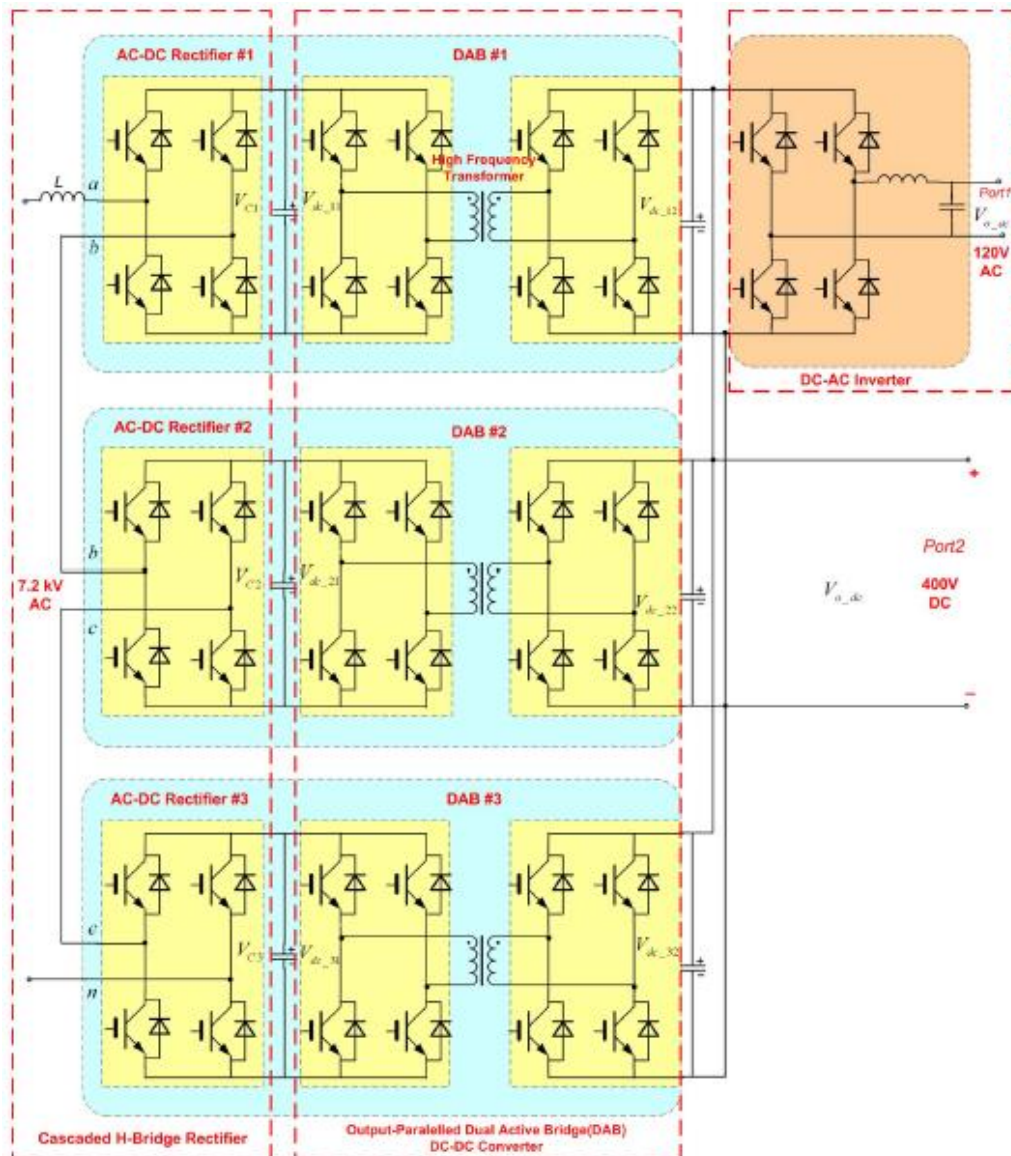


図 2.16 Solid State Transformer (SST) の回路構成

(文献(57) J. Shi, W. Gou, H. Yuan, T. Zhao, A. Q. Huang: “Research on voltage and power balance control for cascaded modular solid-state transformer”, IEEE Trans. on Power Electronics,

Vol. 26, No. 4, pp. 1154-1166, (2011)より引用)

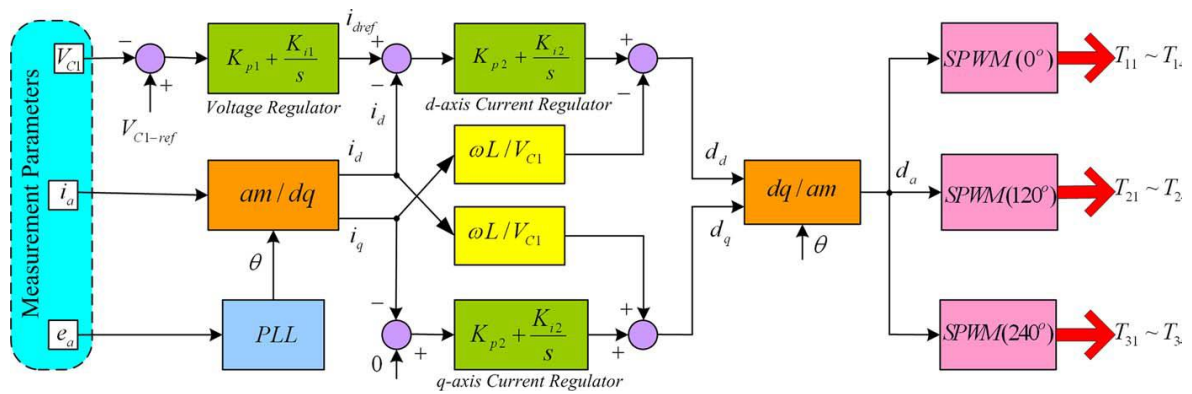


図 2.17 SST の制御系 - 多段直列接続された H-bridge Cell の制御系 -

(文献(57) J. Shi, W. Gou, H. Yuan, T. Zhao, A. Q. Huang: “Research on voltage and power balance control for cascaded modular solid-state transformer”, IEEE Trans. on Power Electronics, Vol. 26, No. 4, pp. 1154-1166, (2011)より引用)

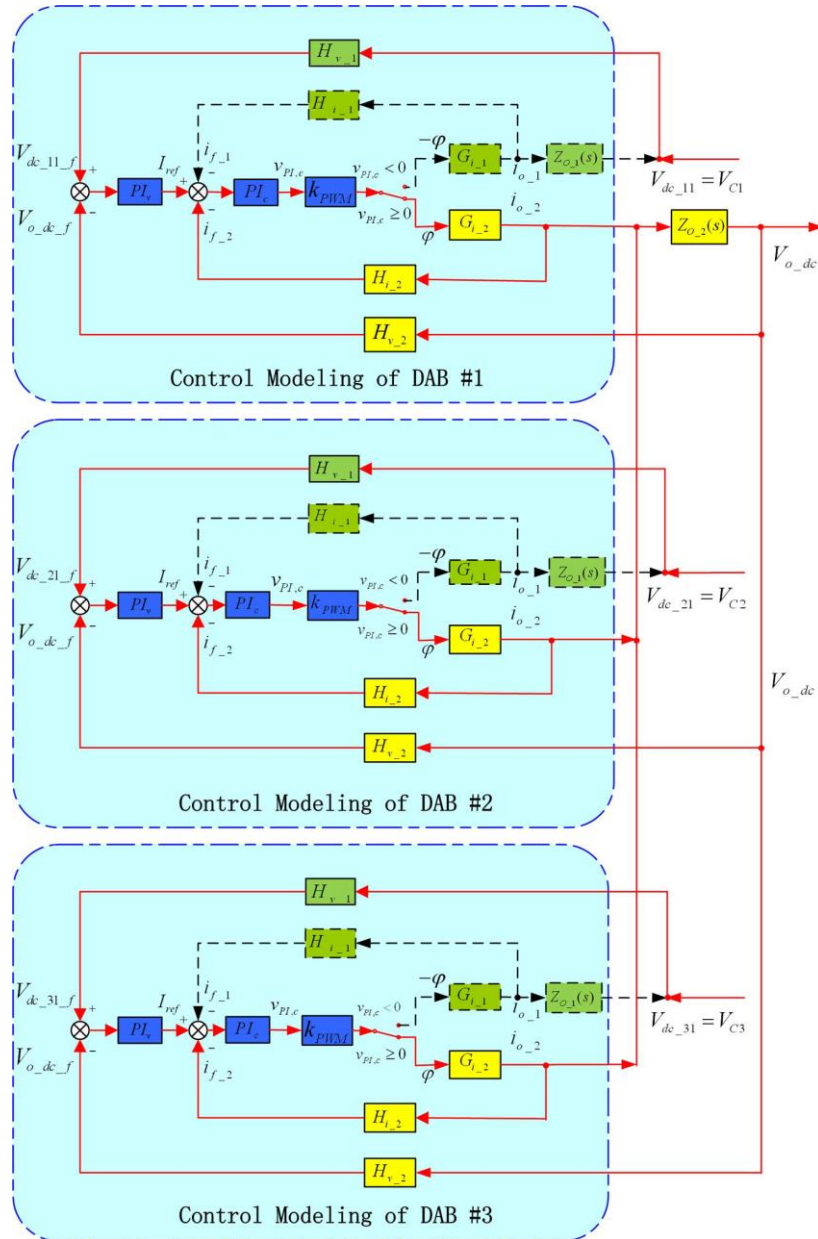


図 2.18 SST の制御系 - 並列接続された絶縁型 DC-DC 変換器 (DAB) の制御系 -  
 (文献(57) J. Shi, W. Gou, H. Yuan, T. Zhao, A. Q. Huang: “Research on voltage and power  
 balance control for cascaded modular solid-state transformer”, IEEE Trans. on Power Electronics,  
 Vol. 26, No. 4, pp. 1154-1166, (2011)より引用)



### 2.3.7 制御回路の小型化および簡素化に対するアプローチ

先にも述べたように、モジュラーマルチレベル変換器では、ゲート駆動用の信号線やコンデンサ電圧の検出線が膨大な数となり、それが中央のコントローラに集約されることでハードウェア、特にインタフェースが大型化する問題がある。また、信号線数が増えることによって大規模なノイズ対策も必要となることや配線の設置スペースも確保することなどもコントローラの体積を増大させる要因となる。また、このようなコントローラはその電力変換システムごとにゲート信号線と検出信号の線数に合わせて独自開発すべき部分が増えると予想されるため、汎用のマイコンなどはほぼ使えない。この問題に対して、コントローラの小型化、簡素化を目的とした制御回路の構成方法が検討されている<sup>(58)-(59)</sup>。

図 2.19 に想定される電力変換回路とコントローラの小型化、簡素化を目的とした制御回路の構成例、信号線数の削減効果を示す<sup>(58)</sup>。(a)に示した図は信号線数の削減を検討する対象回路であり、直流リンク部を持たずに三相から三相へ変換する電力変換システムとなっている。また、(b)には全信号が 1 台のコントローラに集約される従来の中央集中型コントローラの構成を示す。これに対して、(c)にはアームごとにサブコントローラを配置し、中央のメインコントローラに信号が集中することを回避する構成が示されている。従来構成では、コンデンサの検出信号が中央のメインコントローラへと送られていたためメインコントローラにおける AD コンバータの設置数も多くなることが予想される。さらに、制御信号も全て中央のメインコントローラから送信されていた。これに対して、各アームにマイコンを配置する分散コントローラの方式では、コンデンサ電圧の検出信号に関する処理はアーム内で完結することができるためアーム内の Cell 数に応じた AD コンバータを設置すればいいことになる。また、サブコントローラは集約したコンデンサ電圧から平均値を算出した上で中央のメインコントローラへ送信するため両コントローラ間で接続される電圧検出に関する信号線は Cell 数が増加したとしても変更する必要がない。また、中央コントローラは電流制御や系統電圧の検出および監視が主のタスクとなり、電流制御系においてアーム内で共通する制御信号を送信するためこちらも信号が増加することはない。また、制御信号の送信方式も Cell 数に応じたアーム出力電圧の状態をビットで表現することによって Cell 数が増加しても信号線数が増えない方式を採用している。送信された制御信号を受け取ったサブコントローラは各 Cell の制御信号を生成し、ゲート駆動信号を送信するこ



となる。(d)では従来方式と提案方式における信号線数の比較結果が示されており、従来方式は Cell 数の増加に伴って信号線数が増加していくのに対して、信号の集約と制御信号のビット化によって Cell 数が増えた場合も急激に信号線数が増えることはない。

しかし、本方式では、アーム内においてサブコントローラから各 Cell にゲート駆動信号を送信するため、中央集中型に比べて規模は縮小されているものの原理的に Cell 数増加に伴ってサブコントローラに接続されるゲート信号線数は多くなる。よって、高耐圧化等によって電力変換システムの規模が大きくなった場合、中央集中型コントローラと同様に信号設置スペースの確保やノイズ対策によってシステム体積を増加させてしまうことは避けられない。また、提案されている制御方式では、コンデンサ電圧のソートが必要であるため瞬時に全コンデンサ電圧を検出する必要があり、サブコントローラにおける AD コンバータ数が増加する。これに対して、Sample & Hold IC およびアナログマルチプレクサを用い、検出信号を集約して少数の AD コンバータで検出する解決法も考えられるが、検出回路とは別に付属回路を設置することになるためサブコントローラ側におけるコントローラ体積増大が考えられる。

図 2.20 に「メインコントローラ」、「アームコントローラ」および「セルコントローラ」からなる階層制御系を示す<sup>(59)</sup>。先ほどと同様にコントローラを分け、かつ演算処理をそれぞれのコントローラに分担させる方式となっている。例えば、メインコントローラは電力制御とアーム間で生じるコンデンサ電圧不平衡を補正し、各アームに設置されるアームコントローラはアーム内で発生するコンデンサ電圧不平衡を補正する。具体的な方法としては、コンデンサ電圧をソートし、その値の大小に応じて動作モードを選択する方式が提案されている。また、ゲート駆動信号の生成など、H-bridge Cell の実質的な動作制御はセルコントローラが担当することになる。提案されている方式では、コンデンサ電圧のソート処理をメインコントローラではなく、アームコントローラで実施することでメインコントローラでの演算処理軽減を目的としている。また、アームコントローラからメインコントローラへはアーム内に存在するコンデンサ電圧の平均値のみを送信し、メインコントローラからアームコントローラへは出力電圧指令値のみが送られるため信号配線数の削減に大きく寄与できる。一方で、コントローラの分割数が増えると各コントローラで行われる演算処理の結果を統合するタイミング、つまり、コントローラ間の通信タイミングや一度の

通信で送受信可能な情報量の検討が複雑化することが考えられる。まず、アームコントローラにおいてソート処理を行うため同一タイミングでアーム内に存在している全 Cell のコンデンサ電圧を取得し、各セルコントローラからアームコントローラに集約する必要がある。また、セルコントローラは複数 Cell をまとめて制御するためコンデンサ電圧も Cell 数分だけ検出する必要がある。信号線数の更なる削減およびノイズ対策を軽減するために一般的なシリアル通信方式や光通信方式を採用する場合、1 台のセルコントローラが扱う Cell 数が相対的に多い場合は一度の通信で取得したコンデンサ電圧全てを送ることが難しくなる可能性がある。逆に、セルコントローラが取り扱う Cell 数が少ない場合はセルコントローラ自体の個数が増加するためアームコントローラとの通信周期が長くなることが考えられ、高速制御を実現するためにはこの周期との兼ね合いも検討しなければならない。また、アームコントローラで集約されたコンデンサ電圧はその平均値が算出され、メインコントローラへ送信されるが、この算出および送信はセルコントローラからの信号が集約された後に行う必要があるためこちらもタイミングと制御応答との兼ね合いを検討しなければならないと考えられる。以上のように、分散コントローラを構築する上で、分散する階層数が多いほどコントローラごとの役割が明確となり、かつコントローラ単体の処理負担は軽減できる反面、処理や通信のタイミングを注意深く検討しなければならない。これらの手間を考慮すると階層数を増やして分散コントローラを構築することは、制御系構築にとって必ずしも良いとは言えない。しかし、メインコントローラとサブコントローラに分けて制御回路を構築する分散コントローラ方式自体は信号線の集約化および実配線数が削減できる可能性があるため、コントローラの簡素化を目指す上では必要な技術であると言える。また、各コントローラでの処理や通信も視野に入れ、分散コントローラの構築に向けた制御系を採用することが望ましいと言える。

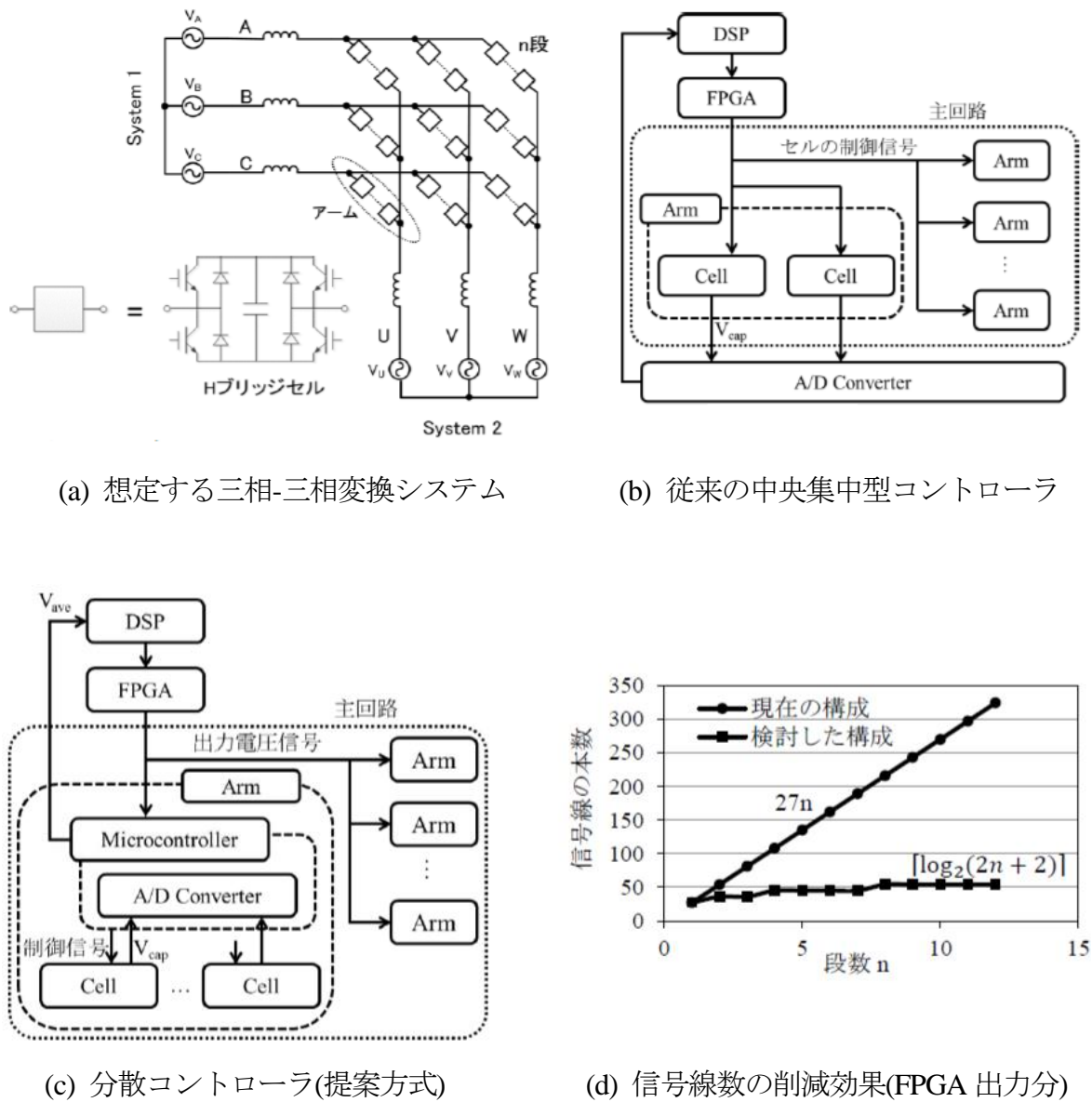


図 2.19 コントローラの小型化，簡素化を目的とした制御構成と信号線数の削減効果 (文献(58) 吉田，藤川，犬伏，三浦，伊瀬：「マルチレベルモジュラーマトリックスコンバータのための拡張性を有する制御系の構成」平成 26 年電気関係学会関西連合大会，No. G4-7, pp. 107-108, (2014)より引用)

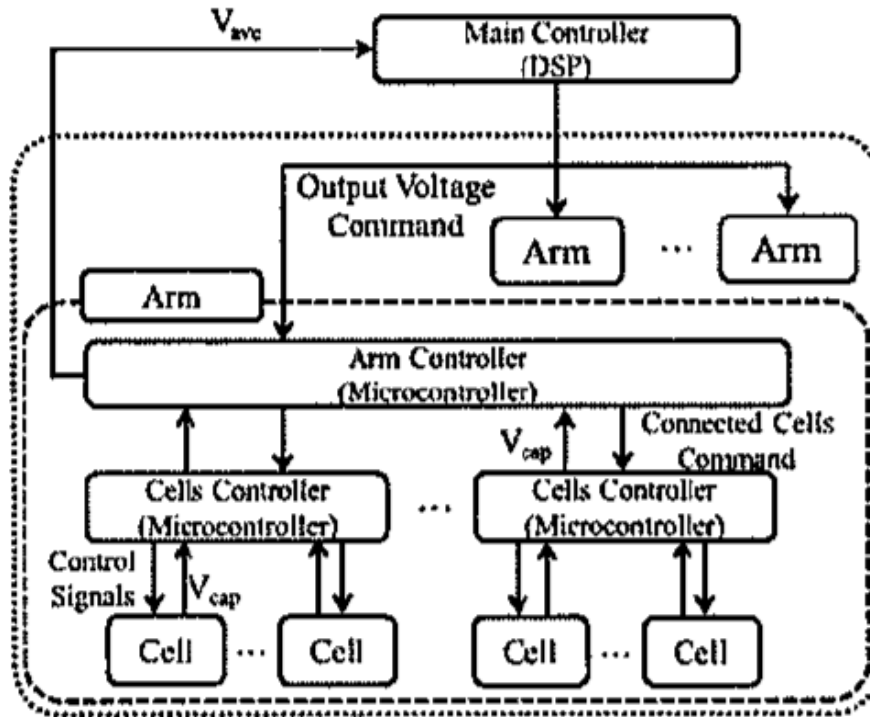


図 2.20 3つのコントローラからなる階層型制御系

(文献(59) 吉田, 三浦, 藤川, 三浦, 伊瀬: 「階層的な制御構成を持つモジュラーマルチレベルマトリックスコンバータのセル故障時の動作成」 電気学会 半導体電力変換・モータドライブ合同研究会資料, No. SPC-16-028, MD-16-028, pp. 55-60, (2016)より引用)

これまでモジュラーマルチレベル変換器における制御系の構成と特徴および課題や分散コントローラ導入を見越した際に障害となり得る事項について記載した。まず、モジュラーマルチレベル変換器を構成する Cell のトポロジーについて、降圧整流動作を実現するためには出力電圧に下限値が存在しないことが重要であることを示した。また、Cell 単体におけるゲート信号数や電圧検出数が少ないことによってサブコントローラに汎用マイコンが適用しやすいことも述べた。以上の点から、H-bridge Cell の適用が向いているという結論を導き出した。さらに、H-bridge Cell には従来から使用されてきたバイポーラ変調やユニポーラ変調を採用することができるため、他の Cell トポロジーにおいて考慮すべきスイッチングパターンと動作モードの関係を追加で検討する必要がないことも利点の一つとして挙げられる。

また、統括制御系はモジュラーマルチレベル変換器における有効電力、無効電力の制御を一括化して行うことができる利点がある反面、演算量が多くなることやコントローラをメインとサブに分割するポイントの明確化が難しいことを述べた。加えて、統括制御系は信号を集約化した制御方式が多く、この点は分散コントローラの導入を困難にする要因となっている。一方で、アームやレグを単位として構築される制御系は、制御要素の分割ポイントが明確化されているので分散コントローラの構築に向いていると言える。

さらに、コンデンサ電圧のバランス制御についても述べたが、制御パラメータの定数設計が必要なものはコンデンサ電圧平均値制御との干渉が懸念されると同時に、パラメータの設計法が明確に示されていないものが多い。また、パラメータの設計が不要なものでも中央のメインコントローラに電圧信号を集約する必要がある方式では信号線数増加の点で導入が難しいと言える。

以上をまとめると、コントローラの簡素化を目指す上で以下のような要求を満たす必要がある。別の言い方をすると、下記の要求を満たすことで分散コントローラ導入において大きな弊害なく、スムーズな構築が可能となる。

- ・分散コントローラを導入する上で、アームやレグを単位として構築される制御系
- ・変調法を含めた従来の制御方法が流用できること
- ・バランス制御はサブコントローラごとに個別制御化できること
- ・制御パラメータの設計指針が明確化されているあるいは設計自体が不要

## 2.4 従来の回路設計法と高パワー密度化に向けた課題

前節では、コントローラの簡素化に向けた制御系について述べたが、モジュラーマルチレベル変換器を用いた電力変換システムにおいて高パワー密度化を目指すためには、回路コンポーネントのダウンサイジングが非常に重要となる。モジュラーマルチレベル変換器における総合体積の大部分は、絶縁対策を除くと、Cell を構成するコンデンサ、スイッチング素子を冷却するヒートシンク、Cell と直列に接続されるインダクタによって占められることが考えられ、この点は従来の電力変換回路と同じである。しかし、モジュラーマルチレベル変換器は Cell の多段直列接続や複数のインダクタが存在するため、小型化を実現するためのメカニズムは複雑であると言える。

本節では、コンデンサ、ヒートシンク、インダクタの小型化を目的とした従来の設計法、小型化へのアプローチおよび体積評価の方法について述べる。初めに、コンデンサについては、リップル電圧理論式の導出と静電容量の設計方法について記述する。その後、コンデンサに蓄える静電エネルギーを基にした体積評価の方法も記載する。また、提案システムでは、単位体積あたりの静電容量が大きく、数百 V の耐圧が確保可能で、かつ入手が容易であるという利点から電解コンデンサを Cell に適用することを想定している。これに対して、フィルムコンデンサやセラミックコンデンサを Cell に適用した事例も紹介する。ヒートシンク的设计については、すでに数多く報告されているチョッパ型 Cell における半導体損失式の導出と損失解析について述べる。また、スイッチング素子や Cell トポロジー、変調法などの条件を変えたときの損失比較、アーム電流を解析した上での損失式の導出と評価事例を紹介する、さらに、アームインダクタの設計について、変換器インピーダンスを基にした設計法、リップル電流を基準とした設計法、共振現象に着目した設計法などに触れた後、インダクタの小型化を実現する手法として結合インダクタについても述べる。最後に、モジュラーマルチレベル変換器の体積について総合的に言及した事例を取り上げる。

以上のように、各回路コンポーネントおよび総合体積へ言及した設計事例をまとめ、その特徴と課題をまとめた上で、目指すべき設計方法について考察する。

## 2.4.1 コンデンサにおけるリップル電圧式の導出と静電容量の設計

単相インバータやPWM整流器などの系統連系電力変換器に搭載されるコンデンサについては、リップル電圧を基準としてその静電容量が決定されることが一般的である。つまり、コンデンサの平均電圧値に対してリップル電圧を何%以内に抑制するかが仕様で決定されており、リップル電圧を規定値内に収めるために必要な静電容量を決定することになる。モジュラーマルチレベル変換器においても、Cellに搭載されたコンデンサに電流が流れ込むため先に述べた変換器と同様にリップル電圧が生じる。このリップル電圧については、入出力電圧や電力容量などの回路パラメータを考慮した上で理論式を導出することによってシステムの条件が決定した時点でその大きさを把握することができるようになる。結果として、設計の初期段階で静電容量の決定が可能となる。リップル電圧の理論式導出については入出力電力のパラメータからコンデンサに蓄積される静電エネルギーを導出し、そこからリップル電圧へと式を解法する手法が報告されている<sup>(38),(60)</sup>。

図 2.21 にコンデンサ電圧理論式の導出を目的とし、モジュラーマルチレベル変換器のパワーフローを明確化した回路モデルを示す<sup>(38),(60)</sup>。(a)は力行動作時の回路モデルであり、直流電圧源側  $V_{dc}$  から交流電圧源  $v_s$  に電力を供給していることになる。また、上下の電圧源モデルが Cell を直列接続した際の電圧総和、つまりアーム出力電圧を指しており、そこを  $i_p$  と  $i_n$  が流れている。また、(b)はパワーフローを示した回路モデルであり、直流電圧源側からアームに供給される電力、アームから交流電圧源に出力される電力および上下アーム間を移動する電力の存在が明らかにされている。このパワーフローから Cell に流出入する電力を積分することでコンデンサに蓄積される静電エネルギーがわかり、そこからコンデンサ電圧の理論式を導出している。また、導出されたコンデンサ電圧理論式には力率や交流電圧電流の位相差がパラメータとして含まれていることが多い。これは、モジュラーマルチレベル変換器が、力行動作または回生動作、あるいは遅れ無効電力または進み無効電力の注入を行う際、その動作モードによってリップル電圧が変化するためである<sup>(38),(60)</sup>。AC-DC 変換器として動作するモジュラーマルチレベル変換器に限ると、リップル電圧には、接続される交流電圧源と同じ周波数で振動する成分と交流電圧源の周波数に対して 2 倍の周波数で振動する成分の二つが含まれている<sup>(38)</sup>。以上から、回路中の電力を基にすることで、各コンデンサにおいて発生するリップル電圧の詳細を把握することができるため有効な

回路解析の手法であるといえる。また、発生するリップル電圧を基準として静電容量を決定する設計指針もいくつか提案されている<sup>(61)-(62)</sup>。これらは先に述べたように、一般的な電力変換器と同様、コンデンサの平均電圧に対してリップル電圧を規定値内に収めるように静電容量を決定する指針を取っている。

ただし、理論式導出の目的は、コンデンサの設計用途よりも高性能なコンデンサ電圧制御の実現に向けたリップル電圧把握ということが多い。結果、そこからコンデンサ容量の設計まで言及している文献は少なく、体積評価に至ってはほとんど報告されていない。また、電解コンデンサを使用する場合、リップル電圧の他にリップル電流も把握することが重要となるが、理論式の多くはリップル電圧の導出に終始しているものが多い。これは、設計の観点から見るとリップル電流を考慮する必要がないコンデンサに適用を限定しているだけでなく、リップル電流によるコンデンサの内部発熱も検討できないことになる。よって、コンデンサに関する理論式の導出時には、リップル電圧はもちろんリップル電流にも言及すべきである。

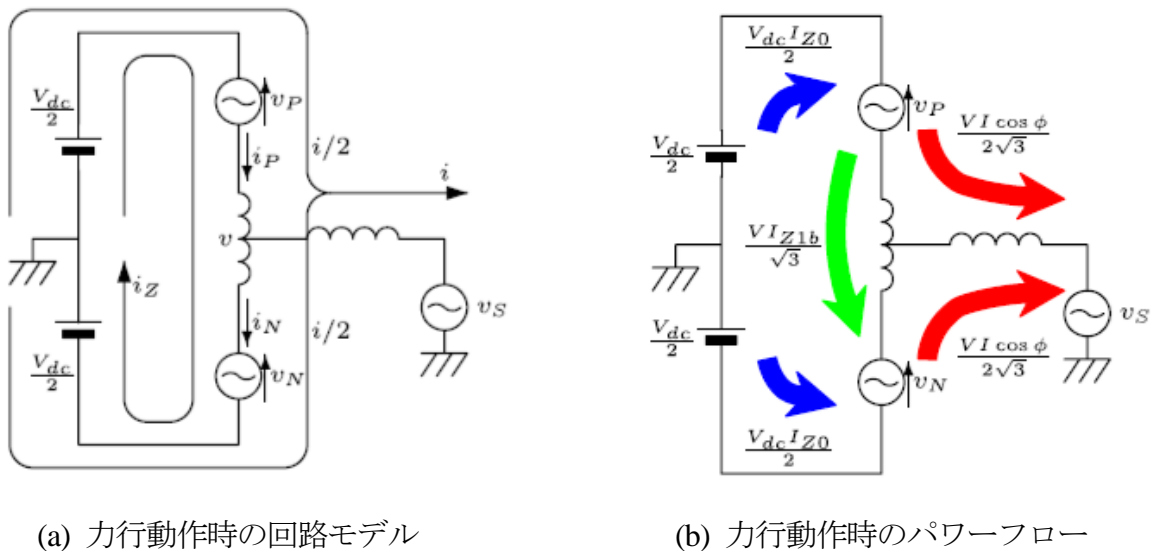


図 2.21 モジュラーマルチレベル変換器のパワーフローを明確化した回路モデル  
 (文献(38) 藤田, 萩原, 赤木: 「MMCC-DSCC 方式モジュラーマルチレベルコンバータ  
 のパワーフロー解析と直流コンデンサ電圧の制御」, 電学論 D, Vol. 132, No. 6, pp. 659-  
 665, (2012)より引用)



## 2.4.2 コンデンサにおけるエネルギー貯蔵に基づく静電容量設計と体積評価

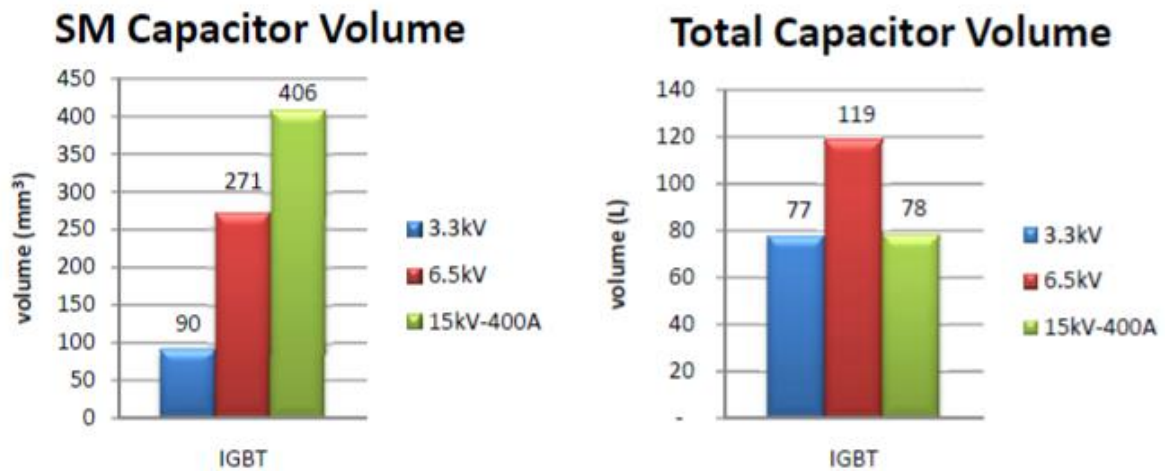
コンデンサは種類に限らず、一般的に、静電容量が大きい、あるいは耐圧が高いものほど体積が増大する傾向がある。これは、静電容量を大きくするためには正負極間の表面積を大きくしなければならず、耐圧を確保するためには正負極間の距離を離さなければならないためである。これらの傾向は、対向する金属板を用いた物理的なコンデンサモデルを用いてもその原理を説明することができる。また、耐圧を充電電圧に置き換えると、静電容量と充電電圧によってコンデンサの体積が決まると言っても過言ではなく、その両者を変数とする静電エネルギーはコンデンサの体積に大きく関与していると言える。この特徴について、モジュラーマルチレベル変換器では、静電エネルギーをシステム中に貯蔵されるエネルギーとして定義し、静電容量の設計に用いている事例がある<sup>(63)-(64)</sup>。先にも述べた通り、コンデンサにはリップル電圧が生じるが、このリップル電圧が大きすぎる場合、Cellが出力すべき最大電圧を下回り、いわゆる過変調の状態になってしまう。さらに、リップル電圧は、その名前のおり電圧の変動のことであり、ひいては貯蔵エネルギーの変動になる。参考文献では、Cellのコンデンサ容量がモジュラーマルチレベル変換器の動作をどのように制限するかを包括的に理解するため、貯蔵エネルギーを指標として静電容量の設計へと展開している<sup>(63)</sup>。例えば、コンデンサ電圧におけるリップル率や変調率を基準とし、動作範囲において要求される貯蔵エネルギーを求めることで最低限必要な静電容量を割り出すことができる。しかし、上記の文献では、静電容量の決定方法、および静電容量の大小によってコンデンサの体積が決定されるという記載はあるものの、具体的なコンデンサ体積にまでは議論が及んでいない。

上記以外にも、静電容量と耐圧を基にして算出される静電エネルギーがコンデンサの体積に深く関わっているとする見解はいくつか報告されている<sup>(65)-(68)</sup>。本論文において、特に重要視しているのは、Cell段数とコンデンサ体積の関係である。先にも述べた通り、Cell段数によって要求されるコンデンサの耐圧、および総数が変わるため、コンデンサの総合体積に大きく影響することになる。よって、両者の関係性を導出することは非常に重要となる。

図 2.22 に採用するスイッチング素子の耐圧とコンデンサ体積の関係を評価したグラフを示す<sup>(67)</sup>。(a)はCellに適用する高耐圧IGBTを変更した際のCell単体に実装されるコンデ

ンサ体積の比較結果であり、(b)は同じくそれぞれの高耐圧 IGBT を適用した場合のコンデンサ総合体積を比較した結果である。なお、「SM」という記述は Sub Module の略語であるが、指している回路部は Cell と同じになる。(a)については、スイッチング素子の耐圧が上昇するに伴って Cell 単体のコンデンサ体積が上昇する傾向になっていることがわかる。これは、スイッチング素子の耐圧が高いことでコンデンサに要求される耐圧も高くなり、コンデンサの直列接続が多くなり、それによって体積が上昇するためである。(b)については、3.3 kV 耐圧素子と 15 kV 耐圧素子を採用した場合がほぼ同じ総合体積となっており、6.5 kV 耐圧素子を採用した場合のみ体積が上昇している。まず、3.3kV 耐圧素子採用時は Cell 単体のコンデンサ体積が小さいもののコンデンサの総数が多くなる。逆に、15 kV 耐圧素子採用時は単体体積が大きい反面、総数が少ないことになる。両者のメカニズムはコンデンサ単体体積と総数を基準とした総合体積変動の傾向を示していると言える。

図 2.23 は Cell 段数とコンデンサ総合体積および高調波ひずみの関係を示すグラフとなる<sup>(67)</sup>。また、同時にコンデンサの要求静電容量も一緒にプロットされている。まず、静電容量は Cell 段数の上昇に伴って増加していることがわかる。これは、リップル率を基準としてコンデンサを設計した際、同一リップル率であればコンデンサ電圧が低い場合、つまり、Cell 段数が高いほうが要求される静電容量が大きくなるためである。一方で、体積は Cell 段数の上昇に従って減少する傾向にあることから静電容量よりも耐圧のほうがコンデンサの体積に影響していると考えられる。また、体積検討では、市販されている高耐圧大容量フィルムコンデンサの体積データを使用していることから、比較や評価を行う上で非常に具体的な数字の提示が可能となっている。ただし、上記の検討はある特定のアプリケーションにおける評価となっており、モジュラーマルチレベル変換器を採用した他のシステムにおいても同様の傾向が得られるかという点については確証が得られていない。よって、本論文で提案するモジュラーマルチレベル変換器を採用した受電システムを構築する上で同じ傾向が得られるとは言い切れない。また、提案システムのように、モジュラーマルチレベル変換器の出力直流電圧の定格値が自由に設定できる場合、コンデンサの体積も大きく変化することが考えられる。以上より、本論文が目指している、Cell の直列接続段数、その他回路パラメータおよびコンデンサ体積の関係を明確化し、ダウンサイジングに向けた設計指針や必要条件を示すということに関しては議論の余地がある。



(a) Cell 単体のコンデンサ体積

(b) コンデンサの総合体積

図 2.22 スイッチング素子の耐圧を基準としたコンデンサ体積の比較

(文献(67) B. Li, S. Shi, Y. Zhang, R. Yang, G. Wang, D. Xu: "Analysis of the operating principle and parameter design for the modular multilevel DC/DC converter", International Conference on Power Electronics 2015 (ICPE 2015) - ECCE Asia, pp. 2832-2837, (2015)より引用)

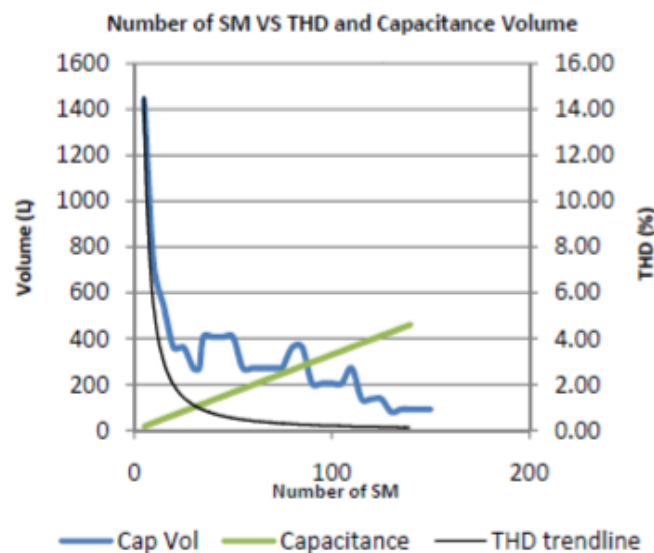


図 2.23 Cell 段数とコンデンサ総合体積および高調波ひずみの関係

(文献(67) B. Li, S. Shi, Y. Zhang, R. Yang, G. Wang, D. Xu: "Analysis of the operating principle and parameter design for the modular multilevel DC/DC converter", International Conference on Power Electronics 2015 (ICPE 2015) - ECCE Asia, pp. 2832-2837, (2015)より引用)

### 2.4.3 フィルムコンデンサやセラミックコンデンサによるコンデンサ設計

前項で述べたとおり、Cell の直列接続段数によってコンデンサの体積が変動することは明らかである。また、体積検討において、市販の高耐圧大容量コンデンサを体積データの基準とすることによって、具体的な数字を示した上で体積の比較や評価を行うことができる。これについて、モジュラーマルチレベル変換器のトポロジーと同じように小電力回路を複数組み合わせた回路で、かつフィルムコンデンサやセラミックコンデンサを採用した場合の体積検討がいくつか報告されている<sup>(69)-(70)</sup>。

図 2.24 にモジュラーマルチレベル変換器において、回路トポロジーごとの損失とパワー密度を比較したグラフを示す<sup>(70)</sup>。なお、アプリケーションはバッテリーを用いた電力貯蔵システムとなっている。横軸はコンデンサの体積、縦軸は電力損失を示しており、縦軸と横軸の交点に近づくほどコンデンサ総合体積と損失の両方が小さいという理想的なシステムになる。また、 $N_{mod}$  は回路を構築している Cell の総数であり、総数が増えるほどコンデンサの要求耐圧が下がるため体積が減少する反面、スイッチング素子が増えることで損失が増大するという傾向になっている。

図 2.25 には、図 2.24 の黒い星印で示された点における体積と損失の内訳が示されている<sup>(70)</sup>。なお、対象のモデルは Cell ごとにバッテリーを搭載するシステムとなっており、Cell 回路とバッテリーの間に DC-DC コンバータが設置されることからその部分の体積、損失も含まれて記載されている。特に、体積については詳細な内訳が示されており、体積を検討する上で重要なデータであると言える。

しかし、上記の検討では 4.5 kV 耐圧の IGBT を採用した場合のみを想定して体積を算出しているため、4.5 kV 以下の耐圧を持った素子採用時の体積については言及・算出されていない。一方、別の検討では、4.5 kV 耐圧 IGBT と 1.7 kV 耐圧 IGBT の損失比較を行い、1.7 kV 耐圧 IGBT のほうが低損失になるというデータが示されている<sup>(70)</sup>。それにも関わらず、Cell 段数増加によってコストが増加するという理由に体積検討には至っていない。これは、体積検討に関して議論の余地を残しているだけでなく、回路パフォーマンスについてその可能性を十分に議論できていないと断言し難い。特に、耐圧の低いスイッチング素子は低損失特性および高速スイッチング特性を有していることから、回路をより小型にかつ高効率化できる可能性がある。よって、耐圧の低いスイッチング素子を採用した場

系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題  
合の体積検討も進めるべきである。また、各素子を採用した場合における総体積と Cell  
段数の関係も明確し、モジュラーマルチレベル変換器の回路パフォーマンスおよび設計に  
関する議論を促進すべきである。

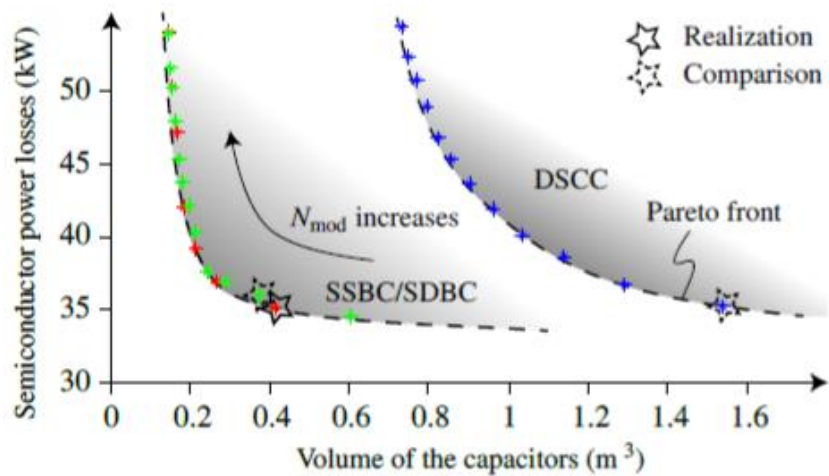
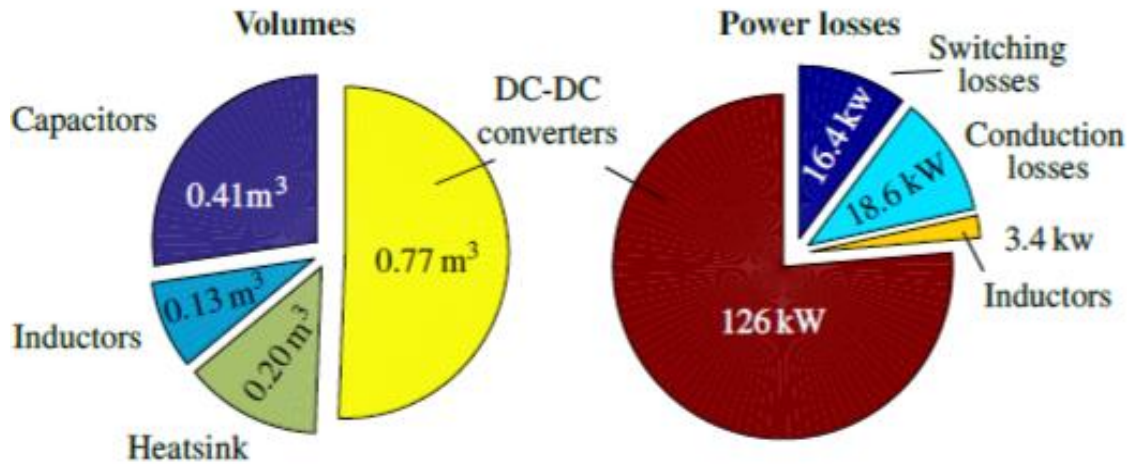


図 2.24 回路トポロジーの違いによる損失とパワー密度の比較

(文献(70) A. Hillers, M. Stojadinovic, J. Biela: "Systematic Comparison of Modular Multilevel Converter Topologies for Battery Energy Storage Systems Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015), No. DS2g, pp. 1-10, (2015)より引用)



(a) 体積の内訳

(b) 損失の内訳

図 2.25 モジュラーマルチレベル変換器の SSBC 方式における体積と損失の内訳  
(文献(70) A. Hillers, M. Stojadinovic, J. Biela: "Systematic Comparison of Modular Multilevel Converter Topologies for Battery Energy Storage Systems Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015), No. DS2g, pp. 1-10, (2015)より引用)

また、これまで紹介したコンデンサ体積の検討では、その多くが高耐圧大容量のフィルムコンデンサを採用したケースを想定している。一方で、Cell に電解コンデンサを採用することを想定した体積検討はほとんど報告されていない。その主な理由としては、電解コンデンサはフィルムコンデンサを初めとする他のコンデンサと比べて短寿命であるという通念が広く伝わり、電力系統の主要部に適用する連系電力変換器には向かないと考えられているためであると推察される。しかし、すでに実用化されている系統連系インバータや PWM 整流器の多くには電解コンデンサが採用されていることも事実である。また、モジュラーマルチレベル変換器の試作器に電解コンデンサが使用されている事例が報告されている<sup>(71)-(76)</sup>。特に、中電圧系統に連系される試作器にも電解コンデンサが採用されている事例も存在する<sup>(77)-(78)</sup>。上記のような採用例は電解コンデンサの有用性を示すものであり、フィルムコンデンサやセラミックコンデンサに限らず、Cell に搭載されるコンデンサのダウンサイジングおよびモジュラーマルチレベル変換器の高パワー密度化を実現する上で、その可能性がある要素については視野に入れるべきである。また、ダウンサイジングに向けた検討を進めるためには設計に必要な理論式の導出や実際の体積データを踏まえた設計条件を明確化する必要がある。

#### 2.4.4 チョップ型 Cell における半導体損失式の導出と損失解析

モジュラーマルチレベル変換器を構成する回路コンポーネントにおいて、Cell に実装されるヒートシンクは総合体積を変動させる主要要素の一つである。ヒートシンクの役割はスイッチング素子の冷却であるため電力損失が大きい、あるいはスイッチング素子のジャンクション温度を低くする必要があるアプリケーションでは相対的にその体積が大きくなる。ヒートシンク的设计において重要なのは、回路の動作条件によって発生する電力損失、およびその電力損失によって内部のジャンクション温度がどの程度上昇するかを正確に把握することである。モジュラーマルチレベル変換器では、Cell の直列接続段数によってコンデンサ電圧が変化し、Cell 段数を増減させることでスイッチング周波数も変更される。コンデンサ電圧とスイッチング周波数は、IGBT などの半導体素子がスイッチングする際に生じる「スイッチング損失」に大きく関与するため、両者が変化することでスイッチング損失も当然変化することになる。また、動作条件によって各アームを流れている電流が変わると半導体素子を流れる電流も変化するためスイッチング損失だけでなく、「導通損失」も変化することになる。以上のように、モジュラーマルチレベル変換器において、半導体素子における損失の発生メカニズムはやや複雑である。その中で、損失を正確に把握するためには、最初に回路解析を実施し、動作条件を考える必要がある。また、回路パラメータが変化した場合も普遍的に電力損失が求められるという点では、回路シミュレータによる損失算出よりも理論式のほうが適していると言える。さらに、実際の電力変換システムでは寄生成分などによって生じる電力損失も発生する。これらは理論値と実測値の差として観測できるため、それら未確定の要素を把握、考慮するためにも導出された理論式は試作器によってその妥当性、有用性を実証すべきである。

これまで提案されてきたチョップ型 Cell を用いたモジュラーマルチレベル変換器において、半導体損失式の導出はいくつか報告されている<sup>(79)(81)</sup>。

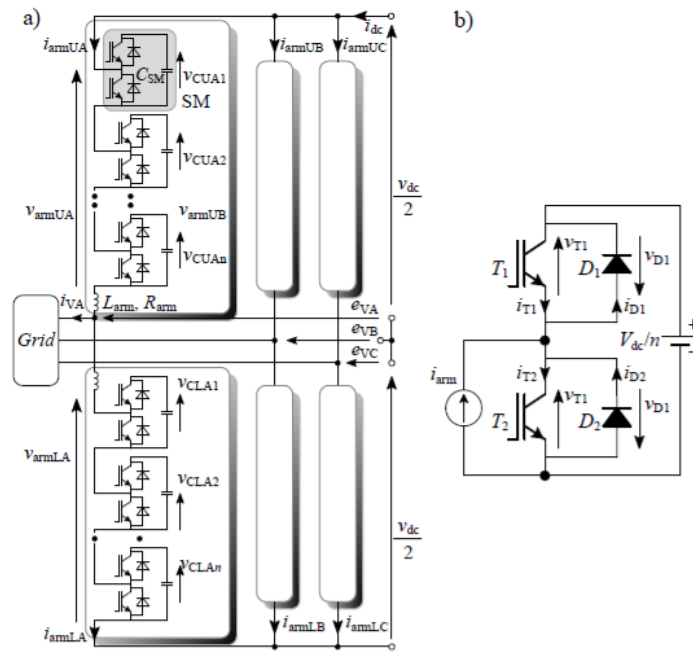
図 2.26 に損失式の導出に用いる回路モデルとアームを流れる電流の解析波形を示す<sup>(79)</sup>。実際の回路では、Cell にコンデンサが接続されており、コンデンサ電圧にはリップル電圧が含まれている。一方、(a)に示した回路モデルではリップル成分を無視するためにコンデンサに替わって直流電圧源が接続されている。また、Cell を流れる電流については、同一のアーム内であれば同じ電流がアームを構築している全 Cell を貫いていくことになる。さらに、



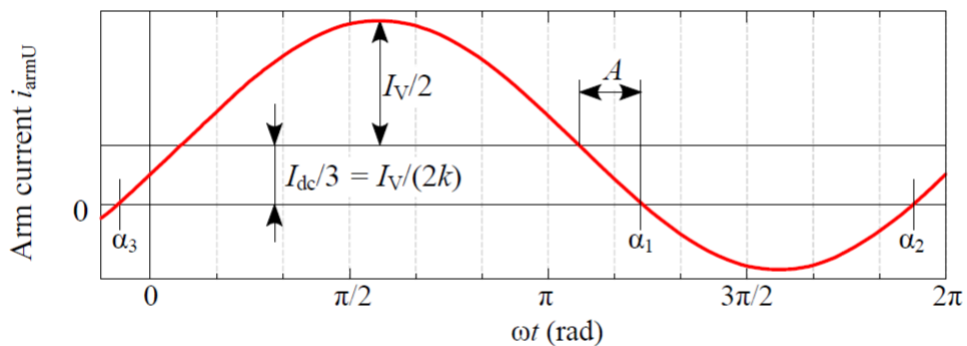
実際の電流にはリップル成分が含まれるが、先ほどと同様にリップル成分を無視するために電流源が接続されている。以上のように、リップル成分を無視することで回路動作によって本質的に発生する半導体損失のみを導出しようとする狙いがある。また、(b)に示したようにアームを流れる電流は直流成分と交流成分が含まれており、直流成分がオフセットとなってゼロを基準とすると交流電流が持ち上がったような波形となっている。これは両成分の大きさによって電流通過素子および通過時間が変わるため発生損失にも大きく影響を与える。

図 2.27 には各種回路パラメータ、動作条件と半導体素子における導通損失との関係を示した損失解析の例を示す<sup>(79)</sup>。半導体理論式を用いることによる最大の利点は、特定のパラメータを可変させることでそのパラメータに対する損失の推移を容易に得られることである。また、得られた関係からヒートシンク設計のワーストケースである損失最大点を把握できるだけでなく、低損失化に向けたパラメータ設計法についても検討することが可能となる。

図 2.28 にはスイッチング周波数と半導体素子で発生する電力損失の関係を示した損失解析の例を示す<sup>(81)</sup>。こちらも先ほどの解析例と同様、スイッチング周波数と損失の関係を明らかにすることで設定すべきスイッチング周波数のベースデータとなる。また、スイッチング周波数はインダクタを流れる電流のリップル成分にも影響するため両者の関係が明らかになれば、損失とリップル電流のトレードオフ関係を基に両者の折り合いがつかうスイッチング周波数を決定することが可能となる。

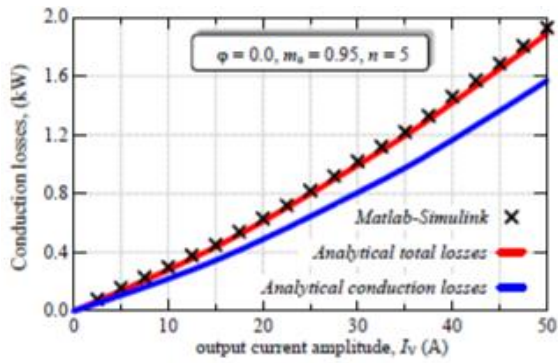


(a) 損失式導出に用いる回路モデル

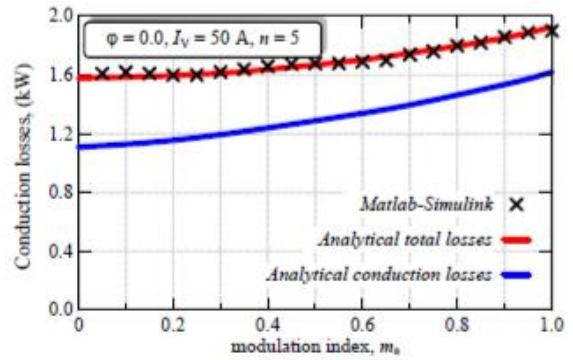


(b) アームを流れる電流の波形

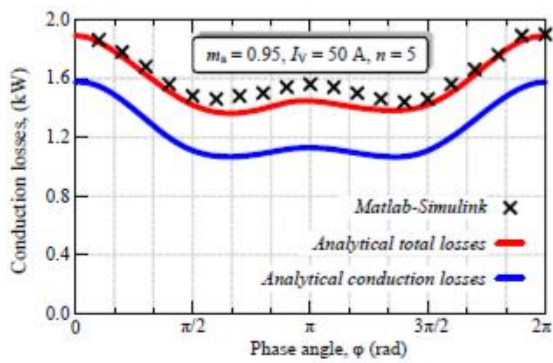
図 2.26 損失式の導出に用いる回路モデルとアームを流れる電流の解析波形  
 (文献(79) M. Zygmanski, B. Grzesik, M. Fulczyk, R. Nalepa: “Analytical and Numerical Power Loss Analysis in Modular Multilevel Converter”, in Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2013 (IECON 2013), pp. 463-468, (2013)より引用)



(a) 出力電流と半導体導通損失の関係



(b) 変調率と半導体導通損失の関係



(c) 位相差と半導体導通損失の関係

図 2.27 半導体導通損失と各種回路パラメータおよび動作条件との関係

(文献(79) M. Zygmanski, B. Grzesik, M. Fulczyk, R. Nalepa: “Analytical and Numerical Power Loss Analysis in Modular Multilevel Converter”, in Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2013 (IECON 2013), pp. 463-468, (2013)より引用)

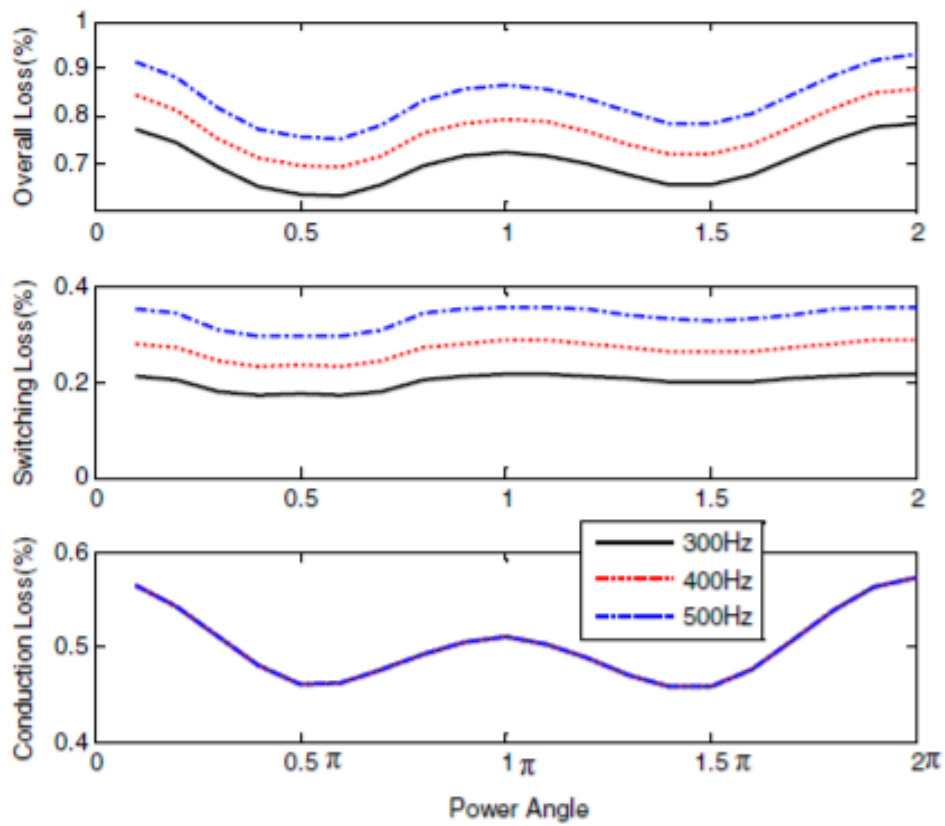


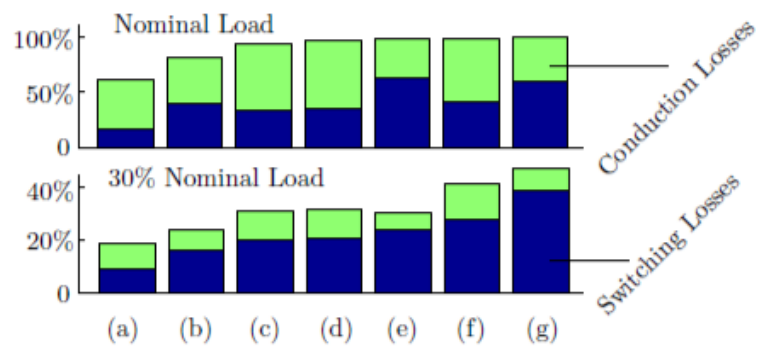
図 2.28 スイッチング周波数と半導体素子で発生する電力損失の関係  
 (文献(81) J. Li, X. Zhao, Q. Song, H. Rao, S. Xu, M. Chen: “Loss calculation method and loss characteristic analysis of MMC based VSC-HVDC system”, in Conf. Rec. IEEE International Symposium on Industrial Electronics 2013 (ISIE 2013), pp. 1-6, (2013)より引用)

以上のように半導体理論式を用いることで回路パラメータ、動作条件と半導体損失との関係を容易に知ることができる。また、先に示した電流波形のように半導体損失に大きく影響し、かつ動作条件によってその大きさや向きが変わるものについては先に解析を行った上で損失式に取り込むことが重要であると考えられる。ただし、半導体損失式の導出について記載している文献の多くはシミュレーションとの比較までで検証を終えており、その妥当性、有用性を実験によって検証しているものは非常に少ない。先にも述べたとおり、未確定要素を発見、把握した上でより詳細な損失評価、また、その結果をフィードバックして半導体素子の熱設計を厳密にするためにも実証試験は重要である。さらに、これまで挙げた損失解析の例はチョッパ型 Cell に関するものであり、提案システムのように H-bridge Cell を採用した際のスイッチング素子における損失式導出およびその評価についての報告はそれほど多くない。一般的に、損失式の導出では電流の向きやスイッチングタイミングを踏まえて電流通過素子を把握することが必要となるが、H-bridge Cell はチョッパ型 Cell に比べて構成素子が増えるためそのメカニズムの解明はより難しくなる。しかし、H-bridge Cell を採用したモジュラーマルチレベル変換器を設計するためには回路パラメータと H-bridge Cell において発生する損失の関係を明確化することが求められる。

## 2.4.5 スイッチング素子，変調法および Cell トポロジーに着目した損失比較

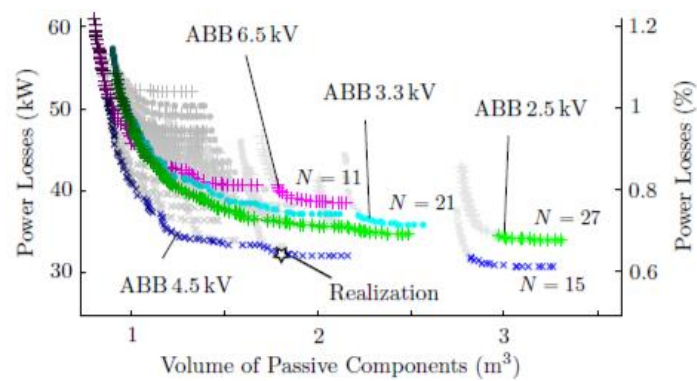
半導体スイッチング素子において発生する電力損失は，総合的には電力変換システムの効率に繋がるため低損失化を図ることは非常に重要である。また，半導体素子における損失はそのスイッチング素子が持つ損失特性はもちろんのこと，その素子を実際に駆動させる変調方法などによっても変化することになる。さらには，Cell のトポロジーはいくつか提案されており，そのトポロジーごとに当然電力損失は異なる。これまで，採用するスイッチング素子，変調法，Cell トポロジーに着目してそれぞれの条件で電力損失を算出した事例が報告されている<sup>(82)-(87)</sup>。本項では，それら各事例を取り上げて説明し，ヒートシンク設計に向けた利点と課題を記載する。

図 2.29 に，適用が想定される高耐圧スイッチング素子ごとに電力損失および受動素子の体積を算出し，比較した結果を示す<sup>(87)</sup>。本図 (A)において，図中の(a)から(g)は，高耐圧 IGBT のメーカーおよび耐圧を示しており，素子の定格電流は素子を並列接続させるなどして可能な限り同じ値に設定されている。結果として，1.7 kV 耐圧 IGBT が最も低損失になっていることがわかる。また，導通損失とスイッチング損失の内訳は変化するものの，2.5 kV 以上の耐圧を持つ IGBT では，定格負荷時における発生損失に大きな差は見られないという解析結果が得られている。このように，実在する高耐圧素子の損失特性を検討に取り込み，比較し合うことで損失低減の方針や，効率と採用素子の妥協点も検討することが可能となる。一方，(B)の体積検討においては，1.7 kV 耐圧 IGBT は Cell 総数増加によってコスト増加が懸念されるという理由から除外されている。コストについては本論文の趣旨とやや異なるため深い議論は避けるが，損失が最小であるということはヒートシンクの総合体積が最も小さくなる可能性がある。他方，1.7 kV 耐圧 IGBT 採用によって Cell 総数が増加し，それによってコンデンサ体積が増加する懸念はあるが，ヒートシンク体積の削減効果もあるためシステムの総合体積が(B)で示されている体積よりも小さくあるいは大きくなるかは断定できない。ただし，回路体積削減の可能性がある場合は設計における選択の幅を広げる意味でも検討すべきである。また，基本的に固定された段数の条件下で体積が検討されているため，同一の素子を採用して Cell 段数を変化した際の体積変動についても議論すべきである。



(a) Infineon FZ400R17KE4 1:7 kV, (b) ABB4.5 kV, (c) ABB2.5 kV, (d) ABB3.3 kV,  
 (e) ABB6.5 kV, (f) MITSUBISHI CM400DY-50H 2:5kV, (g) Infineon FZ400R33KL2C 3:3kV

(A) 電力損失の比較結果



(B) 受動素子体積の比較結果

図 2.29 適用するスイッチング素子ごとの電力損失および受動素子体積  
 (文献(87) A. Hillers, J. Biela: "Optimal Design of the Modular Multilevel Converter for an  
 Energy Storage System Based on Split Batteries", in Conf. Rec. European Conference on Power  
 Electronics and Applications 2013 (EPE 2013), No. LS7b, pp. 1-11, (2013)より引用)

図 2.30 に、変調方法に着目し、Cell を構成する各スイッチング素子に電流が流れるタイミングを明らかにした上で損失を算出している事例を示す<sup>(85)</sup>。(a)は、指令値 (赤線) と PWM 周期における指令値を平均した値 (青線) および各 Cell の出力電圧総和値であるアーム出力電圧となる。コンデンサの充電電圧を  $V_d$  とすると、その整数倍でアーム電圧が可変されていくため階段状の波形となる。実際の波形では、Cell が出力する電圧パルスの幅が可変されているため  $V_d$  の整数倍の電圧を下限値 ( $V_{zk,low}$ ) としてパルスが時々刻々と可変されているように見なすことができる。また、各スイッチング素子の Duty には相補的な関係があるため、ある素子の Duty を  $D$  とすると対向する素子の Duty は  $(1-D)$  となる。この Duty の関係は各素子を流れる電流にも大きく関与する。(b)はチョップ型 Cell の構成素子に流れる電流の模式図であるが、下側 IGBT の Duty を基準 Duty として  $D_S$  とおくと、上側 IGBT の Duty は  $(1-D_S)$  となる。また、 $i_{z1}$  の向きに電流が流れているとき、 $D_S$  に相当する期間は下側 IGBT を電流が通過し、それ以外の期間、つまり、 $(1-D_S)$  に相当する期間は上側ダイオードを電流が流れる。これは、電流の向きが逆転しても同様の関係が成立する。(c)は上記で述べた現象を波形として示したものであり、各素子における電流の転流パターンは電流の向きと Duty の相補的な関係に基づいていることがわかる。(d)は動作パターンごとに損失を示したものであり、Cell 単体の総電力損失を知ることができるだけでなく、素子ごとの損失最大点、いわば、各素子の損失ワーストケースも把握することができる。このように、変調法と電流の向きに着目した回路解析を実施し、損失を導き出すという手法は他の Cell トポロジーにおいても採用することができる有効な方法である。ただし、本手法では導出された理論式の実証が行われておらず、その確証には議論の余地がある。また、動作ごとの損失算出では、4 つの位相差におけるパターンが示されているが、本来の機能を考え、より厳密にワーストケースを導出するためには数学的に極値を求めるか、あるいは考えられる全ての位相差において損失を算出して損失最大点を示す必要があると考える。

図 2.31 に Cell のトポロジーごとに電力損失を算出し、比較した結果を示す<sup>(82)</sup>。電力損失算出では 3 つのトポロジーを挙げ、かつ IGBT とスナバ付き Integrated Gate-Commutated Thyristors (IGCT) を採用した場合の損失をそれぞれ算出している。検討では大容量高圧直流送電をアプリケーションとしており、直流側において短絡事故が発生した場合も想定し



て電圧クランプ機能を有する(b)と(c)を選択すべきとしている。このように、実際の動作、緊急時の動作を踏まえた上で Cell トポロジーを検討し、モデルケースごとに電力損失を検討することで目的に応じたトポロジーを選択する際の参考となる。ただし、本検討では、算出条件や一部素子における電力損失が未考慮あるいは損失が発生しない原理が説明されておらず、損失比較としてはやや疑問が残る部分が存在する。また、Cell 直列接続段数とヒートシンク体積の関係については検討されておらず、特定の条件下での損失比較のみとなっている。より普遍性を持たせた検討とするためには Cell 段数および半導体スイッチング素子を変更した際の損失比較を行うべきであり、ヒートシンク体積も算出することで効率と体積において、両者の折り合いが付く点を発見する手法が提案できると考える。

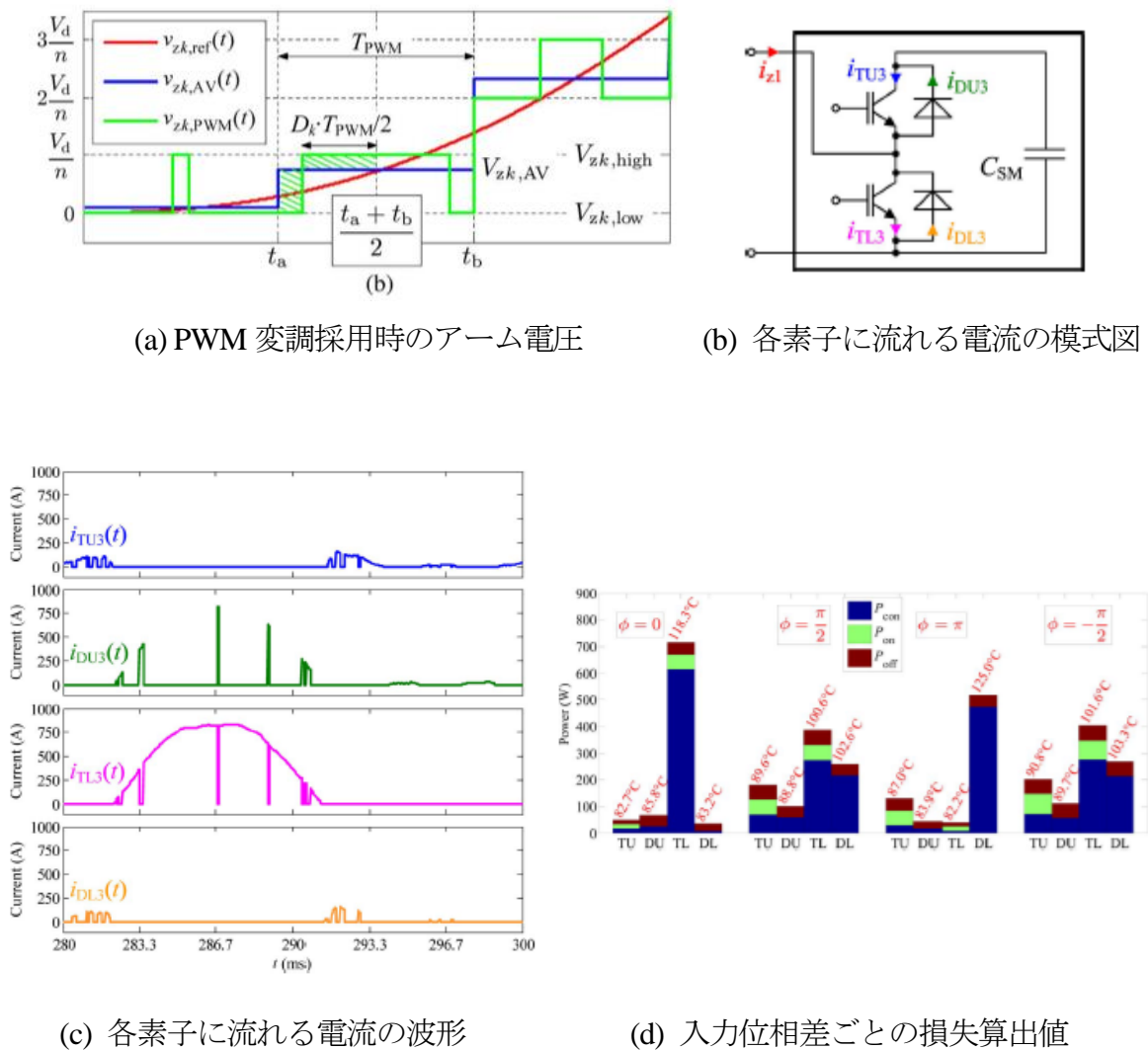
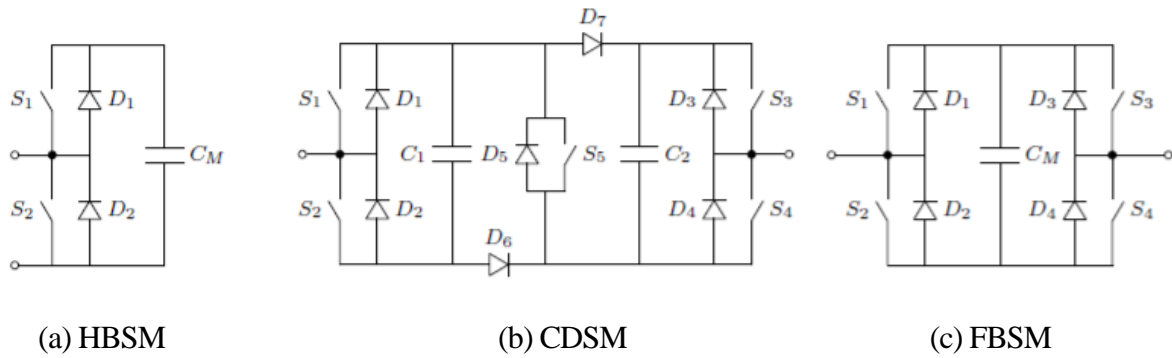


図 2.30 変調法と素子電流に着目した半導体損失の算出

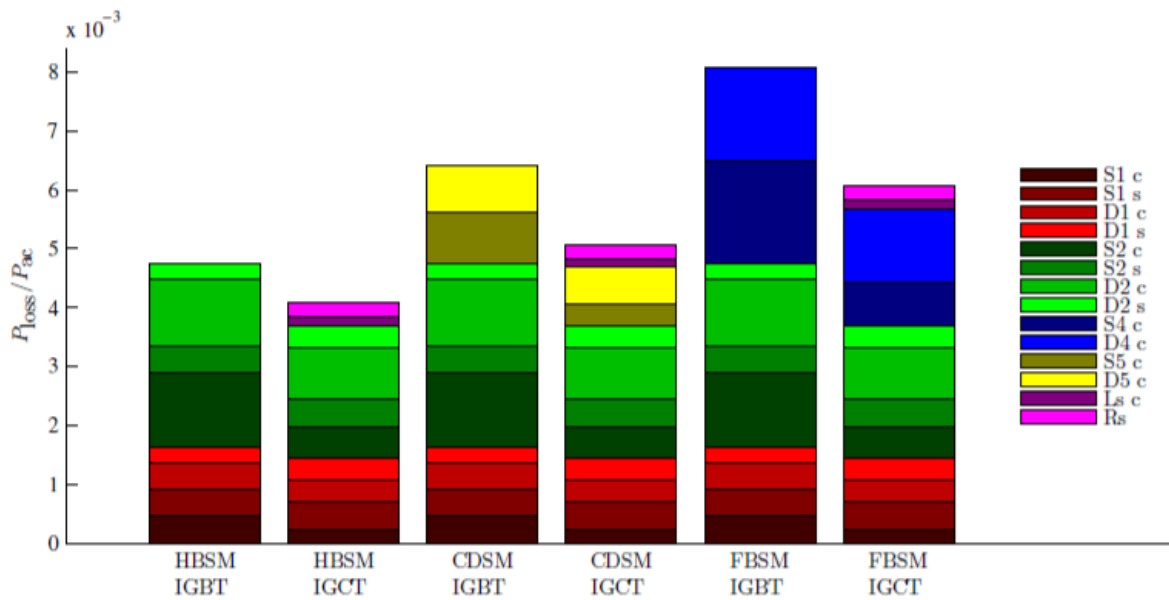
(文献(85) S. Rohner, S. Bernet, M. Hiller, R. Sommer: "Modulation, Losses, and Semiconductor Requirements of Modular Multilevel Converters", IEEE Trans. on Industrial Electronics, Vol.57, No.8, pp. 2633-2642 (2010)より引用)



(a) HBSM

(b) CDSM

(c) FBSM



(d) Cell トポロジーにおける電力損失の比較 (IGCT はスナバ( $R_s, L_s$ )損失も含む)

図 2.31 Cell トポロジーにおける電力損失の比較結果

(文献(82) T. Modeer, H-P. Nee, S. Norrnga: “Loss Comparison of Different Sub-Module

Implementations for Modular Multilevel Converter in HVDC Applications”, in Conf. Rec.

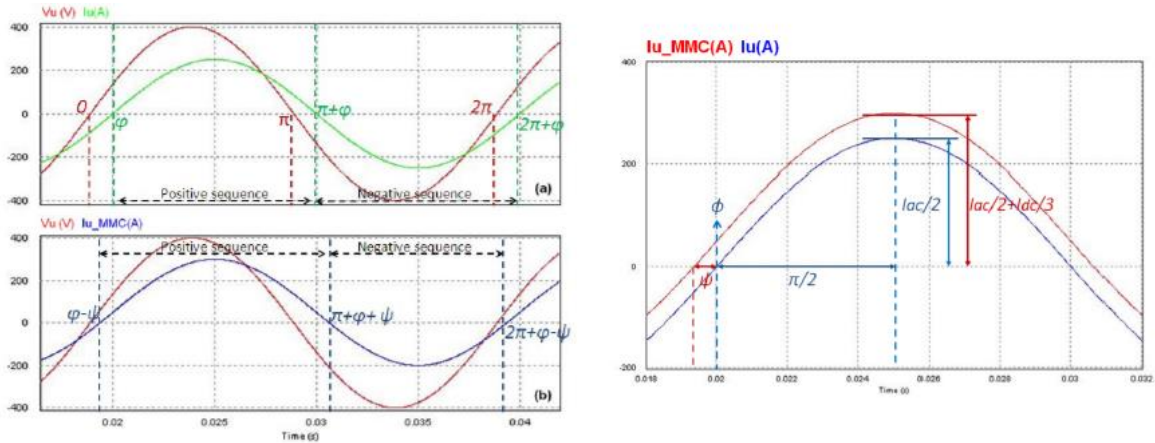
European Conference on Power Electronics and Applications 2011 (EPE 2011), pp. 1-10, (2011)

より引用)

## 2.4.6 アーム電流の解析と出力電力を評価軸とした損失式の導出と評価

これまで何度か述べたように、アームを流れる電流は半導体スイッチング素子において発生する電力損失に直接的に関与し、その大きさはもちろんのこと交流電流であれば向きも考慮した上で Cell 中のどの素子を通過するかについて把握することが重要である。また、アーム電流は入出力電圧や電力容量、動作条件によって大きく変化するため、各条件を踏まえてアーム電流を解析した上で、その結果を半導体損失式に取り込むべきであることもすでに記載した。これまで、電流解析を基にして損失を算出した事例がいくつか報告されている。大容量高压直流送電において、異なる直流系統同士を **Back-to-Back (BTB)** 型モジュラーマルチレベル変換器を介して接続する際、系統間に高周波リンクを設置し、絶縁変圧器の小型化を実現するというアプリケーションが提案されている。この文献では、高周波電流が流れるため解析を行った上で詳細な損失内訳を示している<sup>(83)</sup>。また、交流数百 V での配電系に適用するモジュラーマルチレベル変換器を想定し、変調方法を基にして流れる電流の解析を行い、5 レベルタイプ、7 レベルタイプと従来の 2 レベル系統連系インバータと損失を比較し、その損失低減効果についても報告されている<sup>(84)</sup>。

図 2.32 にアーム電流の解析を基にした半導体損失式の導出例を示す<sup>(88)</sup>。幾度か述べているようにモジュラーマルチレベル変換器の特徴の 1 つとして、各アームに流れる電流が入出力の電圧や電力によって直流電流がオフセットとして重畳した交流電流になる場合や交流成分を含んだ直流電流になる場合がある。(a)の上部は交流系統における電圧とその系統を流れる電流の関係を示しており、下部は交流系統電圧とアーム電流の関係を示している。交流系統電流と交流電圧との位相差を基準とすると、直流成分が重畳したアーム電流のゼロクロスのポイントがずれていることがわかる。直流成分が重畳すると、電流の正負で流れる電流の大きさと期間が異なるため半導体損失にも影響を与えることになる。よって、(b)においても記載されているゼロクロスのズレを示す角度の把握が非常に重要となる。(c)は導出された理論式を分解し、各電流項に関係する式をまとめたものである。上記のズレや位相差も考慮されているため、あらゆる動作パターンにおける損失を算出することができる。しかし、各電流項を求めることが必要であるため、入出力電圧や電力が変わる度に、電流項を計算し直さなければならない。また、**H-bridge Cell** では構成素子数が増えることで電流のフローが複雑化するため示された式をそのまま流用することは難しい。



(a) 交流電圧電流およびアーム電流の関係 (b) 直流分考慮・未考慮時のアーム電流

| Sequence positive | $\Pi$   | $D2$  |
|-------------------|---|---|
| $I_{cond,av}$     | $\frac{I_{ac}/2}{2\pi} \left[ \cos\psi + \frac{m}{4} \cos\varphi(\pi + 2\psi - \sin 2\psi) + \frac{1}{2k}(\pi + 2\psi) + \frac{m}{k} \cos\varphi \cos\psi \right]$  | $\frac{I_{ac}/2}{2\pi} \left[ \cos\psi - \frac{m}{4} \cos\varphi(\pi + 2\psi - \sin 2\psi) + \frac{1}{2k}(\pi + 2\psi) - \frac{m}{k} \cos\varphi \cos\psi \right]$  |
| $I_{cond,rms}^2$  | $(I_{ac}/2)^2 \left[ \frac{(\pi + 2\psi - \sin 2\psi)}{8} + \frac{m}{2\pi} \cos\varphi \frac{1}{8} (9 \cos\psi - \cos 3\psi) + \frac{2}{k} \left( \cos\psi + \frac{m}{4} \cos\varphi(\pi + 2\psi - \sin 2\psi) \right) + \frac{1}{k^2} \left( \frac{1}{2k}(\pi + 2\psi) + \frac{m}{k} \cos\varphi \cos\psi \right) \right]$ | $(I_{ac}/2)^2 \left[ \frac{(\pi + 2\psi - \sin 2\psi)}{8} - \frac{m}{2\pi} \cos\varphi \frac{1}{8} (9 \cos\psi - \cos 3\psi) + \frac{2}{k} \left( \cos\psi - \frac{m}{4} \cos\varphi(\pi + 2\psi - \sin 2\psi) \right) + \frac{1}{k^2} \left( \frac{1}{2k}(\pi + 2\psi) - \frac{m}{k} \cos\varphi \cos\psi \right) \right]$ |
| $I_{sw,czt}$      | $\frac{(I_{ac}/2)^2}{2\pi} \left[ \frac{(\pi + 2\psi - \sin 2\psi)}{2} + \frac{4}{k} \cos\psi + \frac{1}{k^2}(\pi + 2\psi) \right]$   | $\frac{(I_{ac}/2)^2}{2\pi} \left[ \frac{(\pi + 2\psi - \sin 2\psi)}{2} + \frac{4}{k} \cos\psi + \frac{1}{k^2}(\pi + 2\psi) \right]$   |
| $I_{sw,av}$       | $\frac{I_{ac}/2}{\pi} \left[ \cos\psi + \frac{1}{2k}(\pi + 2\psi) \right]$  | $\frac{I_{ac}/2}{\pi} \left[ \cos\psi + \frac{1}{2k}(\pi + 2\psi) \right]$  |
| $I_{sw,rms}^2$    | $\frac{1}{2} + \frac{\psi}{\pi}$  | $\frac{1}{2} + \frac{\psi}{\pi}$  |
| Sequence negative | $D1$  | $I2$  |
| $I_{cond,av}$     | $\frac{I_{ac}/2}{2\pi} \left[ \cos\psi - \frac{m}{4} \cos\varphi(\pi - 2\psi + \sin 2\psi) + \frac{1}{2k}(\pi - 2\psi) - \frac{m}{k} \cos\varphi \cos\psi \right]$  | $\frac{I_{ac}/2}{2\pi} \left[ \cos\psi + \frac{m}{4} \cos\varphi(\pi - 2\psi + \sin 2\psi) + \frac{1}{2k}(\pi - 2\psi) + \frac{m}{k} \cos\varphi \cos\psi \right]$  |
| $I_{cond,rms}^2$  | $(I_{ac}/2)^2 \left[ \frac{(\pi - 2\psi + \sin 2\psi)}{8} - \frac{m}{2\pi} \cos\varphi \frac{1}{8} (9 \cos\psi - \cos 3\psi) + \frac{2}{k} \left( \cos\psi - \frac{m}{4} \cos\varphi(\pi - 2\psi + \sin 2\psi) \right) + \frac{1}{k^2} \left( \frac{1}{2k}(\pi - 2\psi) - \frac{m}{k} \cos\varphi \cos\psi \right) \right]$ | $(I_{ac}/2)^2 \left[ \frac{(\pi - 2\psi + \sin 2\psi)}{8} + \frac{m}{2\pi} \cos\varphi \frac{1}{8} (9 \cos\psi - \cos 3\psi) + \frac{2}{k} \left( \cos\psi + \frac{m}{4} \cos\varphi(\pi - 2\psi + \sin 2\psi) \right) + \frac{1}{k^2} \left( \frac{1}{2k}(\pi - 2\psi) + \frac{m}{k} \cos\varphi \cos\psi \right) \right]$ |
| $I_{sw,czt}$      | $\frac{(I_{ac}/2)^2}{2\pi} \left[ \frac{(\pi - 2\psi + \sin 2\psi)}{2} + \frac{4}{k} \cos\psi + \frac{1}{k^2}(\pi - 2\psi) \right]$   | $\frac{(I_{ac}/2)^2}{2\pi} \left[ \frac{(\pi - 2\psi + \sin 2\psi)}{2} + \frac{4}{k} \cos\psi + \frac{1}{k^2}(\pi - 2\psi) \right]$   |
| $I_{sw,av}$       | $\frac{I_{ac}/2}{\pi} \left[ \cos\psi + \frac{1}{2k}(\pi - 2\psi) \right]$  | $\frac{I_{ac}/2}{\pi} \left[ \cos\psi + \frac{1}{2k}(\pi - 2\psi) \right]$  |
| $I_{sw,rms}^2$    | $\frac{1}{2} - \frac{\psi}{\pi}$  | $\frac{1}{2} - \frac{\psi}{\pi}$  |

(c) 各電流項による損失式の分類

図 2.32 アーム電流の解析を基にした半導体損失理論式の導出例

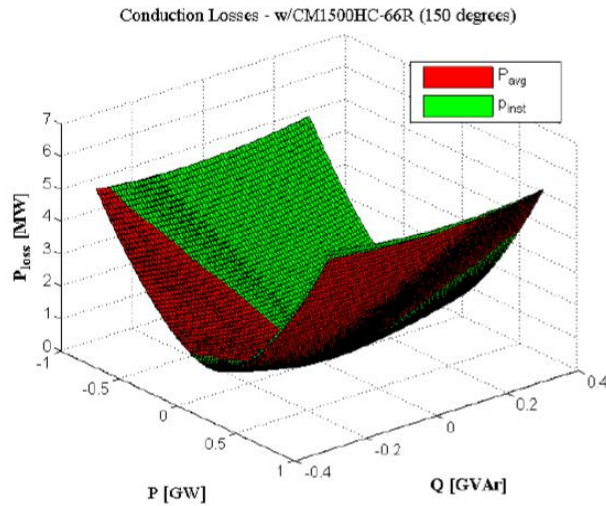
(文献(88) M. W. Cong, Y. Avenas, M. Miscevic, R. Mitova, J. P. Lavieville, P. Lasserre: “Thermal analysis of a submodule for modular multilevel converters”, in Conf. Rec. IEEE Applied Power Electronics Conference and Exposition 2014 (APEC 2014), pp. 2675-2681, (2014)より引用)

先に示した損失解析では、アーム電流を基準として各半導体素子における損失理論式を導出し、関係する電流項ごとにカテゴリーに分けられていた。よって、対象とするシステムによって入出力電圧や電力容量が変更になった場合、損失式に含まれる電流項を初めとするいくつかのパラメータを再導出しなければならないという課題があった。また、一般的な電力変換器における損失解析では、効率導出の観点から出力電力と電力損失の関係を示したグラフがよく用いられているように見受けられる。上記の手法では、変数が電流であるため出力電力と電力損失の関係を確認する、あるいは出力電力に対する電力損失の最大点を見出す際は、変数を電流から電力へ換算しなければならない。半導体損失の算出において、システムの仕様として最初に決定されるであろう入出力電圧や電力が決定した時点で発生損失の概算を行うためには、理論式に電力や電圧項が含まれていることが理想的であると考えられる。以下には、システムの出力電力である有効電力と無効電力を軸として半導体損失および総合損失について解析および評価した事例について紹介する。

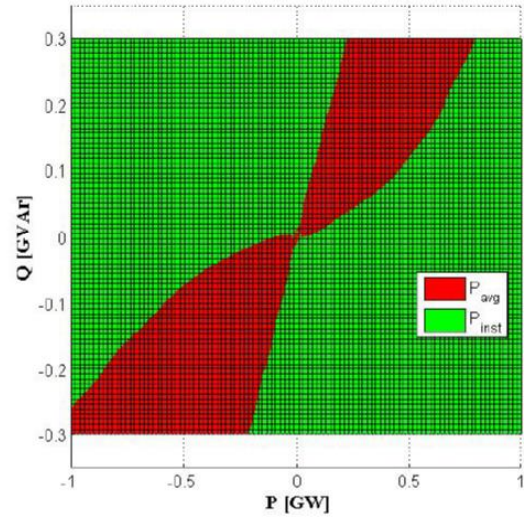
図 2.33 にモジュラーマルチレベル変換器が電力系統側に出力する有効電力と無効電力を基準として損失解析を実施した事例を示す<sup>(89)</sup>。各図は、各電力と導通損失、スイッチング損失および総合損失の関係をそれぞれ示しており、出力有効電力が最大となる点で損失も最大となるという関係を見出すことができるため、このポイントがワーストケースになる。また、各ポイントにおける出力電力と損失の値がわかることから効率導出も容易と言える。以上より、変数が有効電力と無効電力の2値になるため一目でその関係性を理解することは難しいが、電力と損失の関係を示すことで効率計算やワーストケースを見出すことが容易になると考えられる。

これまで述べてきたように、ヒートシンク的设计を行う上で半導体損失を正確に算出することが重要であり、それに対する様々なアプローチが取られている。ただし、Cellの直列接続段数や半導体素子を変更した場合の損失比較については、検討が不十分な点がいくつか見受けられる。特に、上記の関係はモジュラーマルチレベル変換器の高パワー密度化に向けた回路パフォーマンスを知る上でも重要となる。また、導出された理論式を実証しているものは非常に少なく、損失について実験から得られた知見を述べている文献はほとんどない。さらに、最後に述べたようにアーム電流を軸にしてCellを構成する半導体素子に流れ込む電流の大きさおよび期間を把握することが重要であり、入出力電圧および電力

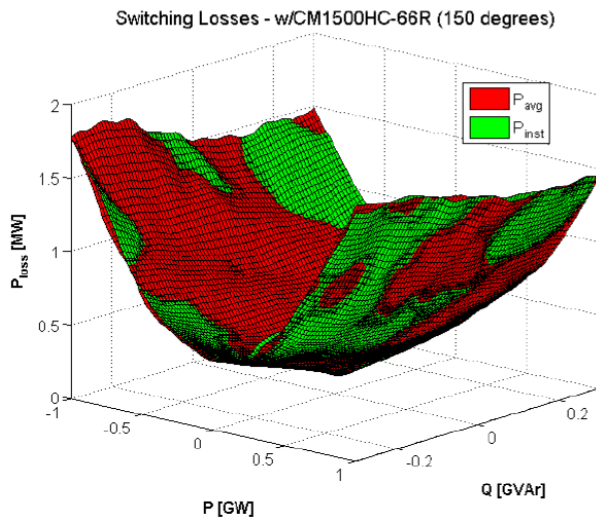
系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題と半導体損失の関係を明らかにすることで、効率の計算やヒートシンク設計におけるワーストケースの導出がより簡単になると考えられる。



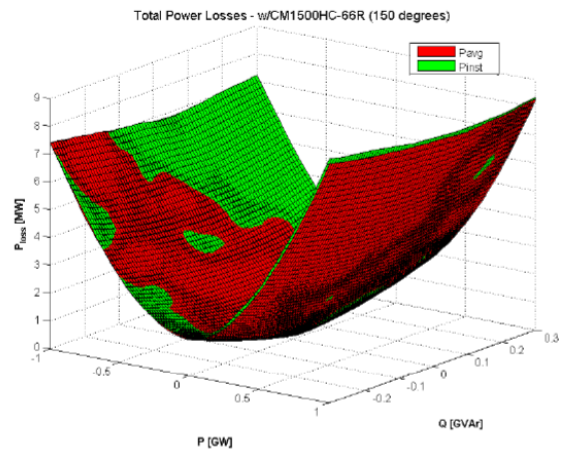
(a) 各電力と導通損失の関係



(b) 電力と導通損失の関係(左図の俯瞰)



(c) 各電力とスイッチング損失の関係



(d) 各電力と総合損失の関係

図 2.33 出力有効電力と無効電力を基準とした損失解析

(文献(89) F. Gruson, J. , S. Samimi, P. Delarue, X. Guillaud, F. Colas, M.M. Belhaouane: "Impact of control algorithm solutions on Modular Multilevel Converters electrical waveforms and losses", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE'13), pp. 1-10, (2013)より引用)



## 2.4.7 アームインダクタにおける変換器インピーダンスに着目した設計法

前項までに Cell 回路に実装されるコンデンサおよびヒートシンクに関する設計方法の事例を記載した。高圧電力変換システムにおいて、絶縁対策を除けば、上記のコンポーネントは総合体積の大部分を占める。一方、モジュラーマルチレベル変換器では、各アームにインダクタが設置される。このアームインダクタも回路コンポーネントの総合体積を大きく変動させる要因の一つである。以降の項では、モジュラーマルチレベル変換器に設置されるインダクタについての設計事例を記載し、その設計指針と課題についてまとめる。

一般的な系統連系インバータでは、電流制御系の安定性確保や系統事故発生時の変換器保護および Fault Ride Through (FRT) 要件を満たすことを目的として、変換器のインピーダンスに対してインダクタのインピーダンスが数%程度になるようにインダクタンスを決定する手法がある<sup>(89)</sup>。モジュラーマルチレベル変換器においても定格電力を出力している時の変換器インピーダンスとインダクタのインピーダンスを軸としてインダクタンスを決定している事例がいくつか報告されている<sup>(54),(90)-(91)</sup>。これらは、先にも述べたとおり、従来の連系インバータにおける設計手法を踏襲する形となっているため系統連系インバータと同様に、先に述べた機能や効果も実現可能であると考えられる。特に、高圧大容量の系統連系変換器としての適用が想定されるモジュラーマルチレベル変換器では、発生した事故の波及を防ぐ意味でも制御系および回路動作の安定性が強く求められる。しかし、これらは変換器のインピーダンスが決定した時点で自動的にインダクタンスが決定してしまうことになる。また、アームインダクタの体積については言及されていないことがほとんどである。さらに、インダクタンスが決定してしまう時点で体積削減に向けては、それほど自由度は大きくないと言える。一方、事故発生時、要求される回路動作を実現する上で最低限必要なインダクタンスを求める研究も報告されている<sup>(92)</sup>。上記のような手法を採用すれば小さいインダクタンスでも所望の機能や動作を実現することができる可能性があるため設計の観点ではあくまでアームインダクタ体積の削減という回路パフォーマンスを評価することが重要である。また、最終的にはシステムの安定動作とダウンサイジングが折り合う点でアームインダクタを設計することになるが、その検討の基準を作るためにも、参考となる「アームインダクタ体積の削減に向けた設計指針」の導出を検討すべきであると考えられる。



## 2.4.8 インダクタ電流のリプル率に基づくアームインダクタの設計

インダクタの設計として最も一般的な手法は、リプル率を基準としたインダクタンスの決定法である。なお、本論文におけるインダクタに関する「リプル」とは半導体素子の高速スイッチングによって発生する、いわゆるスイッチングリプル成分を指すこととする。リプル率は、流れる基本波交流電流あるいは直流電流に対するリプル電流の含有率であり、これが規定値以下になるようにインダクタンスを決定する。また、DC-DC コンバータ内におけるインダクタもリプル率に基づいて設計されることが多いため、先に示した変換器インピーダンスに基づく手法と比べると、より一般的であると言える<sup>(93)-(95)</sup>。他のマルチレベル回路方式や先に示したモジュラー型電力変換器の1つである SST において、リプル率を基準としてインダクタンスを決定しているものが報告されている<sup>(93)</sup>。特に、モジュラーマルチレベル変換器を初めとするマルチレベル回路ではレベル数を増やすことで出力等価スイッチング周波数が上昇し、リプル電流を低減することができるためインダクタンスを小さく設定することができる<sup>(95)</sup>。インダクタンスの低減は巻き線数の削減等にも繋がるため、インダクタの小型化が実現できる。さらに、モジュラーマルチレベル変換器は高圧のアプリケーションへの適用が想定されているため、巻き線間の絶縁対策によって大型化することも考えられる。よって、インダクタンスを低減して巻き線数を少なくすることは体積増大を抑制する意味で重要となる。

また、モジュラーマルチレベル変換器では、各 Cell 出力電圧の変調において、割り当てられる三角波キャリアの位相シフト角度を Cell 段数に応じて決定している。この位相シフトの角度とリプル電流、直流側リプル電流との関係を解析した結果が報告されている<sup>(96)</sup>。

図 2.34 に上下アームを構成する各 Cell に割り当てる三角波キャリアの位相シフト角度を決定するシステムを示す<sup>(96)</sup>。同じ相に接続されている上下アームには系統側から流れ込む電流は分流し、相間や直流側から流れ込む電流、いわゆる循環電流は上下アームで共通となる。上下の各アームを構成している Cell は絶えずスイッチングをしているためスイッチングによるリプル成分が生じるが、上下でキャリアの位相をずらすあるいは同じものとする事で各スイッチングリプル成分を打ち消すことが可能となる。

図 2.35 に位相シフト角を変化させた場合のリプル成分の打ち消し効果を実証した結果を示す<sup>(96)</sup>。(a)と(b)の各波形について、上から順に見比べると(a)と(b)における階段状のマル

チレベル波形が変化していることがわかる。これは、位相シフトの角度が変更されているためである。また、(a)において、直流電流に含まれるリップル成分が(b)のリップル成分と比べて大幅に低減されていることがわかる。一方で、一番下の波形では、系統電流である「**phase current**」のリップル成分が(b)におけるリップル成分と比べてやや大きくなっていることがわかる。このように、割り当てる三角波キャリアの位相シフトの角度を変更することで低減されるリップル成分が変わるため、ユーザの目的に応じた角度設定ができるとしている。

しかし、上記の文献では、解析に終始しており、明確にリップル率に基づくインダクタンスの設計式が示されているわけではない。また、モジュラーマルチレベル変換器におけるインダクタンスをリップル率に基づいて設計し、体積評価まで実施している報告はほとんどない。さらに、ヒートシンク設計でも述べたように半導体損失はスイッチング周波数や Cell 段数で大きく変化するため、インダクタ体積とヒートシンク体積の間に成立する関係も明らかにする必要がある。その意味でも、リップル率による設計を実現させるためだけでなく、Cell 段数とスイッチング周波数を変数として含んだインダクタンスの設計式を導出し、かつ体積の評価まで行わなければならない。

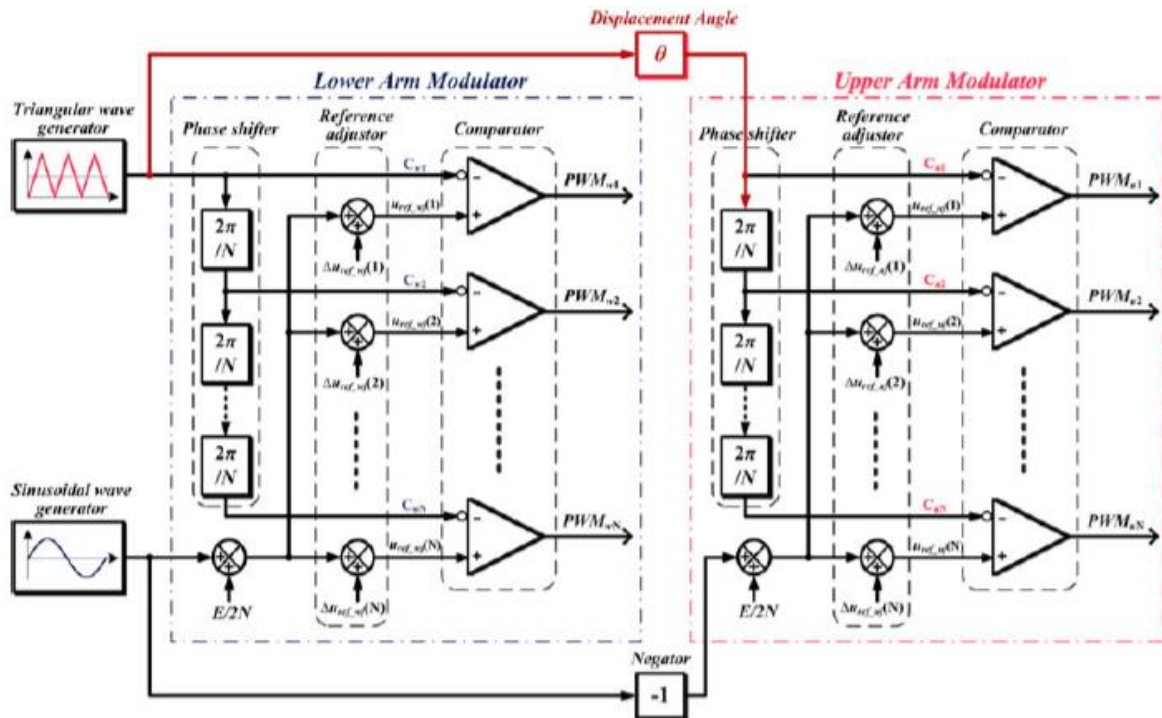
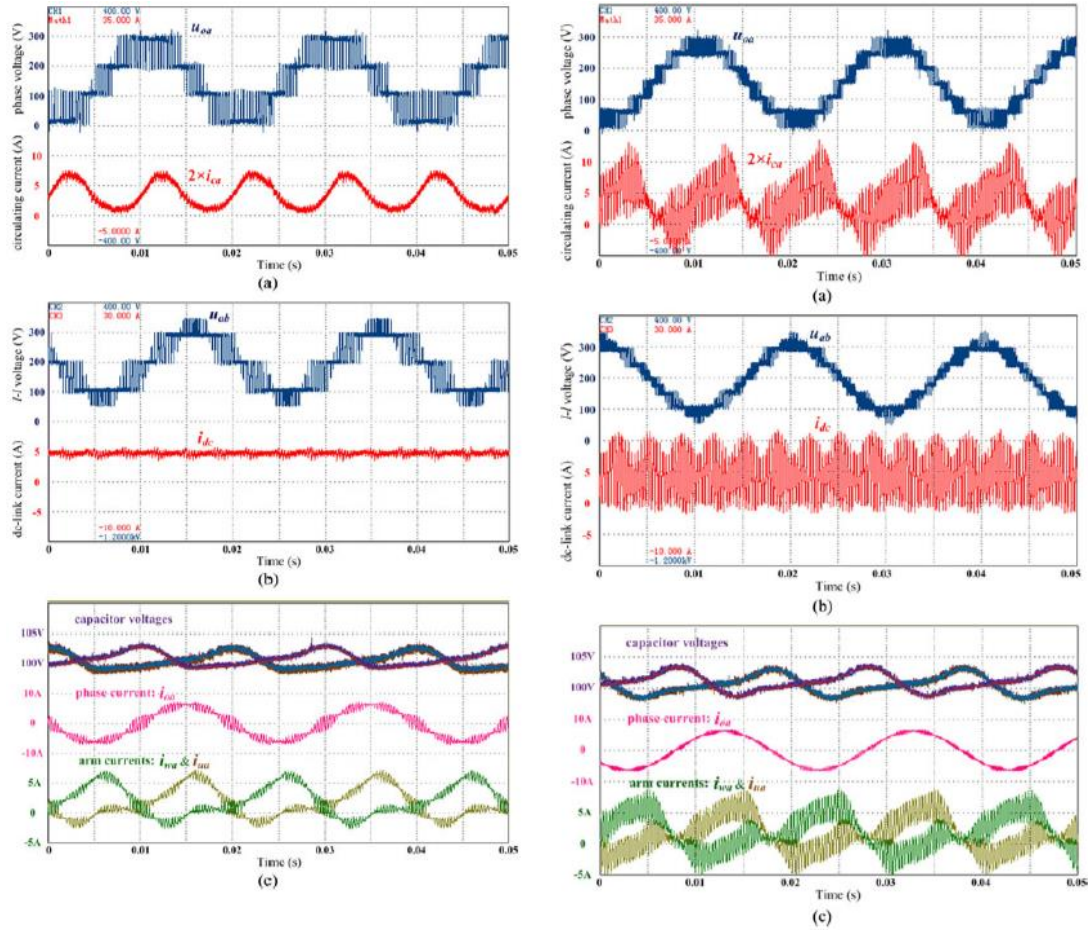


図 2.34 上下アームの各 Cell に割り当てる三角波キャリアの位相シフト角度決定  
 (文献(96) B. Li, R. Yang, D. Xu, G. Wang, W. Wang, D. Xu: "Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 297-310, (2015)より引用)



(a) 直流電流に含まれるリップル低減

(b) 交流系統側電流リップル低減

図 2.35 位相シフト角度変更による各リップル成分の低減効果

(文献(96) B. Li, R. Yang, D. Xu, G. Wang, W. Wang, D. Xu: "Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 297-310, (2015)より引用)

## 2.4.9 共振現象に着目したインダクタの設計

モジュラーマルチレベル変換器におけるインダクタの設計事例として、変換器インピーダンスに着目した手法とリップル率に着目した手法について記載した。この設計手法は一般的な電力変換器においても採用されるためモジュラーマルチレベル変換器に限った手法ではない。一方、モジュラーマルチレベル変換器の特徴を用いてインダクタンスを決定する手法として共振現象に着目したものがある。各 Cell にはコンデンサが実装されており、Cell と直列にアームインダクタが設置されるためコンデンサとアームインダクタ間で共振現象が生じることが報告されている<sup>(97)-(99)</sup>。また、電力系統に接続されるモジュラーマルチレベル変換器では、アーム電流において系統周波数を基準にして偶数次調波が生じ、この高調波の周波数と共振周波数が一致すると高調波電流が増大して半導体損失を大幅に増加させるなど、回路パフォーマンスに影響が出ることも明らかにされており、この高調波周波数と共振周波数を一致させないようにコンデンサの静電容量およびインダクタンスを決定する設計指針が報告されている<sup>(97)-(99)</sup>。

図 2.36 にモジュラーマルチレベル変換器において、インダクタンスを変化させた際のアーム電流の増減について解析した結果を示す<sup>(99)</sup>。インダクタンスを徐々に増加させていくと特定のポイントで電流が急激に増大していることがわかる。図中、A のポイントが高調波における 4 次成分に相当し、B のポイントが 2 次成分となる。他のポイントと比べてアーム電流の実効値が明らかに増加していることがわかる。これによって半導体損失が増加することは明らかであり、また、アーム電流は各 Cell に実装されたコンデンサにも流れ込むためリップル電圧が増加することも懸念される。以上より、コンデンサとアームインダクタを設計する際は、その共振点も調べて偶数次調波の周波数と照らし合わせる必要がある。このような検討は回路パフォーマンスを左右するため非常に意義のある検討であるといえる。しかし、具体的な体積については触れられておらず、Cell 段数との関係についても評価されていないため設計のポイントとしては注意すべき事項ではあるが、ダウンサイジングに向けた設計指針として採用するには不十分である。

上記とは逆に、共振現象を積極的に利用する回路動作も提案されている<sup>(100)-(101)</sup>。しかし、提案されている回路方式は別の回路要素を加えた特殊なものが多く、一般的な系統連系型には採用が難しいように考えられる。また、一般的に共振型コンバータは受動コンポーネ

ントに印加される電圧あるいは流れる電流が増加する傾向にあるため高圧大容量変換器への適用が相応しいかについては疑問が残る。また、共振現象を積極的に利用する事例も先ほどと同様に受動コンポーネントの体積に言及しておらず、ダウンサイジングに向けた設計指針として採用可能か否かについては判断することが難しい。

以上、共振現象に着目したインダクタの設計について、ダウンサイジングに向けた設計手法として採用するには難しいと考えられる。ただし、前にも述べたように、決定したコンデンサの静電容量およびアームインダクタの設計から求められる共振点と高調波の周波数とを比較することは、実用化および安定動作を確立する上で重要であると言える。

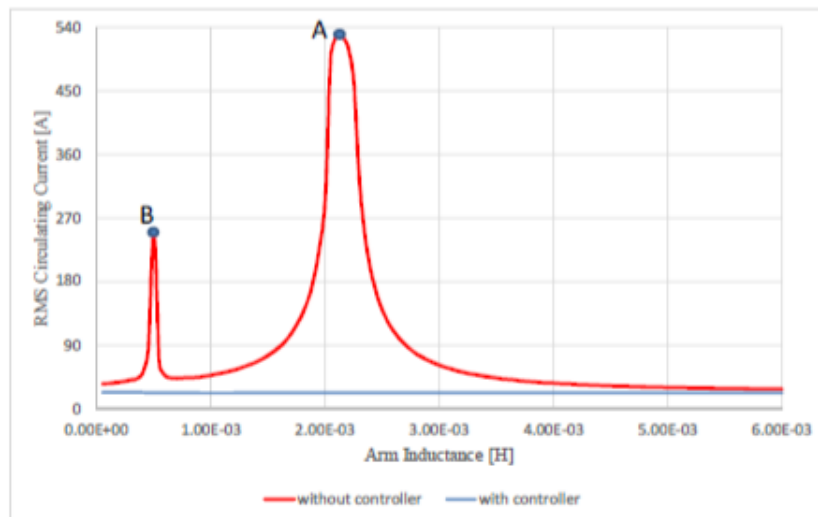


図 2.36 インダクタンスを変化させた際の共振現象による高調波電流増加

(文献(97) A. Marzoughi, R. Burgos, D. Boroyevich, Y. Xue: "Investigation and Design of Modular Multilevel Converter in AFE Mode with Minimized Passive Elements", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2015 (ECCE 2015), pp. 3522-3528 (2015)より引用)

## 2.4.10 結合インダクタによるアームインダクタの構成と設計

モジュラーマルチレベル変換器におけるインダクタの設計について、これまで述べた手法以外のものとしては、結合インダクタを用いてアームインダクタを小型化することが提案されている<sup>(103)-(104)</sup>。本論文では、各アームに一台ずつアームインダクタが設置される方式を取り上げているが、これは電圧、電流ともに直流成分および交流成分が加わるため両方の成分に対応したインダクタを製作する必要がある。また、コアもインダクタの個数分必要となる。一方、結合インダクタを用いた方式では、上下アームのインダクタを結合させることで交流成分を打ち消し、直流成分にのみ対応するインダクタとなる。また、交流成分に対応するインダクタは変換器と電力系統間に別途設置することになる。インダクタの総数は変わらないが、インダクタの結合によって直流インダクタのコア数を削減している点、直流インダクタよりも交流インダクタのほうが小さくできる点からインダクタの総体積としては小さくすることができる可能性がある<sup>(104)</sup>。回路のダウンサイジングに向けては検討すべき非常に重要な要素であるが、これまでのところ、Cell 段数やキャリア周波数を踏まえたインダクタ設計式は導出されていない。また、体積についても特定の条件下での算出例はあるが、体積削減に向けた指針確立に用いるデータとして十分であるとは言えない。以上より、個別インダクタ方式あるいは結合インダクタ方式、どちらを採用するにもインダクタの設計指針を確立した上で体積評価を行う必要があることは変わらない、

これまでモジュラーマルチレベル変換器におけるインダクタの設計事例について述べたが、Cell 段数、キャリア周波数およびリップル電流の関係からインダクタンスを設計する式が導出されておらず、また、その体積について評価し、ダウンサイジングに向けた具体的な設計指針はほとんど提案されていない。さらに、何度か述べているように Cell 段数とキャリア周波数は半導体損失にも直結するためインダクタとヒートシンクの体積両方を評価する必要があり、最終的に、総合体積を削減する上で必要な条件を見出さなければならない。

## 2.4.11 モジュラーマルチレベル変換器の総合体積に関する解析と評価

これまで、モジュラーマルチレベル変換器におけるコンデンサ、ヒートシンク、アームインダクタといった回路コンポーネントの設計について個別に述べてきたが、モジュラーマルチレベル変換器全体の回路パフォーマンスおよび総合体積について検討した結果がいくつか報告されている<sup>(56), (87), (105)-(112)</sup>。総合的な評価はモジュラーマルチレベル変換器の有用性を示すためには必要不可欠であり、他のトポロジーとその性能について比較する上で重要な参考となる。

表 2.1 にチョップ型 Cell を基準として、そこから派生したトポロジーを用いた場合の Cell 段数および構成素子数を比較した結果を示す<sup>(105)</sup>。

図 2.37 には参考として、チョップ型 Cell および派生したトポロジーの構成を示す<sup>(105)</sup>。

先にも述べたように、Cell のトポロジーはいくつか提案されており、採用するトポロジーによってコンデンサや半導体素子の個数はもちろん、半導体スイッチング素子を冷却するヒートシンクの個数も変化する。取り上げた検討では、具体的な体積評価までは言及していないが、設計初段階において構成素子数がどのくらい必要か、あるいは、本論文では取り上げていないがシステムのコストがどの程度になるかを算出する上では重要なデータであるといえる。他にも、Cell トポロジーを変更した場合の電力損失について比較した結果を示しているものもあり、こちらは効率比較やヒートシンクの総合体積を比較検討する上で意義のあるデータである<sup>(106)</sup>。しかし、総合的な体積評価までは明確化されておらず、Cell 段数についても固定値で検討がされているため体積との関係を知ることは難しい。

Cell トポロジーの他に回路方式そのものを変えて回路パフォーマンスや総合体積に関係するパラメータを比較した事例も報告されている<sup>(107)</sup>。これまで、Cell が多段直列接続された回路で AC-DC 変換動作を実現するものをモジュラーマルチレベル変換器と呼称してきたが、厳密にはモジュラーマルチレベル変換器には基本形だけでも数種類の方式が提案されており、その回路方式ごとに制御の自由度も変化する。また、回路方式の変更によって構成素子数だけでなく、コンデンサ電圧や回路内を循環する電流も変わるため半導体素子で発生する電力損失にも影響を与えることになる。



表 2.1 Cell トポロジーにおける Cell 段数および構成素子数の比較結果\_例 1

(文献(105) E. Solas, G. Abad, J. Barrena, S. Aurtenetxea, A. Cárcar, L. Zajac: “Modular Multilevel Converter With Different Submodule Concepts—Part II: Experimental Validation and Comparison for HVDC Application”, IEEE Trans. on Industrial Electronics, Vol. 60, No. 10, pp. 4536-4545, (2015)より引用)

SUMMARY OF DIFFERENT SUBMODULE CONCEPTS AT  $m_a = 1$ ,  
 $f_{sw} = 250$  Hz, AND SAME MV SEMICONDUCTOR  
 $(V_{ce@100ft} = 2800$  V;  $I_{ph,rms,1} = 848.5$  A)

| Submodule configuration                                   | $V_{des}$ , $P_{out\_max}$ | $n$ | No. Elements per phase                    | WTHD     |
|---|----------------------------|-----|---|----------|
| <b>2L</b>   | 200kV<br>203MW             | 144 | 288 Diodes<br>288 IGBTs<br>144 Capacitors | <1.98e-4 |
|   | 640kV<br>650MW             | 460 | 920 Diodes<br>920 IGBTs<br>460 Capacitors | <1.98e-4 |
| <b>2L<br/>(with 8 IGBTs<br/>serialized per<br/>valve)</b> | 200kV<br>203MW             | 18  | 288 Diodes<br>288 IGBTs<br>18 Capacitors  | 3.18e-4  |
|   | 640kV<br>650MW             | 58  | 928 Diodes<br>928 IGBTs<br>58 Capacitors  | <1.98e-4 |
| <b>3L-FC</b>  | 200kV<br>203MW             | 77  | 288 Diodes<br>288 IGBTs<br>144 Capacitors | <1.98e-4 |
|   | 640kV<br>650MW             | 230 | 920 Diodes<br>920 IGBTs<br>460 Capacitors | <1.98e-4 |

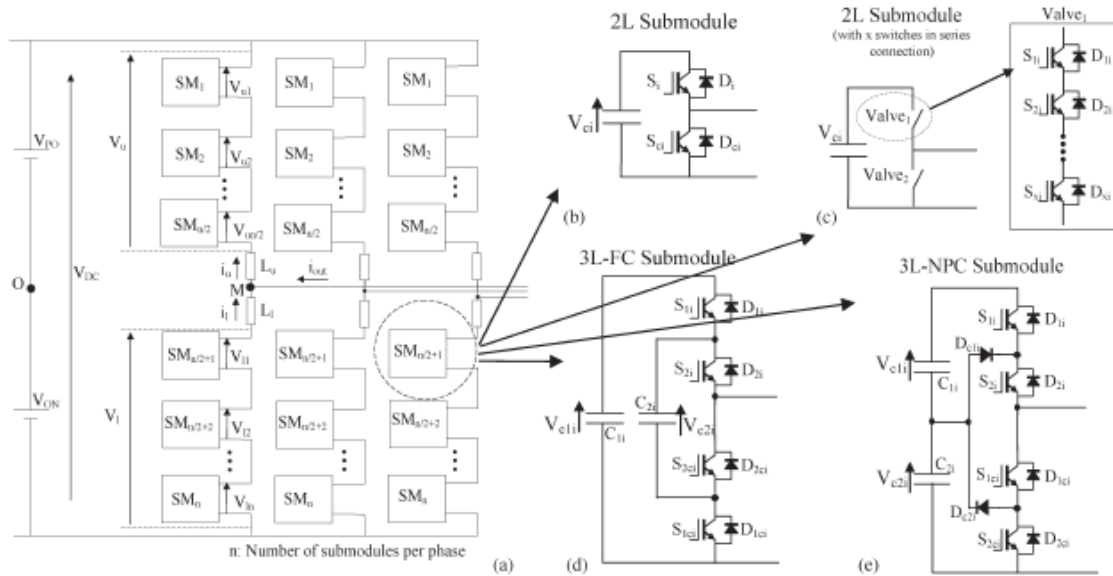


図 2.37 チョップ型 Cell と派生したトポロジーの回路構成

(文献(105) E. Solas, G. Abad, J. Barrena, S. Aurtentexea, A. Cárcar, L. Zajac: “Modular Multilevel Converter With Different Submodule Concepts—Part II: Experimental Validation and Comparison for HVDC Application”, IEEE Trans. on Industrial Electronics, Vol. 60, No. 10, pp. 4536-4545, (2015)より引用)

表 2.2 に回路方式ごとの回路パラメータの比較結果を示す<sup>(107)</sup>。回路の詳細については割愛するが、基本形としてこれまで提案されている 4 つのタイプが比較対象となっている。このようなデータはアプリケーションに向けた回路方式を検討する上で制御の自由度や構成素子数の関係を知るための有益なデータとなる。ただし、先ほどの事例と同様、電圧や電流のパラメータは数値化されているものの、体積については具体的な評価はされていないため、各回路方式における高パワー密度化に向けた設計を検討することは難しい。

表 2.2 Cell トポロジーにおける Cell 段数および構成素子数の比較結果\_例 2

(文献<sup>(107)</sup> E. Behrouzian, M. Bongiorno, and H. Z. De La Parra, “An overview of multilevel converter topologies for grid connected applications”, in Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013), No. DS1b, pp. 1-10, (2013)より引用)

|  | SSBC                                   | SDBC  | DSCC                             | DSBC                             |
|--|--|---|----------------------------------|----------------------------------|
| Negative sequence compensation             | Capable by zero sequence voltage       | Capable by zero sequence current                                | Capable by zero sequence current | Capable by zero sequence current |
| Circulating current                        | No                                     | Yes   | Yes                              | Yes                              |
| Voltage in unbalance condition             | Higher than SDBC                       | -   | -                                | -                                |
| Current in unbalance condition             | -                                      | Higher than SSBC  | -                                | -                                |
| Voltage in balance condition               | 1/phase                                | $\sqrt{3}$ /phase   | 2/phase                          | 2/phase                          |
| current in balance condition               | $\sqrt{3}$ /phase                      | 1/phase   | $\sqrt{3}$ /arm                  | $\sqrt{3}$ /arm                  |
| Capacitor size under balanced conditions   | Higher than SDBC due to higher current | Lower than SSBC   | -                                | -                                |
| Capacitor size under unbalanced conditions | Lower than SDBC                        | Higher than SSBC due to circulating current                     | -                                | -                                |
| Cost in unbalance condition                | Tradeoff between capacitor and switch  |   | -                                | -                                |
| Hardware complexity                        | Lowest                                 | -   | -                                | -                                |
| Controller complexity                      | Medium                                 | Easier than SSBC because of circulating current controllability |                                  |                                  |

また、モジュラーマルチレベル変換器の等価回路から、Case Study としてコンデンサの静電容量やアームインダクタのインダクタンスを導出している事例も報告されているが、こちらにも具体的な体積削減に向けた設計指針の検討や体積の評価までは言及していない。

さらに、モジュラーマルチレベル変換器や SST における具体的な体積について評価した事例もいくつか報告されている<sup>(56),(87),(109)</sup>。以下で取り上げる事例では、キャリア周波数を軸にして成立するアームインダクタとヒートシンク両体積におけるトレードオフ関係について Pareto Front Optimization によってその最適点の導出を提案しているため、この点については詳細に記述する。

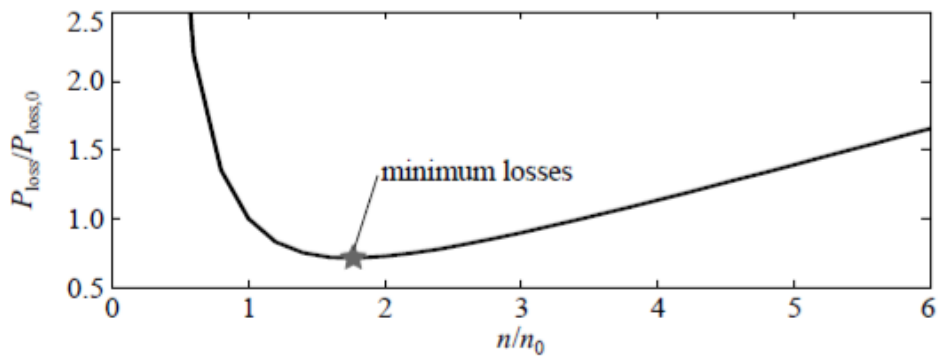
図 2.38 に SST において Cell 段数と半導体損失の関係および高耐圧スイッチング素子を変更した際のシステム効率とパワー密度を評価した結果を示す<sup>(56)</sup>。(a)は Cell 段数と半導体損失の関係を示しており、 $n$  は Cell の直列接続段数であり、 $n_0$  は任意のコンデンサ電圧および等価スイッチング周波数を得る上で必要となる基準段数となっている。また、 $P_{loss}$  は各段数における半導体損失であり、 $P_{loss0}$  は基準段数における半導体損失である。この基準段数から Cell 段数  $n$  を変化させていき、損失最少点を見つけるという手法である。また、(b)は高耐圧スイッチング素子を変更した際のシステム効率とパワー密度の関係について評価した結果である。先にも述べたとおり、スイッチング周波数を変化させていくことで半導体素子のスイッチング損失が増減するためヒートシンクの体積が変化する。また、インダクタを流れる電流に含まれるリップル成分も変わるため、要求されるインダクタンス、またそれに伴ってインダクタ体積も変化するようになる。図中では、スイッチング周波数を変化させた際の損失と体積をプロットし、その推移について評価している。また、本検討では、両者が折り合うポイントとしてパワー密度が最大となる点、つまり回路コンポーネントの総体積が最小となる点を最適点と設定している。さらに、採用するスイッチング素子の耐圧が変われば当然 Cell 段数も変更する必要があるため、同時に素子自体の損失特性も変わるため効率および体積の両方が大きく変化するようになる。本検討の意義は採用予定の高耐圧スイッチング素子の特性を含めて損失とパワー密度 (体積) を同時に評価できることであり、素子ごとにプロットを行うことで目的に応じた素子の選定も可能となる。以上より、本手法はモジュラー型変換器の効率と体積を評価する上で極めて重要な手法であるといえる。しかし、本論文で提案しているようなモジュラーマルチレベル変換器の出力

直流電圧定格値が自由に設定でき、それによってアーム電流が変化するようなシステムでは出力直流電圧と体積および効率の関係も明らかにする必要があり、最大パワー密度点を探索する上で、上記の検討は十分であるとは言い難い。また、コンデンサ体積についても、提案するシステムでは電解コンデンサの採用を想定しているが、その設計指針を確立する上ではコンデンサ体積とリップル電流の関係も明らかにする必要があり、こちらについても検討はされていない。

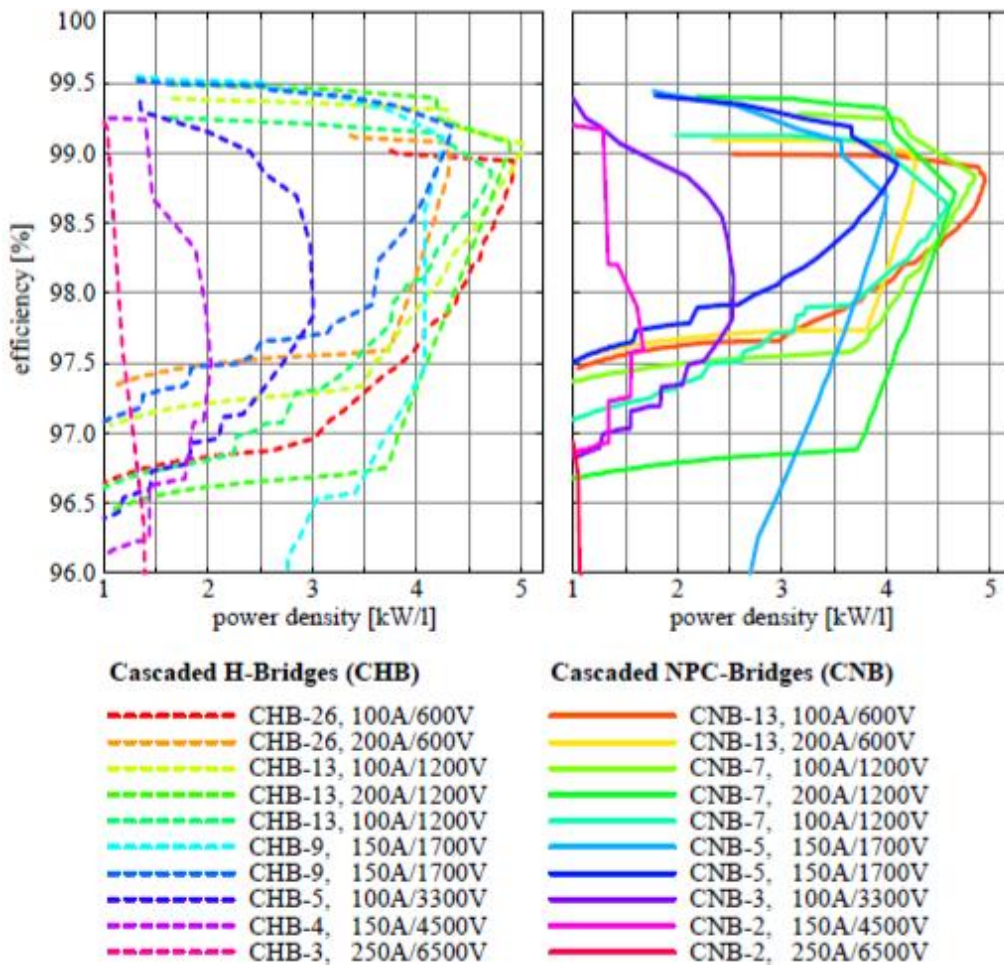
図 2.39 にモデルケースとしてモジュラーマルチレベル変換器の Cell 段数と電力損失および総合体積について評価した例を示す<sup>(87)</sup>。(a)の上部では Cell 段数が変化させた際、各部で発生する損失が詳細に記載されており、半導体素子における損失の中でも導通損失が総損失の半分程度を占めていることがわかる。また、Cell 段数が上昇するに伴って半導体素子における損失が上昇している理由は素子が増えたことで損失を発生させる要因が増加したためと考えられる。(a)の下部では、Cell 段数と体積の関係が明らかにされている。どの段数においても Cell に実装されるコンデンサの体積がその大部分を占めていることがわかる。また、Cell 段数が上昇するに伴って総合体積が減少する傾向にあるのは、Cell 段数が増加することでコンデンサの要求耐圧が下降し、それによってコンデンサ体積が低減されるためであると考えられる。(b)では、ある段数における損失と体積の詳細な内訳が示されている。この結果より、効率を上げるためには明確に半導体素子を如何に低減するかという設計指針の検討や低損失特性の素子を採用するなどの工夫が求められる。一方、パワー密度を上昇させることを目的とすると、損失低減に伴うヒートシンク体積の削減によるパワー密度上昇への貢献は少なく、コンデンサ体積を如何に削減するかという点を重視して設計を検討しなければならないと言える。ただし、本検討でも先ほどと同様に出力直流電圧は固定値とした上で体積および損失の評価がなされているため提案するシステムへのそのままの適用は難しい。

以上より、モジュラーマルチレベル変換器や類似した回路方式を持つ SST において総合的な体積や効率について評価しているものもあるが、Cell 段数、出力直流電圧および体積、損失における関係については明らかにされていない。また、コンデンサについても特定の種類を想定した設計法しか記載されておらず、電解コンデンサの採用およびそれについて

系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題  
の設計検討は一切行われていない。これはコンデンサ体積のダウンサイジングに向けて多  
角的な評価をするという点で不十分であると言える。



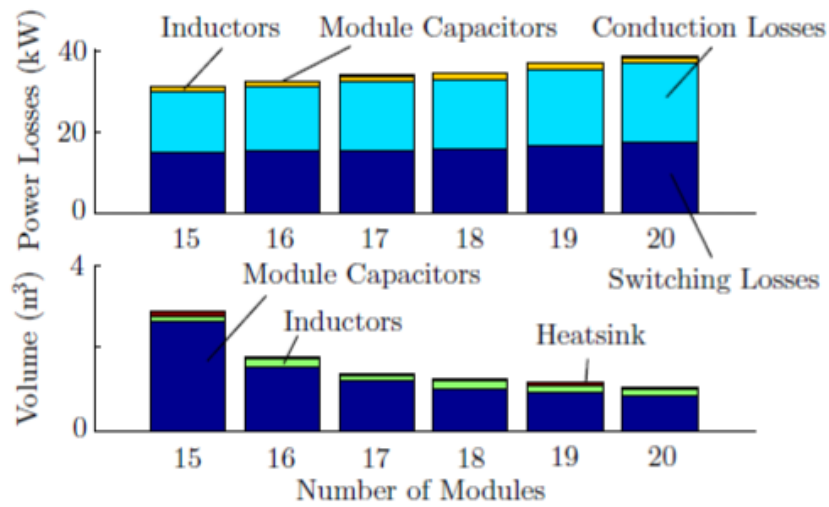
(a) Cell 段数と半導体損失の関係



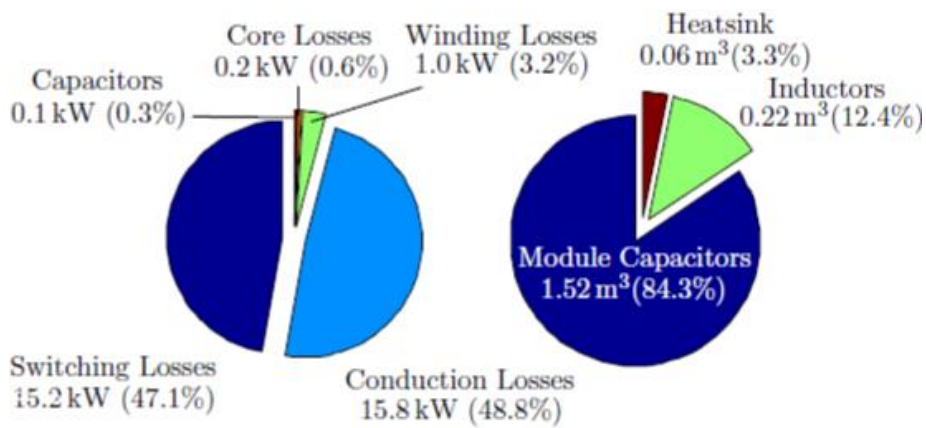
(b) 高耐圧スイッチング素子を変更した際のシステム効率とパワー密度の関係

図 2.38 SST におけるシステム効率とパワー密度の評価

(文献(56) J. E. Huber, J. W. Kolar: “Optimum Number of Cascaded Cells for High-Power Medium-Voltage Multilevel Converters”, in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2013 (ECCE 2013), pp. 359-366, (2013)より引用)



(a) Cell 段数と半導体損失および総合体積の関係



(b) 損失と総合体積の内訳

図 2.39 モジュラーマルチレベル変換器における損失と体積の評価例

(文献(87) A. Hillers, J. Biela: "Optimal Design of the Modular Multilevel Converter for an Energy Storage System Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013), No. LS7b, pp. 1-11 (2013)より引用)



## 2.5 結論

本章では、モジュラーマルチレベル変換器において、これまで提案されてきた制御法と設計法を示し、これらの特徴と高パワー密度を達成する上での問題点を明らかにした。

本章の結論は以下のとおりである。

- (1) 提案するモジュラーマルチレベル変換器を採用した高圧受電システムでは、系統電圧を降圧し、かつ直流への変換が求められるが、従来のチョップ型 Cell では出力電圧に下限値が存在するため降圧整流動作には適さない。また、他の Cell トポロジーでも同様に下限値が存在するものや Cell 回路単体におけるスイッチング素子数やコンデンサ電圧検出数が多くなること、駆動パターンを別途検討しなければならないことから分散コントローラの構築には必ずしも適しているとはいえない。以上のような理由と一般的な変調法が採用できる H-bridge Cell を採用する。
- (2) 三相システムにおける統括制御系は有効電力、無効電力の制御を一括化して行うことができる反面、演算量が多くなることやメインコントローラとサブコントローラに分割するポイントの明確化が難しいことが不利な点として挙げられる。また、信号を集約化した制御方式が多いことから分散コントローラの導入が困難である。一方で、アームやレグを単位として構築される制御系は、コントローラの分割ポイントがわかりやすく分散コントローラ方式の導入に向いていると言える。
- (3) コンデンサ電圧のバランス制御では、制御パラメータの定数設計が必要なものはコンデンサ電圧平均値制御との干渉が懸念される。また、パラメータの設計法が明確に示されていないものが多い。さらに、パラメータの設計が不要なものでも中央のメインコントローラに電圧信号を集約する必要がある方式では、Cell 多段化時の信号線数増大の点で導入が難しいと言える。
- (4) 高パワー密度化を実現する上で、主要回路コンポーネントであるコンデンサ、ヒートシンク、アームインダクタの体積を削減する必要がある。コンデンサの設計では、リップル電圧に基づく静電容量の設計法、貯蔵エネルギーに基づく体積評価などについて述べたが、Cell の直列接続段数を初めとする回路パラメータとコンデンサ体積の関係を明確に示した報告はない。また、ダウンサイジングに向けた設計指針や必要条件についても述べられていない。さらに、フィルムコンデンサやセラミックコンデンサ

を採用した際の体積検討はあるものの、単位体積あたりの静電容量が最も大きく、回路の小型化に寄与できる可能性がある電解コンデンサの採用を想定した設計手法は提案されていない。これは、高パワー密度化を実現する上で、その可能性がある要素について検討がなされていないことになる。

- (5) ヒートシンク的设计を行う上で半導体損失を正確に算出することが重要となる。モジュラーマルチレベル変換器では、Cell の直列接続段数が変わるとコンデンサの充電電圧が変更になるだけでなく、適用する半導体素子そのものも変更されるため半導体損失が大きく変化することが考えられる。しかし、Cell 段数を基準とした場合の損失比較については、ある特定の領域に限った検討となっており、設計指針を見出すためには考察が不十分な点が見受けられる。さらに、導出された理論式を実証しているものはほとんどなく、損失について実験から得られた知見を述べている文献はない。半導体損失を正確に求めるためにはアーム電流を軸にして Cell を構成する半導体素子に流れ込む電流の大きさおよび期間を把握することが重要である。また、ヒートシンク設計におけるワーストケースを導出するためにも入出力電圧および電力と半導体損失の関係を明らかにすることが求められる。
- (6) アームインダクタ的设计では、変換器インピーダンスを基準にしてインダクタンスを決定する手法を取り上げたが、本手法は変換器のインピーダンスが決まった時点でインダクタンスが決定されてしまい、小型化に向けた設計における自由度が低下するため体積削減が難しい。リップル電流に基づくインダクタンスの決定法は、モジュラーマルチレベル変換器が低リップル電流化を実現できることからインダクタの小型化が期待できるが、インダクタンスの設計式が提案されていない。また、ヒートシンクとインダクタは Cell 段数およびキャリア周波数を基準にしてその体積にトレードオフの関係が成立するが、この関係を明確に示した報告はほとんどない。また、共振現象に着目した設計法は、特殊なケースが多く、提案するシステムに採用することは難しい。
- (7) モジュラーマルチレベル変換器において、総合的な体積や効率について評価している報告はいくつかあるが、Cell 段数、出力直流電圧および体積、損失の間に成立する関係については検討が不十分なものが多い。特に、提案システムのようにモジュラー

## 系統連系用モジュラーマルチレベル変換器の高パワー密度化に向けた課題

---

マルチレベル変換器における出力直流電圧の設定に自由度があるようなシステムを想定し、出力直流電圧と各コンポーネント体積の関係を評価した事例は報告されていない。また、電解コンデンサの採用およびそれについての設計検討、体積評価は一切行われていない。これはコンデンサ体積のダウンサイジングに向けた多角的な評価を実施するという点で不十分であると言える。

## 参考文献

- (1) M. Hagiwara, H. Akagi: “Control and Experiment of Pulsewidth-Modulated Modular Multilevel Converters,” *IEEE Trans. on Power Electronics*, Vol. 24, No. 7, pp. 1737-1746, (2009)
- (2) S. Tamada, Y. Nakazawa, S. Irokawa: “A Proposal of Modular Multilevel Converter Using a Three-winding Transformer”, *IEEJ Journal of Industry Applications*, Vol. 4, No. 5, pp. 611-618, (2015)
- (3) G. J. Kish, P. W. Lehn: “A Comparison of DC/AC and DC/DC Modular Multilevel Energy Conversion Processes”, *IEEJ Journal of Industry Applications*, Vol. 4, No. 4, pp. 370-379, (2015)
- (4) L. Popova, K Ma, F Blaabjerg, J. Pyrhonen: “Device Loading of a Modular Multilevel Converter in Wind Power”, *IEEJ Journal of Industry Applications*, Vol. 4, No. 4, pp. 380-386, (2015)
- (5) A. Nami, J. Liang, F. Dijkhuizen, G. D. Demetriades: “Modular Multilevel Converters for HVDC Applications: Review on Converter Cells and Functionalities”, *IEEE Trans. on Power Electronics*, Vol. 30, No. 1, pp. 18-36, (2014)
- (6) H-C Chen, P-H Wu, C-T. Lee, C-W Wang, C-H, Yang, and P-T. Cheng, “Zero-Sequence Voltage Injection for DC Capacitor Voltage Balancing Control of the Star-Connected Cascaded H-Bridge PWM Converter Under Unbalanced Grid”, *IEEE Trans. on Industry Applications*, Vol. 51, No. 6, pp. 4584-4594, (2015)
- (7) 金, 今野, 川上, 大田, 赤木: 「電池電力貯蔵装置用 500kW モジュラー・マルチレベル・カスケード変換器の開発」, 平成 25 年電気学会産業応用部門大会 (JIASC 2013), 論文集 No. 1-67, pp. I-293 – I-296 (2013)
- (8) S. Rivera, S. Kouro, B. Wu, J. I. Leon, J. Rodríguez, L. G. Franquelo: “Cascaded H-Bridge Multilevel Converter Multistring Topology for Large Scale Photovoltaic Systems”, in *Conf. Rec. IEEE International Symposium on Industrial Electronics 2011 (ISIE 2011)*, pp. 1837-1844, (2011)
- (9) X. Yuan: “A Set of Multilevel Modular Medium-Voltage High Power Converters for 10-MW

- Wind Turbines”, IEEE Trans. on Sustainable Energy, Vol. 5, No. 2, pp. 524-534 (2014)
- (10) J. Qin, M. Saeedifard: “Predictive Control of a Modular Multilevel Converter for a Back-to-Back HVDC System”, IEEE Trans. on Power Delivery, Vol. 27, No. 3, pp. 1538-1547 (2012)
- (11) Y. Okazaki, M. Hagiwara, H. Akagi: “A Speed-Sensorless Start-Up Method of an Induction Motor Driven by a Modular Multilevel Cascade Inverter (MMCI-DSCC)”, IEEE Trans. on Industry Applications, Vol. 50, No. 4, pp. 2671-2680, (2014)
- (12) W. Kawamura, M. Hagiwara, H. Akagi: “Control and Experiment of a Modular Multilevel Cascade Converter Based on Triple-Star Bridge Cells”, IEEE Trans. on Power Electronics, Vol. 50, No. 5, pp. 3536-3548, (2014)
- (13) J-J. Jung, H-K. Lee, S-K. Sul: “Control Strategy for Improved Dynamic Performance of Variable-Speed Drives With Modular Multilevel Converter”, IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 3, No. 2, pp. 371-380, (2015)
- (14) Y. Okazaki, W. Kawamura, M. Hagiwara, H. Akagi, T. Ishida, M. Tsukakoshi, R. Nakamura: “Experimental Comparisons Between Modular Multilevel DSCC Inverters and TSBC Converters for Medium-Voltage Motor Drives”, IEEE Trans. on Power Electronics, Vol. 32, No. 3, pp. 1805-1817, (2017)
- (15) 株式会社ダイヘンホームページ: 「キュービクル式高圧受電設備」  
<http://www.daihen.co.jp/products/electric/receiving/receiving01.html>
- (16) 日東工業株式会社ホームページ: 「キュービクル・二パックシリーズ」  
<https://ntec.nito.co.jp/prd/pdf/N2015/N15S1420.pdf>
- (17) ABB ホームページ: 「Metal enclosed capacitor banks ABBACUS」,  
<http://new.abb.com/high-voltage/capacitors/mv/capacitor-banks/metal-enclosed-capacitor-banks-abbacus>
- (18) 株式会社ダイヘンホームページ: 「トップランナー油入変圧器」  
<http://www.daihen.co.jp/products/electric/pdf/trans/trans01.pdf>
- (19) 三菱電機株式会社ホームページ: 「三菱進相コンデンサ設備」  
<http://dl.mitsubishielectric.co.jp/dl/fa/document/catalog/capa/k-k06-8-c3698/K-K06-8-C3698-N.pdf>

- (20) H. Akagi, T. Yamagishi, N. M. L. Tan, S. Kinouchi, Y. Miyazaki, M. Koyama: “Power-Loss Breakdown of a 750-V 100-kW 20-kHz Bidirectional Isolated DC–DC Converter Using SiC-MOSFET/SBD Dual Modules,” *IEEE Trans. on Industry Applications*, Vol. 51, No. 1, pp. 420–428, (2015)
- (21) B. Zhao, Q. Song, W. Liu, Y. Sun: “Overview of Dual-Active-Bridge Isolated Bidirectional DC–DC Converter for High-Frequency-Link Power-Conversion System,” *IEEE Trans. on Power Electronics*, Vol. 29, No. 8, pp. 4091–4106, (2014)
- (22) J. W. Kolar, G. Ortiz: “Solid-State-Transformers: Key Components of Future Traction and Smart Grid Systems,” in Keynote Presentation. *International Power Electronics Conference 2014 (IPEC 2014) –ECCE Asia-*, (2014)
- (23) H. Akagi, “Classification, Terminology, and Application of the Modular Multilevel Cascade Converter (MMCC)” , *IEEE Trans. on Power Electronics*, Vol. 26, No. 11, pp. 3119-3130, (2011)
- (24) 赤木, 萩原: 「モジュラー・マルチレベル・カスケード変換器(MMCC)の分類と名称」, 平成 22 年電気学会全国大会 論文誌, No. 4-043, pp.71-72, (2010)
- (25) N. Thitichaiworakorn, M. Hagiwara, H. Akagi: “Experimental Verification of a Modular Multilevel Cascade Inverter Based on Double-Star Bridge Cells” , *IEEE Trans. on Industry Applications*, Vol. 50, No. 1, pp. 509-519, (2014)
- (26) 川村, N. Thitichaiworakorn, 萩原, 赤木: 「モジュラー・マルチレベル・カスケード変換器(MMCC)–V.DSBC(Double-Star Bridge-Cells) 方式の風力発電システムへの応用–」, 平成 23 年電気学会産業応用部門大会 論文集, No. 1-40, pp. 255-258, (2011)
- (27) T. Nakanishi, J. Itoh: “Control Strategy for Modular Multilevel Converter based on Single-phase Power Factor Correction Converter”, *IEEJ Journal of Industry Applications*, Vol. 6, No. 1, pp. 46-57, (2017)
- (28) A. Nami, J. Liang, F. Dijkhuizen, P. Lundberg: “Analysis of modular multilevel converters with DC short circuit fault blocking capability in bipolar HVDC transmission systems”, in *Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015)*, pp. 1-10, (2015)

- (29) M. A. Perez, S. Bernet, J. Rodriguez, S. Kouro, R. Lizana: “Circuit Topologies, Modeling, Control Schemes, and Applications of Modular Multilevel Converters”, *IEEE Trans. on Power Electronics*, Vol. 30, No. 1, pp. 4-17, (2015)
- (30) S. Debnath, J. Qin, B. Bahrani, M. Saeedifard, P. Barbosa: “Operation, Control, and Applications of the Modular Multilevel Converter: A Review”, *IEEE Trans. on Power Electronics*, Vol. 30, No. 1, pp. 37-53, (2015)
- (31) R. Marquardt: “Modular Multilevel Converter: An universal concept for HVDC-Networks and extended DC-Bus-applications”, in *Conf. Rec. International Power Electronics Conference 2010 (IPEC 2010) –ECCE Asia-*, pp. 502-507, (2010)
- (32) A. Nami, L. Wang, F. Dijkhuizen, A. Shukla: “Five level cross connected cell for cascaded converters”, in *Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013)*, pp. 1-9, (2013)
- (33) 萩原, 前田, 赤木: 「二重スター・チョップセル方式のモジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の理論解析と制御」, *電学論 D*, Vol. 131, No. 1, pp. 84-92, (2011)
- (34) 新村, 赤木: 「三相モジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の非干渉制御」, *電学論 D*, Vol. 132, No. 11, pp. 1055-1064, (2012)
- (35) 関口, カムプラツグデー, 萩原, 赤木: 「モジュラー・マルチレベル・カスケード変換器 (MMCC-DSCC) を用いた BTB システム : 実験とシミュレーションによる動作検証」, *電学論 D*, Vol. 133, No. 11, pp. 1089-1096, (2013)
- (36) P. Münch; D. Görge; M. Izák; S. Liu: “Integrated current control, energy control and energy balancing of Modular Multilevel Converters”, in *Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2010 (IECON 2010)*, pp. 150-155, (2010)
- (37) J. Kolb; F. Kammerer; M. Braun: “Straight forward vector control of the Modular Multilevel Converter for feeding three-phase machines over their complete frequency range”, in *Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2011 (IECON 2011)*, pp. 1596-1601, (2011)
- (38) 藤田, 萩原, 赤木: 「MMCC-DSCC 方式モジュラーマルチレベルコンバータのパワー

- 
- フロー解析と直流コンデンサ電圧の制御」, 電学論 D, Vol. 132, No. 6, pp. 659-665, (2012)
- (39) M. Saeedifard, R. Iravani: “Dynamic Performance of a Modular Multilevel Back-to-Back HVDC System”, IEEE Trans. on Power Delivery, Vol. 25, No. 4, pp. 2903-2912, (2010)
- (40) D. Karagiannis, E. Mendes, A. Astolfi, R. Ortega: “An Experiment Comparison of Several PWM Controllers for a Single-phase AC-DC Converter”, IEEE Trans. on Control Systems Technology, Vol. 11, No. 6, pp. 311-326, (2003)
- (41) B-R. Lin, H-H. Lu, S-C. Tsay: “Control Technique for High Power Factor Multilevel Rectifier”, IEEE Trans. on Aerospace and Electronic Systems, Vol. 37, No. 1, pp. 226-240, (2001)
- (42) G. Escobar, D. Chevreau, R. Ortega, E. Mendes: “An Adaptive Passivity-Based Controller for a Unity Power Factor Rectifier”, IEEE Trans. on Control Systems Technology, Vol. 9, No. 4, pp. 637-644, (2001)
- (43) J-C. Crebier, J-P. Ferrieux: “PFC Full Bridge Rectifiers EMI Modeling and Analysis – Common Mode Disturbance Reduction”, IEEE Trans. on Power Electronics, Vol. 19, No. 2, pp. 378–387, (2004)
- (44) 萩原, 赤木: 「モジュラー・マルチレベル変換器 (MMC) の PWM 制御法と動作検証」, 電学論 D, Vol. 128, No. 7, pp. 957-965, (2008)
- (45) R. Lizana, M. A. Perez, D. Arancibia, J. R. Espinoza, J. Rodriguez: “Decoupled Current Model and Control of Modular Multilevel Converters”, IEEE Trans. on Industrial Electronics, Vol. 62, No. 9, pp. 5382–5392, (2015)
- (46) S. Fan, K. Zhang, J. Xiong, Y. Xue: “An Improved Control System for Modular Multilevel Converters with New Modulation Strategy and Voltage Balancing Control”, IEEE Transactions on Power Electronics, Vol. 30, No. 1, pp. 358–371, (2015)
- (47) 山田, 竹下: 「モジュラーマトリックスコンバータのアーム間のコンデンサ電圧偏差の分布とバランス制御」, 電気学会 半導体電力変換・モータドライブ合同研究会資料, SPC-15-144, MD-15-115, pp. 77-82, (2015)
- (48) 浜崎, 原田, 川村, 石川, 澤田: 「モジュラーマトリックスコンバータにおけるキャリア波入替キャパシタ電圧バランス制御のシミュレーションおよび実験検証」, 平成 27



- 
- 年電気学会産業応用部門大会 (JIASC 2015), 論文集 No. 1-33, pp. I-171 – I-174 (2015)
- (49) A. Hassanpoor, L. Ängquist, S. Norrga, K. Ilves, H-P. Nee: “Tolerance Band Modulation Methods for Modular Multilevel Converters”, IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 311-326, (2015)
- (50) F. Deng, Z. Chen: “Voltage-Balancing Method for Modular Multilevel Converters Switched at Grid Frequency”, IEEE Trans. on Industrial Electronics, Vol. 62, No. 7, pp. 4158-4169, (2015)
- (51) F. Deng, Z. Chen: “Modulation and Closed-Loop-Based DC Capacitor Voltage Control for MMC With Fundamental Switching Frequency”, IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 327-338, (2015)
- (52) Y. Miura, K. Inubushi, M. Ito, T. Ise: "Multilevel Modular Matrix Converter for High Voltage Applications", Annual Conference of the IEEE Industrial Electronics Society 2014 (IECON 2014), pp. 4690–4696 (2014)
- (53) K. Wang, Y. Li, Z. Zheng, L. Xu: “Voltage Balancing and Fluctuation-Suppression Methods of Floating Capacitors in a New Modular Multilevel Converter”, IEEE Trans. on Industrial Electronics, Vol. 60, No. 5, pp. 1943-1954, (2013)
- (54) T. Nakamori, M. A. Sayed, Y. Hayashi, T. Takeshita, S. Hamada, K. Hirao: “Independent Control of Input Current, Output Voltage, and Capacitor Voltage Balancing for a Modular Matrix Converter”, IEEE Trans. on Industry Applications, Vol. 51, No. 6, pp. 4623-4633, (2015)
- (55) 山岸, ラクスマン, 赤木: 「モジュラー・マルチレベル・カスケード変換器を用いた電池電力貯蔵装置の電池電力個別制御」, 電学論 D, Vol. 131, No. 1, pp. 76-83, (2011)
- (56) J. E. Huber, J. W. Kolar: “Optimum Number of Cascaded Cells for High-Power Medium-Voltage Multilevel Converters”, in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2013 (ECCE 2013), pp. 359-366, (2013)
- (57) J. Shi, W. Gou, H. Yuan, T. Zhao, A. Q. Huang: “Research on voltage and power balance control for cascaded modular solid-state transformer”, IEEE Trans. on Power Electronics, Vol. 26, No. 4, pp. 1154-1166, (2011)
- (58) 吉田, 藤川, 犬伏, 三浦, 伊瀬: 「マルチレベルモジュラーマトリックスコンバータのための拡張性を有する制御系の構成」平成 26 年電気関係学会関西連合大会, No. G4-

- 7, pp. 107-108, (2014)
- (59) 吉田, 三浦, 藤川, 三浦, 伊瀬: 「階層的な制御構成を持つモジュラーマルチレベルマトリックスコンバータのセル故障時の動作成」 電気学会 半導体電力変換・モータドライブ合同研究会資料, No. SPC-16-028, MD-16-028, pp. 55-60, (2016)
- (60) Y. Sugahara, T. Takeshita: "Suppression control of module capacitor voltage fluctuation for cascade STATCOM", in Conf. Rec. International Conference on Renewable Energy Research and Application 2014 (ICRERA 2014), pp. 722-727, (2014)
- (61) Y. Zhang, G. P. Adam, T.C.Lim, S. J. Finney, B.W. Williams: "Analysis and Experiment Validation of a Threelevel Modular Multilevel Converters", in Conf. Rec. International Conference on Power Electronics 2011 (ICPE 2011) - ECCE Asia, No. WeE2-2 pp. 983-990, (2014)
- (62) H. Bärnklaue, A. Gensior, S. Bernet: "Submodule Capacitor Dimensioning for Modular Multilevel Converters", IEEE Trans. on Industry Applications, Vol. 50, No. 3, pp. 1915-1923, (2014)
- (63) K. Ilves, S. Norrga, L. Harnefos, H-P. Nee: "On Energy Storage Requirements in Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 29, No. 1, pp. 77-88, (2014)
- (64) M. Vasiladiotis, N. Cherix, A. Rufer: "Impact of Grid Asymmetries on the Operation and Capacitive Energy Storage Design of Modular Multilevel Converters", IEEE Trans. Industrial Electronics, Vol. 62, No. 11, pp. 6697-6707, (2015)
- (65) A. Escobar-Mejia, Y. Liu, J. C. Balda, K. George: "New Power Electronic Interface Combining dc Transmission, a Medium-Frequency Bus and an ac-ac Converter to Integrate Deep-Sea Facilities with the ac Grid", IEEE Energy Conversion Congress and Exposition 2014 (ECCE 2014), pp. 4335-4344, (2014)
- (66) D. A. Guzman P, J. C. Balda: " The impact of high-voltage and fast-switching devices on modular multilevel converters", Annual IEEE Applied Power Electronics Conference and Exposition 2014 (APEC 2014), pp. 2171-2177, (2013)
- (67) B. Li, S. Shi, Y. Zhang, R. Yang, G. Wang, D. Xu: "Analysis of the operating principle and parameter design for the modular multilevel DC/DC converter", International Conference on

- Power Electronics 2015 (ICPE 2015) - ECCE Asia, pp. 2832-2837, (2015)
- (68) M. M. C. Merlin, Tim C. Green: "Cell capacitor sizing in multilevel converters: cases of the modular multilevel converter and alternate arm converter", IET Power Electronics, Vol. 8, No. 3, pp. 350-360, (2015)
- (69) D. Gao, S. Jiang, F. Z. Peng: "Optimal Design of a Multilevel Modular Capacitor-Clamped DC-DC Converter", IEEE Trans. on Power Electronics, Vol. 28, No. 8, pp. 3816-3826 (2013)
- (70) A. Hillers, M. Stojadinovic, J. Biela: "Systematic Comparison of Modular Multilevel Converter Topologies for Battery Energy Storage Systems Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015), No. DS2g, pp. 1-10, (2015)
- (71) S. P. Engel, R. W. De Doncker: "Control of the Modular Multi-Level Converter for minimized cell capacitance", in Conf. Rec. European Conference on Power Electronics and Applications 2011 (EPE'11), No. LS1h, pp. 1-10, (2011)
- (72) C. H. Ng, M. A. Parker, L. Ran, P. J. Tavner, J. R. Bumby, Ed Spooner: "A Multilevel Modular Converter for a Large, Light Weight Wind Turbine Generator", IEEE Trans. on Power Electronics., Vol. 23, No. 3, pp. 1062-1074, (2008)
- (73) K. Ilves, F. Taffner, S. Norrga, A. Antonopoulos, L. Harnefors, H-P. Nee: "A Submodule Implementation for Parallel Connection of Capacitors in Modular Multilevel Converters", IEEE Trans. on Power Electronics., Vol. 30, No. 7, pp. 3518-3527, (2015)
- (74) Y. Xu, X. Xiao, Y. Xu, Y. Long, C. Yuan: "Detailed Design, Integration and Testing of Submodule for 1000V/85kVA Modular Multilevel Converter", in Conf. Rec. International Future Energy Electronics Conference 2015 (IFEEC 2015), pp. 460-464, (2013)
- (75) J. Kolb, F. Kammerer, M. Braun: "Dimensioning and Design of a Modular Multilevel Converter for Drive Applications", in Conf. Rec. International Power Electronics and Motion Control Conference 2012 (EPE/PEMC), pp. LS1a-1.1-1 - LS1a-1.1-8, (2012)
- (76) D. Siemaszko, M. Carpita, P. Favre-Perrod: "Conception of a modular multilevel converter in a multi-terminal DC/AC transmission network", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015), pp. 1-10, (2015)

- (77) Michigan State University ホームページ, 「Transformer-Less Unified Power-Flow Controller」  
[http://www.egr.msu.edu/pelab/projects/TUPFC%20presentation\\_2014.pdf](http://www.egr.msu.edu/pelab/projects/TUPFC%20presentation_2014.pdf)
- (78) F. Z. Peng, Y. Liu, S. Yang, S. Zhang, D. Gunasekaran, U. Karki: “Transformer-Less Unified Power-Flow Controller Using the Cascade Multilevel Inverter”, *IEEE Trans. on Power Electronics*, Vol. 31, No. 8, pp. 5461-5472, (2016)
- (79) M. Zygmanski, B. Grzesik, M. Fulczyk, R. Nalepa: “Analytical and Numerical Power Loss Analysis in Modular Multilevel Converter”, in *Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2013 (IECON 2013)*, pp. 463-468, (2013)
- (80) P. Ladoux, P. Marino, G. Raimondo, N. Serbia: “Comparison of High Voltage Modular AC/DC converters”, in *Conf. Rec. International Symposium on Power Electronics Power Electronics, Electrical Drives, Automation and Motion 2012 (SPEEDAM 2012)*, pp. 843-848, (2012)
- (81) J. Li, X. Zhao, Q. Song, H. Rao, S. Xu, M. Chen: “Loss calculation method and loss characteristic analysis of MMC based VSC-HVDC system”, in *Conf. Rec. IEEE International Symposium on Industrial Electronics 2013 (ISIE 2013)*, pp. 1-6, (2013)
- (82) T. Modeer, H-P. Nee, S. Norrga: “Loss Comparison of Different Sub-Module Implementations for Modular Multilevel Converter in HVDC Applications”, in *Conf. Rec. European Conference on Power Electronics and Applications 2011 (EPE 2011)*, pp. 1-10, (2011)
- (83) T. Lüth, M. M. C. Merlin, T. C. Green, F. Hassan, C. D. Barker: “High-Frequency Operation of a DC/AC/DC System for HVDC Applications”, *IEEE Trans. on Power Electronics*, Vol. 29, No. 8, pp. 4107-4115, (2014)
- (84) Y. Zhong, S. Finne, D. Hollida: “An investigation of high efficiency DC-AC converters for LVDC distribution networks”, in *Conf. Rec. IET International Conference on Power Electronics, Machines and Drives (PEMD 2014)*, pp. 1-6, (2011)
- (85) S. Rohner, S. Bernet, M. Hiller, R. Sommer: "Modulation, Losses, and Semiconductor Requirements of Modular Multilevel Converters", *IEEE Trans. on Industrial Electronics*, Vol.57, No.8, pp. 2633-2642 (2010)
- (86) A. Dudin, U. Radel, J. Petzoldt: “Increasing the efficiency of the Modular Multilevel Converter with MOSFET switches using Lagrange multipliers”, in *Conf. Rec. European Conference on*

- Power Electronics and Applications 2015 (EPE 2015), pp. 1-8, (2015)
- (87) A. Hillers, J. Biela: "Optimal Design of the Modular Multilevel Converter for an Energy Storage System Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013), No. LS7b, pp. 1-11 (2013)
- (88) M. W. Cong, Y. Avenas, M. Miscevic, R. Mitova, J. P. Lavieville, P. Lasserre: "Thermal analysis of a submodule for modular multilevel converters", in Conf. Rec. IEEE Applied Power Electronics Conference and Exposition 2014 (APEC 2014), pp. 2675-2681, (2014)
- (89) F. Gruson, J. , S. Samimi, P. Delarue, X. Guillaud, F. Colas, M.M. Belhaouane: " Impact of control algorithm solutions on Modular Multilevel Converters electrical waveforms and losses", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE'13), pp. 1-10, (2013)
- (90) H-C. Chen, P-H Wu, C-W, Wang, P-T. Cheng: "A Voltage Balancing Control Based on Average Power Flow Management for the Delta-Connected Cascaded H-bridges Converter," in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2015 (ECCE 2015), pp. 2104-2111, (2015)
- (91) F. Sasongko, K. Sekiguchi, K Ogura, M. Hagiwara, H. Akagi, "Theory and Experiment on an Optimal Carrier Frequency of a Modular Multilevel Cascade Converter With Phase-Shifted PWM", IEEE Trans. on Power. Electronics, Vol. 31, No. 5, pp. 3456–3471, (2016)
- (92) Q. Tu, Z. Xu, H. Huang, J. Zhang: "Parameter design principle of the arm inductor in modular multilevel converter based HVDC", in Conf. Rec. IEEE International Conference on Power System Technology 2010 (POWERCON 2010), pp. 1-6, (2010)
- (93) S. Madhusoodhanan, A. Tripathi, D. Patel, K. Mainali, A. Kadavelugu, S. Hazra, S. Bhattacharya, K. Hatua: "Solid-State Transformer and MV Grid Tie Applications Enabled by 15 kV SiC IGBTs and 10 kV SiC MOSFETs Based Multilevel Converters", IEEE Trans. on Industrial Application, Vol. 51, No. 4, pp. 3343–3360 (2015)
- (94) Y. Ohnuma, J. Itoh: "A Novel Single-Phase Buck PFC AC–DC Converter With Power Decoupling Capability Using an Active Buffer", IEEE Trans. on Industrial Application, Vol. 50, No. 3, pp. 1905–1914 (2014)

- (95) Y. Kashihara, J. Itoh: "Performance Evaluation among Four types of Five-level Topologies using Pareto Front Curves", in Conf. Rec. IEEE Energy Conversion Congress and Exposition, pp. 1296-1303, (2013)
- (96) B. Li, R. Yang, D. Xu, G. Wang, W. Wang, D. Xu: "Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 297-310, (2015)
- (97) A. Marzoughi, R. Burgos, D. Boroyevich, Y. Xue: "Investigation and Design of Modular Multilevel Converter in AFE Mode with Minimized Passive Elements", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2015 (ECCE 2015), pp. 6770-6776, (2015)
- (98) M. Zygmanski, B. Grzesik, R. Nalepa, "Capacitance and Inductance Selection of the Modular Multilevel Converter", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE'13), No. LS7c, pp. 1-10, (2013)
- (99) A. Marzoughi, R. Burgos, D. Boroyevich, Y. Xue: "Investigation and Design of Modular Multilevel Converter in AFE Mode with Minimized Passive Elements", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2015 (ECCE 2015), pp. 3522-3528 (2015)
- (100) T. Jimichi, N. Niimura, R. Nakamura: "A modular multilevel cascade converter (MMCC) with a resonant high-frequency link", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2015 (ECCE 2015), pp. 4714-4720 (2015)
- (101) V. Najmi, R. Burgos, D. Boroyevich: "Design and Control of Modular Multilevel Alternate Arm Converter (AAC) with Zero Current Switching of Director Switches", in Conf. Rec. IEEE Energy Conversion Congress and Exposition 2015 (ECCE 2015), pp. 6790-6797 (2015)
- (102) R. Alaei, S. A. Khajehoddin, W. Xu: "Sparse AC/AC Modular Multilevel Converter", IEEE Trans. on Power Delivery, Vol. 31, No. 3, pp. 1195-1202 (2016)
- (103) S. P. Engel, M. Stieneker, N. Soltau, S. Rabiee, H. Stagge, R. W. De Doncker: "Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 124-137, (2015)
- (104) 萩原, 西村, 赤木: 「モジュラー・マルチレベル PWM インバータを用いた高圧モータードライブ第1報: 400V, 15kW ミニモデルによる実験的検証」, 電学論 D, Vol. 130,

No. 4, pp. 544-551, (2010)

- (105) E. Solas, G. Abad, J. Barrena, S. Aurtenetxea, A. Cárcar, L. Zajac: “Modular Multilevel Converter With Different Submodule Concepts—Part II: Experimental Validation and Comparison for HVDC Application”, *IEEE Trans. on Industrial Electronics*, Vol. 60, No. 10, pp. 4536-4545, (2015)
- (106) J. Qin, M. Saedifard, A. Rockhill, R. Zhou: “Hybrid Design of Modular Multilevel Converters for HVDC Systems Based on Various Submodule Circuits,” *IEEE Trans. on Power Delivery*, Vol. 30, No. 1, pp. 385-394, (2015)
- (107) E. Behrouzian, M. Bongiorno, and H. Z. De La Parra, “An overview of multilevel converter topologies for grid connected applications”, in *Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013)*, No. DS1b, pp. 1-10, (2013)
- (108) X. Shi, B. Liu, Z. Wang, Y. Li, L. M. Tolbert, and F. Wang, “Modelling, Control Design, and Analysis of a Startup Scheme for Modular Multilevel Converters”, *IEEE Trans. on Industrial Electronics*, Vol. 62, No. 11, pp. 7009-7024, (2015)
- (109) J. E. Huber, and J. W. Kolar, “Analysis and Design of Fixed Voltage Transfer Ratio DC/DC Converter Cells for Phase-Modular Solid-State Transformers,” in *Conf. Rec. IEEE Energy Conversion Congress and Exposition 2013 (ECCE 2013)*, pp. 5021-5029, (2015)
- (110) D. Pefitsis, G. Tolstoy, A. Antonopoulos, J. Rabkowski, J-K. Lim, M. Bakowski, L. Ängquist, H-P. Nee: " High-Power Modular Multilevel Converters With SiC JFETs", *IEEE Trans. on Power Electronics*, Vol. 27, No. 1, pp. 28-36, (2012)
- (111) 佐野, 高崎: 「直流電源が不要な複数電圧カスケード変換器による 6.6kV トランスレス STATCOM」, 電力中央研究所 研究報告書, R10014, (2011)
- (112) 菊間, 高崎, 竹中: 「SiC デバイスを適用した配電系統用 STATCOM の最適回路構成」, 電力中央研究所 研究報告書, R09010, (2009)

## 第3章

# 分散協調設計によるモジュラーマルチ レベル変換器の高パワー密度化

### 3.1 緒論

モジュラーマルチレベル変換器を採用した電力変換システムの高パワー密度化を実現するためには制御系と主回路の両方に着目し、「コントローラの簡素化」と「回路コンポーネントのダウンサイジング」を達成しなければならないことはすでに述べた。特に、主回路を構築する上で Cell が多数直列に接続されることが想定されるため、多段化された状態においても通信系を含めたコントローラの構成が複雑にならず、かつ小型化を実現しなければならない。また、主回路部については Cell 多段化によって電圧ストレスが分散されるため回路コンポーネントの小型化が可能となるが、その中でも設計指針を確立した上で体積最小化を達成する Cell 段数および回路条件を見出す必要がある。これに関連して、前章では、これまで検討・提案されてきた制御法および設計法を取り上げ、その特徴と原理、指針を示した上でコントローラの簡素化と回路コンポーネントのダウンサイジングを実現するために解決すべき問題点、検討が必要な事項を明らかにした。同時に、取るべき設計指針、参考とすべき手法についても記載した。本章では、初めに、前章までに明らかとなった問題点に加え、実際の回路部品や通信技術なども踏まえて課題の要点をまとめる。次にコントローラの簡素化と回路コンポーネントのダウンサイジングを実現するための具体的なアプローチを示した後、本研究の位置づけを明確化する。



## 3.2 電力変換システムの高パワー密度化に向けた課題と要求

これまでに、コントローラの簡素化と回路コンポーネントのダウンサイジングを実現する上で従来の概念や手法が抱える課題および問題の詳細を明らかにした。本節では、明らかになった問題点を踏まえた上で両要求を実現するために取るべき方針、参考とすべき手法、考慮しなければならない事項を以下にまとめる。

### 3.2.1 コントローラの簡素化に向けた課題と取るべき方針

先に述べた通り、Cell が多段化されたモジュラーマルチレベル変換器の制御系では、信号配線数の増加に伴う体積増大とノイズ対策の規模拡大、制御回路の大規模開発と特定のコントローラに演算が集中することによる汎用マイコンの採用不可など多数の問題が生じる可能性が高い。本論文では、上記の問題を解決し、コントローラの小型化および構築の容易化を同時に実現するという目標を「コントローラの簡素化」として定義した。つまり、モジュラーマルチレベル変換器の高パワー密度化を実現する上で、コントローラの簡素化は必須となる。また、将来的に新制御要素が追加されることを想定し、制御方式の汎用性保持といった要求も存在する。

本節では、まず、「ハードウェア」、「演算・通信」および「制御理論」のカテゴリーを設け、従来法における課題がどのカテゴリーに関連するかを整理する。この目的は、課題の解決を検討する上でどのカテゴリーに注目すれば良いか、また、関連するカテゴリーは何かを明確化するためである。つまり、課題がどのカテゴリーに関連するかが分かれば、各カテゴリーで解決手法の検討ができるようになる。ここで、各カテゴリーの定義として、「ハードウェア」とは制御回路の構築に関する項目である。また、「演算・通信」は実際の演算処理やコントローラ間における信号の送受信に関する項目であり、分散コントローラ方式導入の際は、コントローラを分散配置して各コントローラで個別に演算し、かつコントローラ間での信号送受信を行うため重要な要素となる。最後に、「制御理論」はその名の通り、制御方式や制御の原理についてまとめた項目である。

図 3.1 に従来法における課題をカテゴリーごとあるいは関連する項目に分類した結果を示す。なお、問題の詳細については項目に分けて説明する。

## (1) ハードウェアに関する問題

モジュラーマルチレベル変換器では、回路を構成している Cell 数を増やすことによって回路性能が大きく変わるが、Cell 数の増加に伴って駆動すべきスイッチング素子数やコンデンサ電圧の検出数が膨大になる。一般的な電力変換器では、マイコンや DSP などで構成されたコントローラ、各点の電圧電流値を取得する検出回路、スイッチング素子を駆動するゲート駆動回路がコントローラの主な構成要素である。通常、コントローラと検出回路を接続する検出信号線およびコントローラとゲート駆動回路を接続するゲート駆動信号線は短距離で接続され、かつ信号配線数も非常に少ない。一方で、モジュラーマルチレベル変換器では、Cell の個数増加に伴ってゲート駆動信号線およびコンデンサ電圧検出用信号線の数が増大になるだけでなく、回路の構成上、コントローラと各 Cell との接続距離も非常に長くなる可能性が高い。膨大な数の信号線をシステム中に収納するためには経路や配線用のスペースを確保する必要があるため確保したスペース分の体積増大が見込まれる。また、電力系統 6.6kV 系に連系するシステムでは電圧遮断幅が大きくなることから、ノーマルモードノイズおよびコモンモードノイズのいずれについても、ノイズ環境は非常に厳しいことが予想される。これに対し、システムを安定して動作させるための手段として配線のシールド化やその他ノイズ対策を施すことが考えられる。しかし、これらの対策によって体積が増大することが予想される。よって、設置スペースの削減およびノイズ対策の軽減を実現するためにハードウェア面としては各信号線の短距離化、小規模化が要求される。また、信号配線数の増大は各要素間を接続するインタフェースの大規模化、それによる物理的なスペース増大も招く。

## (2) 演算・通信に関する問題

前章でも述べたように、信号配線数の削減およびそれに伴う制御インタフェースの構成規模の低減、コントローラの演算分担を実現する手法として分散コントローラ方式の導入は非常に有効である。ただし、分散コントローラ方式は各所にコントローラを分割配置するためコントローラ間、特にマスタ側のメインコントローラとスレーブ側であるサブコントローラ間での信号送受信が必須となる。また、モジュラーマルチレベル変換器が動作する環境および高パワー密度化という要求を踏まえると、信号配線数を削減しつつ、かつノ

イズ耐性が高い通信網を構築する必要がある。この要求を実現するためにはシリアル通信の導入や原理的にノイズが影響しない光通信方式の導入が望ましい。ただし、RS-422A や RS-485 などに代表される標準的なシリアル通信規格<sup>(1)</sup>を採用するためには送受信する信号数は出来るだけ少ないほうが良い。これは、シリアル通信の伝送速度はもちろん、入力交流電流制御における高速な応答を保持するために可能な限り短時間で通信を終えてしまう必要があるためである。よって、限られた時間で全処理を終えるためには、メインコントローラとサブコントローラがそれぞれ分担する制御要素および演算処理の項目を明確化するとともに送受信する信号の限定や共通化を実施し、通信量の軽減を実現できるような方式を検討する必要がある。分担する制御要素を明確化するという観点のもと、信号配線数の削減を目的とした制御系がこれまでに提案されている<sup>(2)</sup>。しかし、アーム内における制御信号用配線数の削減効果が小さいというデメリットがある。また、コントローラを階層化して分担する制御要素を明確化するという手法も提案されている<sup>(3)</sup>。しかし、階層が増えると通信や演算のタイミングが非常に複雑化する可能性が高い。以上をまとめると、分散コントローラ方式の利点を最大限に生かすことを目指し、分担する演算処理および通信量を抑える信号送受信の形式も検討しなければならない。

### (3) 制御理論に関する問題

前記のように、分散コントローラ方式の導入によってコントローラの簡素化が可能となるが、実際に分散コントローラを構築し、上記で述べたような利点を真に生かすためには制御方式自体が原理的に分割可能であることが前提となる。よって、制御原理や制御アルゴリズムは分散コントローラに適したものであるべきである。前章で記述したとおり、モジュラーマルチレベル変換器の制御方式についてはこれまで数多く報告されている<sup>(2)(14)</sup>。しかし、コントローラの構成規模拡大や複雑化といった問題を取り上げている文献は少なく、上記で述べたようなコントローラの簡素化に向けたアプローチについてもほとんど報告されていない。これまで提案されてきた制御系の多くは回転座標系を用いて三相システムを一括化して制御する「統括制御系」であった<sup>(4)(7)</sup>。本制御系のメリットは有効電力、無効電力の制御を一括化して行うことができる点である。しかし、演算量が多くなることや検出信号の集約が必要となるためコントローラを分割することが難しいというデメリット

トがある。特に、中央のメインコントローラにおいて、全電圧電流信号の検出から指令値の演算、ゲート駆動信号の生成までを実施するには膨大な演算量を高速に処理できる高価な高性能プロセッサを用いなければならない。その結果、従来のインバータやその他電力変換器に使用されてきた汎用マイコンの採用が難しくなるという課題がある。また、コントローラの分割を検討する上で制御ブロックのどのポイントでマスタ側（メインコントローラ）とスレーブ側（Cell に実装されるサブコントローラ）に分けるかという点についても明確に示されていない。

一方で、アームやレグを単位として構築される制御方式も提案されている<sup>(11)-(12)</sup>。本方式はもともとの制御系がアームやレグごとに分割されているためマスタ側とスレーブ側を分けるポイントの検討が容易であると言える。よって、アームやレグを単位として構築される制御方式は分散コントローラの構築に向いているといえる。ただし、アームやレグに着目している制御法においても、制御パラメータの設計指針が明らかにされていないこと、電圧制御系間で制御干渉が生じる恐れがあるにも関わらず、対策や干渉に関する考察を述べていないことが課題として挙げられる。また、アプリケーションに特化した制御方式や各 Cell に実装されるコンデンサ間で発生する電圧アンバランスを解消するバランス制御も数多く提案されている<sup>(15)-(24)</sup>。これらの制御方式は、ターゲットであるアプリケーションに適用する際は非常に適していると言えるが、分散コントローラ方式導入に関して言及している文献はほとんどなく、制御系の構成上、分割が難しいものも多い。また、電力系統連系変換器として様々な制御要素を盛り込むためにも制御方式には汎用性が求められるが、この点について言及している報告はほとんどない。さらに、系統連系電力変換器として、将来的に複数機能の同時達成や新しい制御要素の追加が要求されることも考えられる。新しい制御要素を加える際は制御系のどの部分にどのような形で加えるかを検討しなければならないが、制御原理が明確で、かつ構成している制御要素がシンプルなものほど追加に当たっての検討は容易になると考えられる。よって、採用する制御方式は従来の単相力率改善 (PFC) コンバータにおける最もシンプルな電圧制御系-電流制御系をベースとして検討・構築されるべきである。ただし、このような観点を述べている文献はほとんどない。

#### (4) カテゴリーを跨ぐ課題

上記では、カテゴリーごとに問題を述べたが、実際には複数の要素が重なって生じる問題も存在する。例えば、「制御理論」上の問題として、従来の集中型コントローラ方式では単体のコントローラで大規模な処理を実施しなければならず、その演算量の観点から高性能プロセッサが必要となり、安価な汎用マイコンが採用できないことを述べた。また、「ハードウェア」上の問題として、信号配線数増大によるインタフェースの大規模化を挙げた。これらはリンクし、最終的に、大量の信号を入出力するためのインタフェースを持ち、非常に高い演算処理機能を有したコントローラを独自にかつ大規模に開発しなければならないという点に繋がる。また、従来のコントローラ方式では信号配線数の削減も困難であるためコントローラの構築が非常に難しくなる。

「ハードウェア」上の信号配線数の増大と、「演算・通信」における各コントローラで分担する演算処理および通信方式が不明確であることは最終的に送受信すべき信号が増加し、インタフェース周辺の更なる大規模化、体積増大を招いてしまう。

「制御理論」と「演算・通信」の間に生じる問題としては、配線数削減のために分散コントローラ方式を導入したとしても、通信量の抑制や演算処理分担に向けた明確な指針が無い場合、汎用のシリアル通信では全ての演算および通信を行うには間に合わない可能性がある。仮に、このような状況が発生した場合、演算方式や通信方式はもちろんのことであるが、分散コントローラ方式に適した制御方式を構成していない「制御理論」にも原因があると考えられる。

以上のように、各カテゴリーに属する課題に付随してカテゴリー間をまたいで生じる問題も存在する。結果として、これらの問題を解決しなければコントローラの簡素化は困難であるといえる。一方で、各課題がどのような要因で生じているかが明確になったため、各カテゴリーでは関連する課題を含めて解決するアプローチを検討すれば良いと言える。

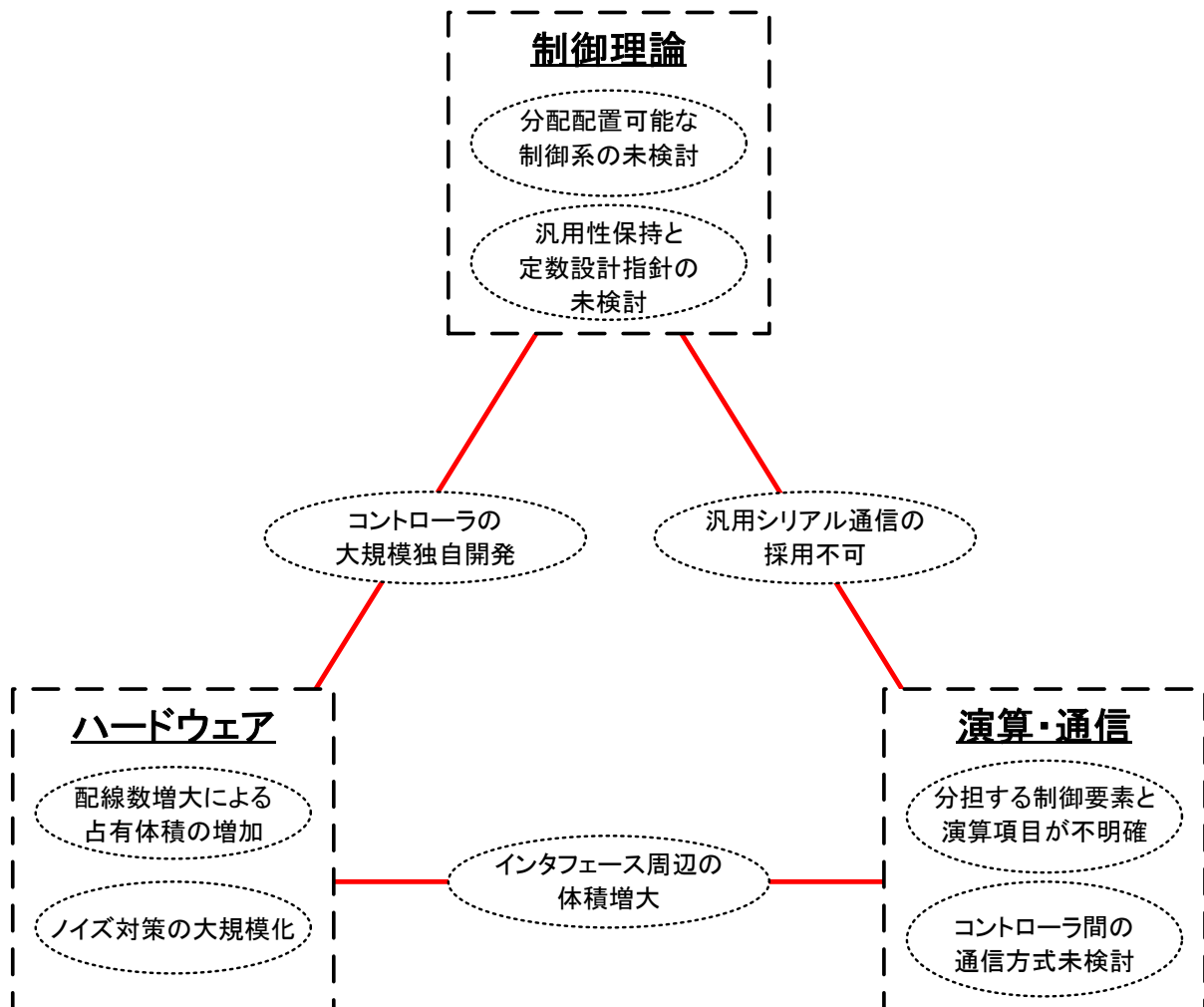


図 3.1 コントローラの簡素化に向けた従来法における課題の分類

以上をまとめると、従来のコントローラ構築手法である集中型コントローラ方式では、Cell の直列接続数増大に伴うインタフェースの大規模化や膨大な信号線の配置スペース確保、信号線へのノイズ対策によってコントローラが巨大化してしまう問題が挙げられる。また、1 つのコントローラにコンデンサ電圧検出信号およびゲート駆動信号を集約するためには膨大な信号線が接続可能なコントローラの構成が求められる。よって、必然的にコントローラの独自開発が必要となることも課題である。さらに、大量の演算処理を単体のコントローラで担う必要があるため系統連系インバータを初めとする従来の電力変換器に適用されていた汎用マイコンの採用が難しくなり、高性能かつ高価なプロセッサを用いたコントローラを構築しなければならない点も課題として挙げられる。

これらの課題に対して、分散コントローラ方式の導入は有効な解決手法の 1 つである。すでに述べたが、分散コントローラ方式の特長はコントローラを各所に分け、それぞれ協調して動作させることで処理や信号の集約を回避できることから信号配線数の大幅削減が可能となる。また、シリアル通信や光通信方式の採用によってノイズ対策の簡素化やノイズ耐性そのものの向上も期待される。結果、通信網やインタフェースの簡素化および構築の容易化が実現できるようになる。ただし、分散コントローラ方式の導入にあたっては制御方式および制御系において、分割可能な形式が要求されるとともに新しい制御要素が追加されることを念頭に置いた汎用性も求められる。以上より、インタフェースの小規模化、信号線配置スペースを図るため、分散コントローラ方式の構築に適した制御方式、制御系および実際のコントローラの構成を検討する必要がある。

図 3.2 に、モジュラーマルチレベル変換器におけるコントローラが抱える諸問題を解決し、コントローラの簡素化を実現する上で制御回路の構築および制御方式に求められる項目をまとめる。本要求事項の中には分散コントローラ方式の導入によって解決に向けた見通しがついているものも含まれているが、ここではコントローラに対する要求全般を明確化するために記載している。また、先に示した課題の整理と同様、「ハードウェア」、「制御理論」および「演算・通信」のカテゴリーに分け、要求される項目を関係が深いカテゴリーごとに分類している。さらに、カテゴリーをまたいでいるものは両者に関係が深い項目となる。

それぞれの要求項目を端的に示すと以下のようになる。

- (1) インタフェースの大規模化回避およびノイズ対策の簡素化を実現するためコンデンサ電圧検出線やゲート駆動信号線の数が可能な限り削減できる構成であること
- (2) 信号配線数削減に向けたサブコントローラの搭載機能 (検出回路, ゲートドライブ回路) の明確化
- (3) 膨大な信号線の入出力, かつ高速演算可能なプロセッサの採用およびコントローラの独自開発は可能な限り回避できること。また, 汎用インバータや単相力率改善 (PFC) コンバータなどで実用例がある汎用マイコンを採用できることが理想
- (4) 分散コントローラにおいて, メインコントローラおよびサブコントローラに割り当てられる制御要素が明確であること。制御方式において, 分割可能なポイントが明確であること
- (5) メインやサブコントローラ間の信号送受信は信号線削減の観点からシリアル通信を採用できること。また, 汎用規格採用のためにも送受信する信号数は可能な限り少ないこと
- (6) 将来的に要求されるであろう多機能同時実現を見越し, 実用実績のある制御系をベースに検討できることや新しい制御系が追加可能な制御方式であること
- (7) 追加する制御要素は仕組みが明瞭, かつ他制御要素との干渉回避の観点からゲイン設計の指針が明確化されているあるいは設計自体が不要であること



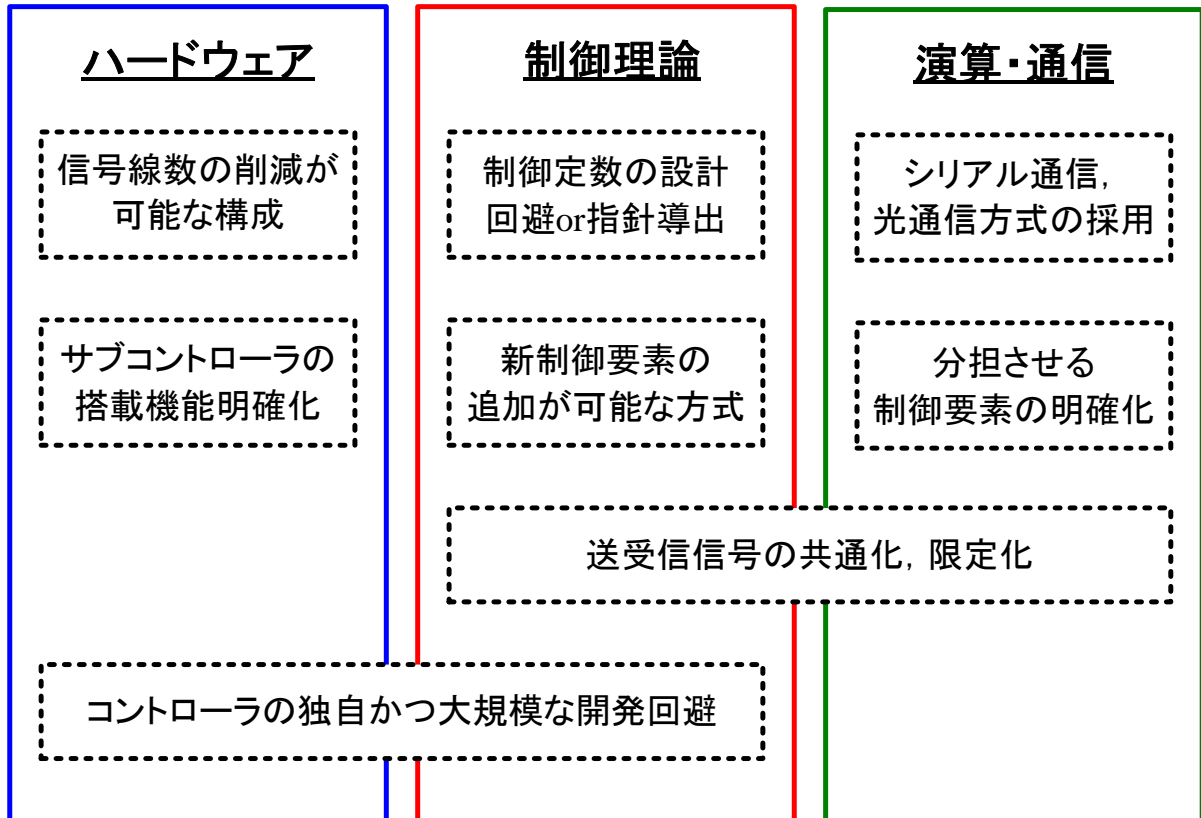


図 3.2 コントローラの簡素化に向けた要求項目

### 3.2.2 回路コンポーネントのダウンサイジングに向けた課題と取るべき方針

前章でも述べたように、モジュラーマルチレベル変換器の主回路部において、総合体積の大部分はCellを構成するコンデンサ、半導体スイッチング素子を冷却するヒートシンク、Cellと直列に接続されるアームインダクタによって占められる。半導体スイッチング素子を冷却するためのヒートシンクおよびコンデンサやインダクタなどの受動素子が回路体積の大半を占めるという点は一般的な電力変換器と共通であるが、モジュラーマルチレベル変換器では多段に直列接続されたCellおよび複数のインダクタが存在するためダウンサイジングの実現に向けたメカニズムは複雑である。本項では、回路コンポーネントの設計における課題を整理した上で設計時に要求される事項をまとめる。

図 3.3 に主回路部の高パワー密度化において、従来設計法の課題をコンポーネントごとに分類した結果を示す。なお、問題の詳細についてはコンポーネントごとに分けて説明するが、設計全般やコンポーネント同士における体積のトレードオフ関係、総合体積評価に関する部分は別に項目を分けて説明する。

#### (1) コンデンサに関する課題

モジュラーマルチレベル変換器では、Cellの直列接続数(Cell段数)を増やすことで各Cellに実装されるコンデンサの充電電圧が変化する。結果、要求される耐圧が変わるためコンデンサ体積は大きく変動することが考えられる。ここで、Cell段数が少ない場合は大型の高耐圧コンデンサが必要になるが、コンデンサは少数で済む。一方で、Cell段数が多いほど低耐圧コンデンサが使える反面、コンデンサの総数は多くなる。よって、電力変換システムの高パワー密度化を実現する上でCell段数とコンデンサ総体積の間に成立する関係性の解明は必須となる。また、コンデンサ体積に大きな影響を与える要因として静電容量がある。一般的に、静電容量はリップル電圧を基準として仕様で規定された値以下になるように設計される。以上のような観点から、コンデンサ体積に大きく関与する静電容量と充電電圧の2つに着目し、両者を変数として持つ静電エネルギーとコンデンサ体積の関係性について言及している論文がいくつか発表されている<sup>(26)-(30)</sup>。また、三相システムにおいて、入出力の力率が変化した際、力率とコンデンサのリップル電圧との関係を明らかにした上でコンデンサの静電容量設計に言及している事例が報告されている<sup>(31)-(32)</sup>。ただし、上記

の事例では具体的な体積評価は実施されておらず、体積を評価していたとしても特定の条件・範囲に限られており、Cell 段数と体積の関係を明確に示した事例は提示されていない。また、回路の動作状態とリップル電圧の関係について解析している文献から静電容量設計時に重要となるリップル電圧最大点、つまりワーストケースを見出すことは可能であるが、上記の報告では具体的な体積評価まで議論が及んでいないなど、検討の不十分な点が見受けられる。さらに、電力容量や入出力電圧など、複数のパラメータを踏まえた体積評価についても十分に検討されているとは言えない。

一方、理論的な体積評価だけではなく、実際の回路部品としてセラミックコンデンサやフィルムコンデンサを取り上げた体積評価が報告されている<sup>(33)-(34)</sup>。これらは実際のシステムを設計する上で非常に有益な情報、データであると言える。一方、従来の系統連系インバータやモータ駆動用汎用インバータの主回路部には、小型で静電容量が大きく、かつ数百 V の耐圧が確保できる電解コンデンサが頻繁に使用されており、電力変換器への適用を目的とした電解コンデンサが仕様を変えて数多く開発されている<sup>(35)-(36)</sup>。しなしながら、モジュラーマルチレベル変換器の設計において電解コンデンサを採用した事例および体積評価は報告されていない。これは、小型化に寄与できる可能性があるにも関わらず、設計検討がなされていないことになる。

## (2) ヒートシンクに関する課題

Cell 段数を増やすことでコンデンサの充電電圧が変わると同様に Cell に実装される半導体スイッチング素子の耐圧も変化する。Cell 段数を増やすことで低損失特性を持った低圧スイッチング素子が採用できるようになり、Cell 単体におけるヒートシンクの体積は減少する。一方で、Cell 段数の増加に伴って Cell の総数、つまりヒートシンクのトータル数は増えるため場合によってはヒートシンクの合計体積は増加する可能性がある。よって、Cell 段数とヒートシンク体積の関係を評価し、小型化に向けた条件の導出が重要となる。

ヒートシンク設計において特に重要となるのは半導体損失の正確な把握である。モジュラーマルチレベル変換器では、Cell 段数の増減に伴って充電電圧が変わるため半導体素子がスイッチングする際に生じる損失、いわゆるスイッチング損失も変化する。さらに、充電電圧が変わることで使用する半導体スイッチング素子自体が変更されることもある。こ

れまで、シミュレーションによる半導体損失の算出や理論式の導出、損失の内訳を示した論文が発表されている<sup>(37)-(42)</sup>。また、半導体損失を算定し、ヒートシンク設計へと展開するためには、アームを流れる電流と損失の関係を明らかにした上で半導体損失が最大となるワーストケースを見つけることが重要となる。事実、力率によってアーム電流が変化することに着目し、電流の解析を行った上で半導体損失を導出している事例がある<sup>(37)</sup>。ただし、条件ごとに式を使い分ける必要があることや H-bridge Cell における損失式の導出事例が非常に少ないなどの課題が挙げられる。また、半導体スイッチング素子を変更した場合の総合損失比較やヒートシンクの体積評価までは検討されていないものが大半である。さらに、ヒートシンクの体積を評価している文献であってもコンデンサと同様に限られた条件下で評価されたものが多く、Cell 段数や出力電圧といった条件を踏まえた上で後述するアームインダクタ体積とのトレードオフ関係性を評価した事例は報告されていない。

### (3) アームインダクタに関する課題

一般的な電力変換器では、インダクタに流れる電流に対するリップル成分の含有率を示したリップル率を軸にしてインダクタンスが決定されることが多い。モジュラーマルチレベル変換器の各アームにはインダクタが実装されているが、これらのインダクタに流れるリップル電流は Cell 段数を増やすことによって低減することができる。一般的に、インダクタンスの大小によってインダクタの体積が変動するためリップル電流が小さくなることでダウンサイジングが可能となる。また、半導体スイッチング素子の駆動周波数を高くすることでもリップル電流の低減が可能である。これまでの設計事例としては、リップル電流を基準としてインダクタンスを決定する手法が報告されている<sup>(43)</sup>。さらに、Cell 段数とキャリア周波数およびリップル電流の関係を導出した事例が報告されており、同時に各 Cell に割り当てる三角波キャリアの位相シフト角を変更することで出力電圧やリップル電流の大きさが変わることを示した解析および実証試験結果も報告されている<sup>(44)</sup>。しかし、実際の体積まで評価していないという課題があり、体積に言及している文献であっても特定条件の狭い範囲に留まった評価となっている。また、モジュラーマルチレベル変換器を降圧整流器として動作させた際、出力直流電圧における定格値の設定次第では、同じ Cell 段数であってもコンデンサに要求される充電電圧が異なる。結果、この充電電圧の変動に伴ってアーム電流に

含まれるリップル電流も変化することになるが、この点もほとんど検討されていない。

#### (4) コンポーネント間の体積トレードオフ，設計全般および総合体積評価に関する課題

上記でも述べたとおり，主回路部の高パワー密度化を実現するためには各コンポーネントの体積に影響を与える回路パラメータをピックアップし，システム中の各電圧値や電流値，電力容量などとの関係を明らかにする必要がある。その最大の理由は，各コンポーネント設計におけるワーストケース（リップル成分や損失が最大となる条件および動作状態）を正確に把握するためである。また，電力容量や入出力電圧などの仕様が変わっても回路コンポーネントの設計ができるという普遍性が当然要求される。よって，設計手法における普遍性を保持する意味でもワーストケースと各回路パラメータの関係性を明確化しなければならない。これまでに報告されてきた設計法においても，回路解析，ワーストケースの導出，体積検討という項目に分けることができるが，その中でも回路解析から各リップル成分や半導体損失を導出するといった論文が数多く発表されている<sup>(31)-(32),(37)-(39),(44)</sup>。これは，様々な動作モードを想定し，かつ力率によって回路中を流れる電流が変わるなどの回路条件の変化に着目・対応した設計手法であると言える。しかし，従来法では Cell 段数を固定した条件のもとで検討したものが多く，Cell 段数を変更した場合あるいは段数の変化に伴って採用する半導体スイッチング素子に変更になった場合を想定した検討については不十分なものが多い。一方，体積検討においては，特定のコンポーネントに着目して評価しているものがいくつか報告されている<sup>(30),(45)-(46)</sup>。しかし，全コンポーネントを考慮した総合的な体積検討あるいは体積削減に向けた条件導出まで言及している論文は非常に少ない。また，Cell 段数とキャリア周波数を基準としてインダクタとヒートシンクのトレードオフ関係について検討し，詳細な体積検討を実施している論文も発表されている<sup>(34),(47)</sup>。しかし，この報告も特定のパラメータにのみ着目した条件で検討していることから十分な評価とは言い難い。さらに，モジュラーマルチレベル変換器を降圧整流器として動作させることを想定し，出力直流電圧における定格値の大小がシステム体積に与える影響も考慮されていないためこの点も検討不十分と言わざるを得ない。

以上のように，モジュラーマルチレベル変換器における主回路部の高パワー密度化を実現する上で従来法には様々な課題が存在する。さらに，ヒートシンクとアームインダクタ

のように Cell 段数とキャリア周波数を基準として、体積のトレードオフ関係を整理する必要があるものも存在することから、コンポーネント単体に着目して体積削減に向けた手法を検討すれば良いとは言い難い。さらに、提案システムのように出力直流電圧の定格値が未定あるいは自由に決定できるような状況を想定すると、各コンポーネント体積に影響を与えるパラメータが複数存在することから、これらを変数として注意深く体積を評価する必要がある。特に、Cell の直列接続段数を基準としてコンポーネントの体積は大きく変動し、また相互に影響し合うため、回路コンポーネントのダウンサイジングを実現するためには設計指針の確立が必須である。

最後に、回路の小型化だけではなく、将来的に低コスト化も実現するためには特別に設計された回路部品ではなく、入手が容易な汎用部品の採用が望ましい。例えば、先に述べた電解コンデンサについては電力変換器への適用を目的としたラインナップが各社から発表されている。ヒートシンクについても、自然空冷や強制空冷などの仕様に違いはあるが、系統連系インバータや PWM 整流器を初めとする電力変換器への適用を目的としたものが多くみられる<sup>(48)-(49)</sup>。モジュラーマルチレベル変換器においても、従来の系統連系インバータや PWM 整流器と同様に普及拡大を目指すためには小型かつ入手が容易な汎用部品の採用を視野に入れておくことが重要である。

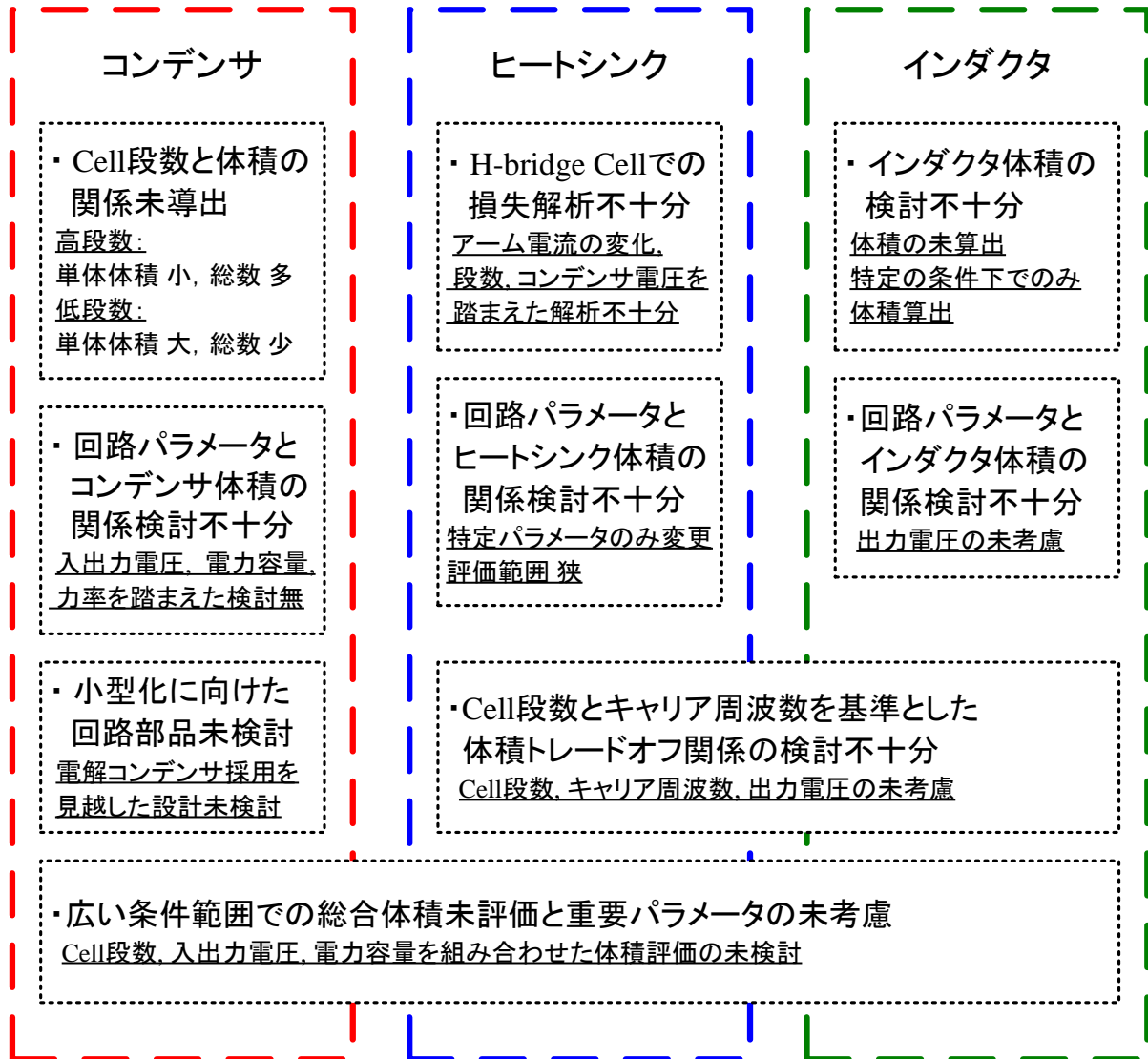


図 3.3 コンポーネントごとに分類した従来設計法の課題

前章で述べたように、本論文では、システム体積を削減した上でも回路のパフォーマンスを落とさず、将来的に要求されるであろう低コスト化や多機能化の同時実現を見越して体積を削減するという意味を込めて「回路の小型化」ではなく、「回路コンポーネントのダウンサイジング」と定義付ける。この要求を達成するためには各回路コンポーネントの体積削減に必要な条件はもちろんのこと、相互干渉しあうコンポーネント体積の関係性についても検討しなければならない。具体的には、コンポーネントの体積には入出力電圧や電力容量、Cell 段数やキャリア周波数を初めとする回路パラメータが深く関わっており、体積を削減するためのメカニズムは非常に複雑である。加えて、半導体損失とリップル電流のように Cell 段数とキャリア周波数をベースにしてトレードオフ関係が成立するものもあり、これはそのままヒートシンク体積とインダクタ体積のトレードオフへと繋がるため総合体積を削減する上で検討しなければならない。

図 3.4 に主回路部のダウンサイジングに向けた要求項目を回路設計のフローに合わせて示す。また、回路コンポーネントのダウンサイジングを実現する上で要求される項目を端的に述べると以下のようなになる。

- (1) 体積に影響を与えるパラメータを変数として含んだ設計理論式を導出すること
- (2) 回路設計に用いる理論式は普遍性確保の観点から、特定条件のみに特化した式や条件ごとの使い分けなどが回避できること
- (3) Cell 段数が増減した場合や回路動作が変わっても設計に必要なパラメータが容易に導出可能であること
- (4) ワorstケースを導出する上で、回路パラメータと各コンポーネントのリップル成分および半導体損失の発生メカニズムに着目し、両者の関係が明解であること
- (5) Worstケースとなる条件、考慮すべき回路パラメータを明確に提示すること
- (6) 汎用回路部品適用の観点から Cell に実装されるコンデンサには電解コンデンサを採用することを想定し、寿命なども考慮した上で体積削減に必要な条件を見出すこと
- (7) Cell の直列接続段数、出力直流電圧および総合体積との関係を明確化すること
- (8) 体積のトレードオフが生じるコンポーネントはそのメカニズムを明らかにすること
- (9) 上記を考慮した上で、回路のダウンサイジングに必要な設計指針や条件を導出し、要求を実現する設計フローチャートを明確に提示すること



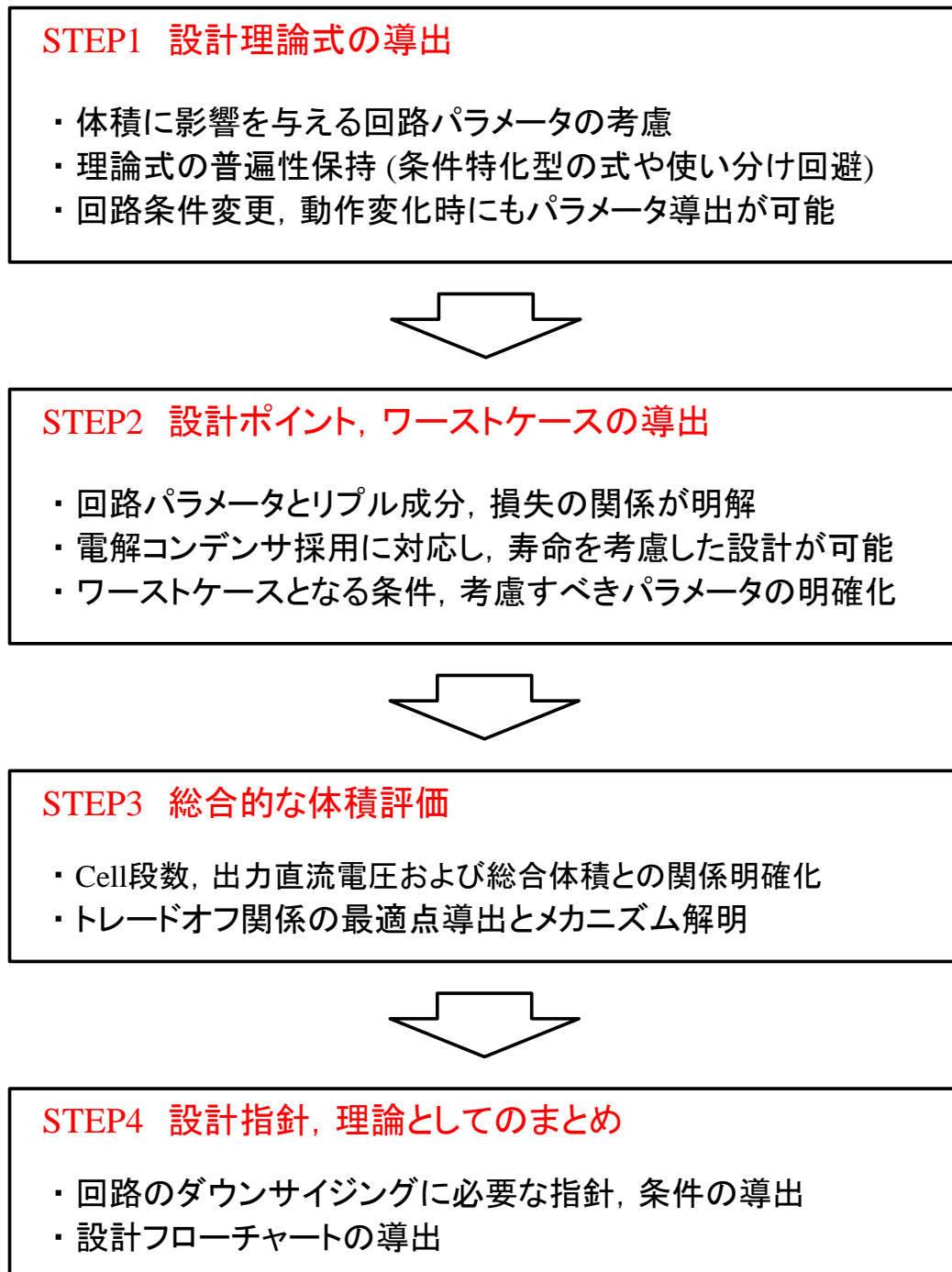


図 3.4 回路設計のフローと主回路部のダウンサイジングに向けた要求項目

以上より、コントローラの簡素化と回路コンポーネントのダウンサイジングを同時に実現するために、これまで検討・提案されてきた従来の概念に替わる新しい設計指針、手法を導入する必要があることは明白である。逆に言えば、新しい概念、手法の導入によってモジュラーマルチレベル変換器におけるパワー密度の更なる向上が期待できる。このことは産業、工学の両面から見て非常に意義があると言える。以降は、モジュラーマルチレベル変換器の高パワー密度化を実現するためコントローラの簡素化と回路コンポーネントのダウンサイジングにおける具体的なアプローチを示す。

### 3.3 分散協調設計による高パワー密度化の達成

モジュラーマルチレベル変換器の高パワー密度化を達成するためには「コントローラの簡素化」と「主回路部のダウンサイジング」が必要であり、それぞれを達成する上で従来の制御法、設計法にはいくつかの課題が存在するということはすでに述べた。しかし、最大の課題は制御系と主回路部の両方に着目したシステムの設計指針および構築方法が具体的に検討・確立されていないことである。本論文では、「コントローラの簡素化」と「主回路部のダウンサイジング」を同時に実現するための手法として「分散協調設計」を導入する。分散協調設計とは、Cell などの回路要素を多段接続し、それらを協調させて動作させるような電力変換システムにおいて、主回路を構成するコンポーネントの体積削減を実現する概念および手法を総括したものである。具体的には、体積削減に必要な Cell 段数の決定方法や満たすべき条件を提示する。また、主となる電力回路だけでなく、あらかじめ Cell が多段化されることを想定し、制御インタフェースおよび信号配線数の削減が可能な制御系の構成も提案する。よって、分散協調設計はモジュラーマルチレベル変換器の高パワー密度化を図る上で有用なシステム構築手法であると言える。本節では、コントローラの簡素化と主回路部 (回路コンポーネント) のダウンサイジングの実現に向けて分散協調設計が提案するアプローチについて示す。

#### 3.3.1 コントローラの簡素化を目的とした制御系の確立

分散コントローラ方式の導入によって、各 Cell にゲート駆動信号生成用のマイコンを実装することで中央のメインコントローラから 1 つ 1 つのゲート駆動信号を送信する必要が

なくなり、信号配線数の大幅な削減が可能となることはすでに述べた。また、検出信号の線数を削減する手法としてアームごとに検出値を集約するためのコントローラを設け、集約した信号を中央のコントローラに送信するといった方式が考えられる。信号配線数の削減は結果として、インタフェースの大規模化を回避することにも繋がる。また、制御要素を分散し、信号配線数を削減することで信号線へのノイズ対策についても簡素化することができ、信号の送受信に光通信を用いることでノイズ耐性は更に上がることが期待される。さらに、分散コントローラ方式を導入することで大規模な演算や処理を1つのコントローラで行う必要がなくなるため、高い処理能力を持ったプロセッサに替わって汎用マイコンが使用できるようになる。一方で、分散コントローラでは汎用マイコン同士の協調や光通信のインタフェース導入に関わるコントローラ開発が必要になることが予想される。しかし、集中型コントローラでも独自開発が必要であることを考慮すれば、物理的な信号配線数の削減またはそれに関するスペースの小規模化を達成するために分散コントローラ方式を導入する意義は大いにある。

一方で、従来検討されてきた制御系が分散コントローラ方式に向いているとは言えないこと、およびその理由も述べた。分散コントローラ方式の導入が難しいとされる従来制御系の共通点はマスタ側（メインコントローラ）とスレーブ側（Cell に実装されるサブコントローラ）を分離するポイントが明確でないことである。よって、分散コントローラ方式を導入してコントローラの簡素化を図るためには制御系においてメインコントローラとサブコントローラに分離可能なポイントや分担する制御要素、各コントローラが受け持つ処理を明確にする必要がある。例えば、各アームに設置されたインダクタを流れる電流は主回路の出力電力によってその値が変動し、かつ系統電圧との位相を調整することが要求されるためインダクタ電流用の制御系はメインコントローラに置かれるべきである。一方、Cell 間で発生する電圧アンバランスの解消やゲート駆動信号の生成などは Cell 単体にのみ関わる要素であり、かつ先述した配線数削減の観点からサブコントローラに置くべきである。本論文において、制御系を分割する上で基準とするのが、単相力率改善コンバータ（単相 PFC コンバータ）や連系インバータにおいてすでに実用化されている制御系である。モジュラーマルチレベル変換器は動作上、Cell に実装されるコンデンサの電圧を一定に制御する必要があり、平常時は高調波の抑制や高い入力力率の達成が求められる。これら制御

上の特徴は単相 PFC コンバータと共通している。また、単相 PFC コンバータや連系インバータは汎用マイコンでの動作実績が数多く報告され、すでに実用化されている<sup>(50)-(51)</sup>。よって、モジュラーマルチレベル変換器における制御系構築では、単相 PFC コンバータや連系インバータにおいてすでに実績のある電流制御系はそのまま踏襲し、マスタ側であるメインコントローラに実装する。また、モジュラーマルチレベル変換器特有の制御として追加される、各アームにおけるコンデンサ電圧の平均値算出、コンデンサ電圧のバランス制御、ゲート駆動信号生成はスレーブ側であるサブコントローラに実装する。この構成によってメインコントローラでの演算量が過多になることはなく、これまで使用されてきた汎用マイコンを採用できる可能性がある。また、モジュラーマルチレベル変換器の特長として、Cell 間で協調を取ることで非常に高速な演算が不要になることからスレーブ側においても高性能なマイコンや DSP の採用は必要ない。以上より、本論文では、単相 PFC コンバータの制御系をベースに、モジュラーマルチレベル変換器として要求される制御部を分割可能な形で追加することによって分散コントローラの構築に適した制御系を提案する。

図 3.5 に分散協調設計が提案する制御系の概念と分散コントローラ方式導入によるコントローラの簡素化を目指す上での各項目におけるアプローチを示す。まず、モジュラーマルチレベル変換器の制御系を構成する要素として、「制御理論」、「ハードウェア」、「演算・通信」に分ける。また、各項目が交わる領域はそれぞれの項目同士を繋ぐ要素の実現性を示しており、領域が大きくなるほどその要素を実現することが容易となる。つまり、これらの領域の拡大がコントローラの簡素化へと繋がることになる。例えば、制御理論とハードウェアは「コントローラの構築」という要素で繋がるが、制御理論とハードウェアにおける両者のギャップが埋まることは制御理論が実行できることは勿論、理論を実行する上で構築が容易な制御器を獲得することができるということを意味している。反対に、ギャップが大きいことは制御理論を実行あるいは制御回路を構成する上で2項目のいずれかあるいは両方に問題があるということになる。つまり、先に述べた高価な高性能プロセッサの採用や独自で大規模なコントローラを開発しなければならない点は「ハードウェア」側の問題として解釈できる。一方で、大規模なコントローラ開発を必要とすることは制御方式自体に問題があるとも考えられ、「制御理論」側の問題としても解釈できる。また、「ハードウェア」と「演算・通信」の間には制御インタフェースの構築が必要となる。両者の

隔たりが大きいことで引き起こされる問題はコンデンサ電圧の検出線やゲート駆動信号用配線を初めとする信号配線数が多くなり、インタフェースが大規模化することによって構築が難しくかつシステム全体が大型化してしまう点である。逆にいうと、両者のギャップを小さく、つまり信号配線数の削減等によって制御インタフェースの構築を容易化・簡素化することでシステムの小型化が実現できるようになる。最後に、「制御理論」と「演算・通信」間の隔たりが大きいことで引き起こされる問題は演算量や信号の通信量が多くなることによって遅延の発生や信号送受信の失敗が発生し、制御理論の整然かつ能率的な実行が妨げられる点が挙げられる。これに対しては、電力系統連系に関する今後の制御要素追加を見据え、制御系の高性能化を図る上でも演算方法や通信方式だけでなく、制御理論自体についても検討しなければならない。以上より、各領域の拡大を図ることでコントローラの構築容易性、小型化および制御系としての高性能化を図ることができるようになるが、そのためには各項目の要求を満たす必要がある。

上記の各領域を拡大するためのアプローチとして、ハードウェア上では、メインコントローラとサブコントローラの2つの階層に分けて制御系を構築する、分散コントローラ方式を導入する。メインコントローラは電力変換システム全体に関わる演算処理を行い、各 Cell または少数 Cell 群に設置されるサブコントローラは最終的な指令値やゲート駆動信号の生成など、各 Cell を制御するために必要な処理を担当する。このコントローラ分割に伴う演算処理の分担によって汎用マイコンが使用できるため独自のコントローラ開発が大幅に回避できる。また、メインコントローラからサブコントローラへはアーム単位で共通する指令値のみを送信し、サブコントローラからメインコントローラへは、アーム内にあるサブコントローラで集約されたコンデンサ電圧の平均値のみを送信する。よって、メインコントローラから各 Cell へのゲート駆動信号の送信や全コンデンサ電圧値のメインコントローラへの集約が不要となるため、信号配線数の削減、またそれに伴うインタフェースの小規模化が実現できる。また、両者の間は光方式を採用したシリアル通信によって接続されるためノイズ対策の軽減も可能である。さらに、実際にシステムを制御する理論や制御方式についても、各アームに着目した、いわゆる分割配置が可能な制御方式とすることで実際に分散コントローラを構築した際の変更点や修正点を少なくすることができ、かつ信号送受信のタイミング等についても各アームにのみ着目して検討が可能となる。さらに、

分散協調設計によるモジュラーマルチレベル変換器の高パワー密度化

多機能化および将来的な制御要素追加を同時に実現するためコンデンサ電圧制御および電流制御系は系統連系変換器の中で最も基本的な形を持つ単相 PFC コンバータの制御を基に構築する。以上のような制御系を構築することでこれらは単なるコントローラの小型化だけでなく、その構成も簡単になることから、「コントローラの簡素化」が実現できるようになる。

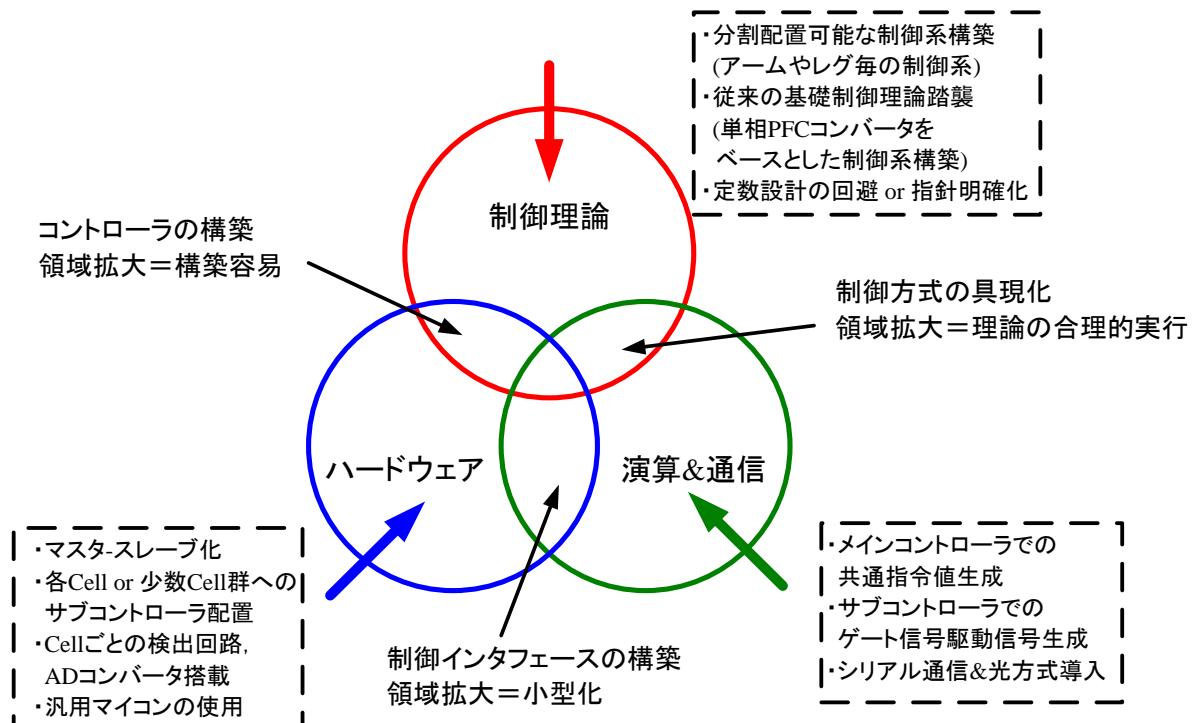


図 3.5 分散協調設計に基づくコントローラの構成要素と簡素化へのアプローチ

### 3.3.2 回路コンポーネントのダウンサイジングを実現する設計指針の確立

本論文のアプローチとしては、まず、Cell に実装されるコンデンサの体積を削減するため単位体積あたりの静電容量が最も大きく、汎用品でかつ入手が容易な電解コンデンサを積極的に利用する。ここで、電解コンデンサについては、リップル電流によって自己発熱し、それによって寿命が低下するという課題がある。この点は使用温度が 10 度上昇すると寿命が半分になる、アレニウス則という形でよく知られている<sup>(52)</sup>。よって、電解コンデンサの許容リップル電流値と実際の回路において流入するリップル電流値を比較した上でコンデンサを選定、設計しなければならない。具体的には、電解コンデンサにおける許容リップル電流値の選択基準、リップル電流の分散を目的とした電解コンデンサ並列接続数の決定などを検討する必要がある。さらに、Cell の直列接続段数によってコンデンサ 1 つあたりに要求される耐圧値も変化することから耐圧確保のためにコンデンサの直列接続段数も決める必要がある。以上より、モジュラーマルチレベル変換器における電解コンデンサの設計では、はじめに回路解析を実施し、コンデンサに流入するリップル電流の大きさや、Cell 段数と要求される耐圧の関係を明らかにし、それらのパラメータと体積との関係を導出しなければならない。また、ヒートシンクについても同様のことが言え、Cell 段数によってコンデンサの充電電圧が変化することから、スイッチング時に発生する損失が増減するためヒートシンク単体の体積および回路全体の合計体積も変動する。よって、ヒートシンクの設計においても、Cell 段数と半導体スイッチング素子で生じる電力損失の関係を回路解析から明らかにしなければならない。次に、アームインダクタの体積検討については、Cell 段数を基準としてヒートシンク体積との間にトレードオフの関係が成立することを考慮しなければならない。さらに、半導体素子のスイッチング周波数によっても両者の体積が変動することから Cell 段数、スイッチング周波数、インダクタ体積とヒートシンク体積の関係を導き出さなければならない。本研究では、設計の第一段階として、Cell 段数とスイッチング周波数およびインダクタンスの関係を回路解析から求める。次に、トレードオフ関係が成立する要素を評価する方法として知られる **Pareto Front Optimaization**<sup>(53)</sup> によって両要素の最適点、つまり両者の合計体積が最小となる点を明らかにする。インダクタとヒートシンクの合計体積評価については Cell 段数ごとにスイッチング周波数を変化させて探索し、そこから両者の体積を削減する上で必要な条件を導出する。なお、ここで導き出される条件

とは、合計体積を最小にする上で必要な Cell 段数およびスイッチング周波数の決定を指す。最後に、コンデンサ、ヒートシンク、アームインダクタといった回路コンポーネントの総体積評価から高パワー密度化を達成する設計指針を提案する。

図 3.6 に分散協調設計に基づく回路設計アプローチを示す。なお、各コンポーネントの設計にはステップがあり、基本的にはこのステップの順番で設計を進めていくが、ヒートシンク設計とアームインダクタ設計は両コンポーネント体積のトレードオフ関係进行评估するため最終的には統括した評価となる。設計の第一段階では、回路解析によってコンポーネント体積に影響を与えるリップル成分や半導体損失がどのように決まるかというメカニズムを明らかにする必要がある。また、その際、入出力電圧や電力容量といった仕様で決められている回路パラメータとの関係も考慮すべきである。第二段階では、コンポーネント体積に影響を与える要素について、各種パラメータを変化させてリップル成分や半導体損失の変動を明らかにした上でワーストケースを導出しなければならない。最後に、各コンポーネントの体積評価では、上記で見出した体積に及ぼす回路パラメータを可変してその体積変動について考察することで体積削減の実現に向けた条件を導出する。特に、Cell の段数がシステムの体積に大きく関与するため段数と体積の関係も明らかにしなければならない。まず、Cell に実装されるコンデンサについては、体積削減への寄与および入手容易性を考慮して汎用の電解コンデンサを採用し、それらをデータベース化することでリップル電流と耐圧および体積の関係について評価を行う。また、先に述べたヒートシンク体積とインダクタ体積のようにトレードオフ関係が成立するものについては両者の体積が最小となる条件を導出する必要がある。具体的には、Cell 段数とキャリア周波数といった基準となるパラメータを可変してその体積変動を明らかにするとともに両者が折り合うポイントを Pareto Front Optimization によって見つけ出す。以上のように、各ステップで示された手法および評価を実行することで回路コンポーネントの体積削減に必要な Cell 段数や条件、考慮すべき事項が明らかとなる。

また、近年、高耐圧かつ低損失、高速スイッチング特性を持つ Silicon Carbide (SiC) 素子を採用した効率改善および体積削減が提案されている<sup>(54)(56)</sup>。本論文では、電力変換回路の高パワー密度化の実現かつ将来的な高性能化を見据えて次世代半導体素子による体積削減効果も同時に評価する。



以上をまとめると、モジュラーマルチレベル変換器を電力系統連系用のインタフェースとして用い、電力システムの高パワー密度化を達成するためには主回路と制御系の両方に着目する必要がある。特に、主回路部においては Cell の直列接続数を初めとする回路パラメータと回路部品の体積との関係を明らかにしなければならず、制御系では信号配線数の削減やノイズ対策の低減を実現するために分散コントローラ方式を導入する必要があり、本方式に適した制御法を検討しなければならない。

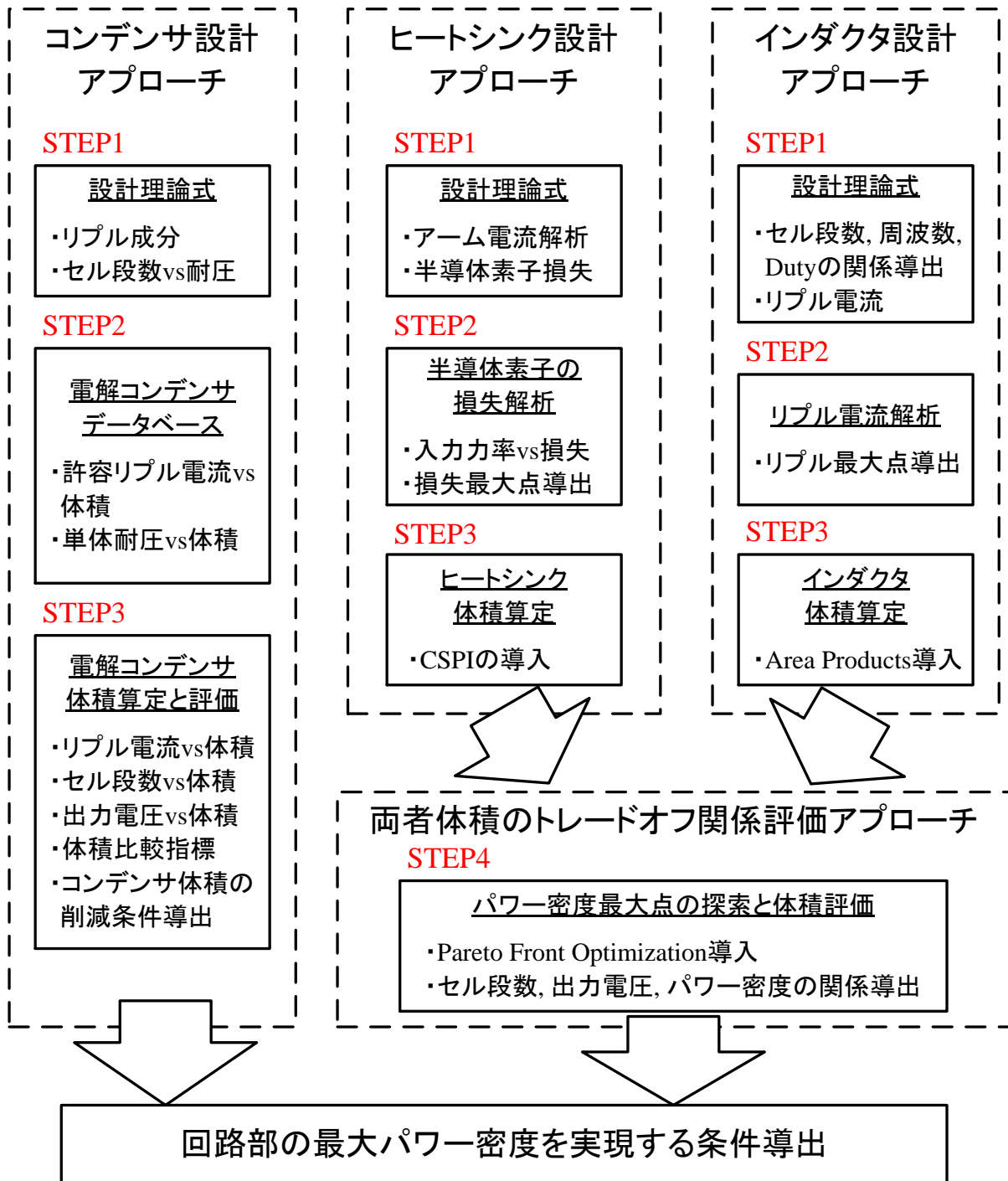


図 3.6 分散協調設計の概念に基づく回路設計アプローチ

### 3.4 本研究の位置づけ

前節までに、これまで提案されてきたモジュラーマルチレベル変換器の制御法と回路設計法における課題をサマライズした。また、これらの課題を解決し、コントローラの簡素化および回路コンポーネントのダウンサイジングを実現するための手段として分散協調設計を提案した。さらに、両要求を達成するための具体的なアプローチも示した。本節では、分散協調設計の位置付けと本概念が目指すシステム構築について明らかにする。

図 3.7 にコントローラの簡素化と回路コンポーネントのダウンサイジングについて、Cell 段数を基点とした両者の関係性を整理した図を示す。本図は、これまで述べた問題点を踏まえ、従来手法によって到達が可能な領域および分散協調設計が目指すシステム構築の位置付けを示している。一般的に、Cell 段数が少ない場合はコンデンサ電圧検出信号線やゲート駆動信号線が少ないため信号線の配置スペースやノイズ対策によって占められる体積はわずかであり、コントローラのインタフェースも小規模であるため比較的構築がし易い。逆に Cell の段数が増えることによって上記で述べた配置スペースやノイズ対策、インタフェースが大規模化するとともに膨大な信号配線数を入出力できるコントローラを構成しなければならない。以上より、従来の概念において、コントローラの簡素化を重視するシステムの構築では、Cell の段数は少ないほうが良いと言える。一方で、Cell 段数が小さい領域では回路コンポーネントには高耐圧品の使用が求められ、スイッチングも低速化するため電力変換回路部の小型化は難しい。これに対し、電力変換回路部の小型化を重視したシステムでは、Cell を多段化することによって低耐圧部品の採用およびリプル電流低減によるインダクタの小型化が実現できる。よって、Cell 段数を増やすことで回路コンポーネントの体積削減が可能となる。ただし、Cell 数増加に伴って信号配線数の増大、インタフェースの大規模化を招くためコントローラの簡素化は難しくなる。また、モジュラーマルチレベル変換器において、Cell 段数を増やすことで回路パフォーマンスが向上することは事実であるが、やみくもに Cell 段数を増やすことは期待されるほどの体積削減効果は得られず、逆に体積を増大させてしまう恐れもある。また、言うまでもなく信号配線数は増加する傾向であるためコントローラの簡素化も困難となる。以上より、従来の概念および手法では両項目を同時に達成することは難しいと言える。よって、コントローラの簡素化と回路コンポーネントのダウンサイジングを同時に実現し、システムの高パワー密度化を実現

するためには新しい概念や手法を取り入れる必要がある。これまで述べたように、受動素子やヒートシンクを初めとする回路部品の体積削減には Cell の多段化が必要となる。ただし、やみくもに段数を増加させるのではなく、回路部品の体積削減に必要な条件を明らかにした上でパワー密度が最大となる Cell 段数を導き出さなければならない。さらに、Cell が多段化された状態においても信号配線数や信号線の配置スペースの増大、制御回路におけるインタフェースの大規模化を回避し、コントローラの簡素化も達成しなければならない。この課題に対しては、分散コントローラ方式を導入するとともに Cell 数が増大しても基本構成は変わらないコントローラを構築する必要がある。これら、高パワー密度化に向けた手法や概念をまとめたものが分散協調設計という位置付けになる。

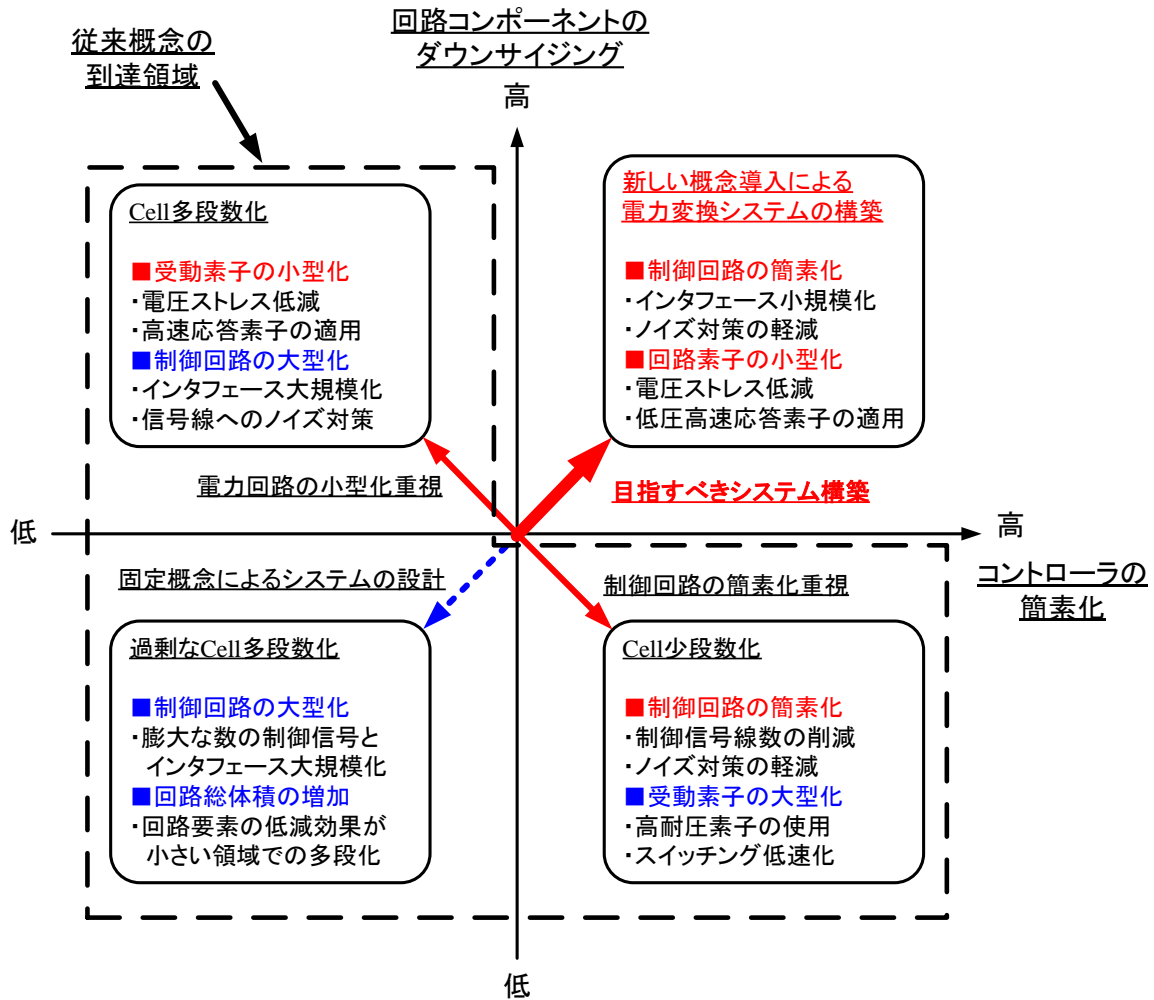


図 3.7 コントローラの簡素化と回路コンポーネントのダウンサイジングにおける従来概念の到達領域と目指すべきシステム構築

図 3.8 に本研究で提案する分散協調設計の位置づけを示す。本図の横軸はコントローラの簡素化を指標としており、右に向かうほど、コントローラが小型かつ構成がし易いといえる。また、縦軸は回路コンポーネントのダウンサイジングとなっており、上に向かうほど体積の削減が進むことになる。先にも述べたように Cell 段数が増加することで回路コンポーネント体積の削減が進むのに対して、コントローラ側では信号配線数やインタフェースの規模拡大によって制御回路が大型化し、かつ独自開発すべき要素の増加やノイズ対策の大規模化を招くことでコントローラの構築が難しくなる。一方、Cell 段数を減らすことでコントローラは構築し易くなる反面、回路コンポーネントの体積削減は望めなくなる。以上より、両者には Cell 段数を基点としてトレードオフ関係があると言える。さらに、コントローラの独自開発によって簡素化することは可能であるが、信号線が特定のコントローラに集中する原理は変わらないため従来の制御系構築では簡素化に限界がある。一方、コンポーネント体積の削減については、Cell 段数をやみくもに増やしても削減できる体積は頭打ちし、最悪の場合、体積が増大することも考えられる。よって、Cell 段数に着目した設計概念だけでは体積削減にも限界が生じる。これに対して、分散協調設計では、コントローラの簡素化を実現するアプローチとして分散コントローラ方式の導入と本方式に適した拡張性に富んだ制御方式を提案している。さらに、回路コンポーネントのダウンサイジングについてのアプローチとしては、パワー密度を最大限に高める Cell 段数の決定法および各コンポーネント設計のワーストケースを導き出し、回路パラメータと体積の関係を明らかにすることを提案している。両アプローチを同時に実行することによって、コントローラおよび電力変換回路両方のパワー密度を高めることができ、結果としてモジュラーマルチレベル変換器の高パワー密度化へと繋がる。

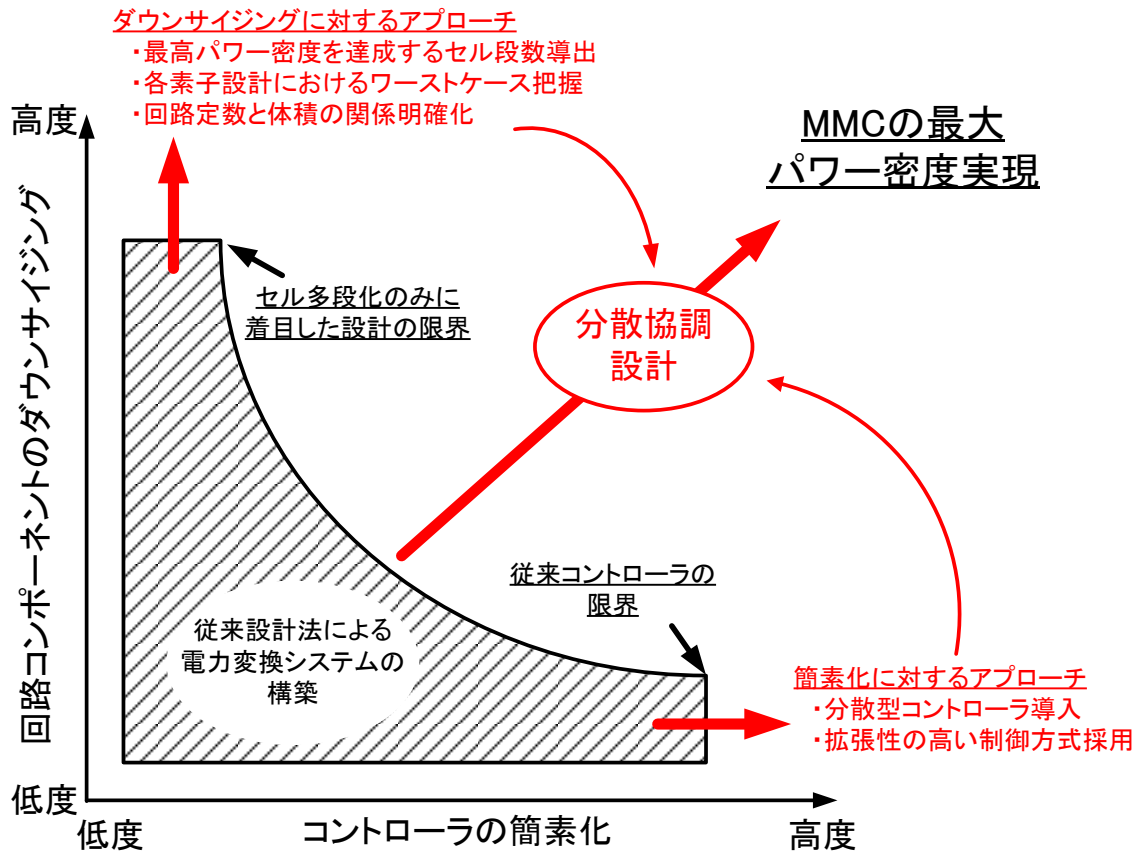


図 3.8 本研究の位置づけ

### 3.5 結論

本章では、前章で述べた従来の制御法、設計法における問題点をまとめ、それらを踏まえた上でモジュラーマルチレベル変換器の高パワー密度化を達成する手段として分散協調設計を提案した。特に、分散協調設計はコントローラの簡素化と回路コンポーネントのダウンサイジングを同時に実現するための指針と手法を提供する。具体的には、分散コントローラ方式の導入およびアームに着目した汎用性・拡張性の高い制御系を構築することによってコントローラの簡素化を達成する。また、回路解析を実施し、各コンポーネント設計におけるワーストケースを導くとともに Cell 段数を初めとする回路パラメータと各コンポーネント体積との関係を明らかにし、そこから得られた条件を設計に適用することで回路コンポーネントのダウンサイジングを実現する。最後に、分散協調設計と従来法を比較した上で目指すべきシステム構築について説明し、本研究の位置づけを示した。

第3章で得られた結果は以下のとおりである。

- (1) Cell が多段化された状態において、コントローラの簡素化を実現するためには、アームやレグを基準とした分散コントローラ方式の導入が有効である。ただし、本方式の導入に当たってはマスタ側とスレーブ側において、各々が分担する処理を明確にしなければならない。また、実際にコントローラを構築する際の変更や修正を可能な限り少なくし、通信タイミング等の検討を容易にするためには制御方式自体もアームやレグを基準に構築されていることが望ましい。
- (2) コントローラの構成要素を「制御理論」、「ハードウェア」および「演算・通信」に分類し、項目ごとに従来法の課題とコントローラの簡素化の実現に向けた具体的なアプローチとその効果を示した。「制御理論」では、分割配置が可能でかつモジュラーマルチレベル変換器と制御上共通点が多く、最も基本的な制御系を持つ単相 PFC コンバータを基にした制御方式を検討する。これによって将来的な制御要素の追加を可能とする汎用性の高い制御方式を構築することができる。さらに、制御定数設計の回避、あるいは定数設計指針の明確化も実施する。「ハードウェア」の項目では、コントローラのマスタ・スレーブ化およびスレーブ側 (サブコントローラ) の分割配置、汎用マイコンの積極的利用によってコントローラの独自かつ大規模な開発を回避する。最後に、「演算・通信」ではマスタ側であるメインコントローラとサブコントローラがそれぞれ



れ担当する演算処理項目の明確化とシリアル通信および光通信方式採用による制御インタフェースの小規模化およびノイズ対策の簡略化を実現する。

- (3) 主回路部 (回路コンポーネント) のダウンサイジングを実現するためには、設計の初期段階でコンポーネントの体積に影響を与えるパラメータを把握し、かつそのパラメータを変化させた際の体積変動について評価する必要がある。また、アームインダクタとヒートシンクのように Cell 段数やキャリア周波数を基準として体積にトレードオフ関係が存在するものは両者の体積を同時に評価しなければならない。よって、回路設計の基本的なフローは回路解析、ワーストケースの導出、総合体積の評価となり、最終的に体積削減を達成する Cell 段数および条件を導出する。
- (4) 主回路部の設計では、初めに回路解析を実施し、コンポーネント体積に影響を与えるリップル成分や半導体損失の定式化を行う。その後、回路パラメータを変化させて各コンポーネント設計におけるワーストケース (リップル成分や半導体損失が最大となる条件や動作状態) を明らかにする。次のステップでは、Cell に実装されるコンデンサとして電解コンデンサの採用を想定し、市販品のデータベース化を行うことで体積評価を行う。一方、ヒートシンク体積とアームインダクタ体積については **Pareto Front Optimization** を採用することでトレードオフ関係を調査し、両者の合計体積が最小となる点を導出する。最後に、体積評価から得られた条件をまとめたものが回路コンポーネントのダウンサイジングを実現するための設計指針となる。
- (5) 従来の制御法と設計法および分散協調設計を比較し、従来法が到達可能な領域および分散協調設計が目指すシステムの構築像を提示した。

## 参考文献

- (1) 株式会社コンテックホームページ: 「シリアル通信の基礎知識 - RS-232C / RS-422 / RS-485 - 」 , <https://www.contec.com/jp/support/basic-knowledge/daq-control/serial-communicatin/>
- (2) 吉田, 藤川, 犬伏, 三浦, 伊瀬: 「マルチレベルモジュラーマトリックスコンバータのための拡張性を有する制御系の構成」平成 26 年電気関係学会関西連合大会, No. G4-7, pp. 107-108, (2014)
- (3) 吉田, 三浦, 藤川, 三浦, 伊瀬: 「階層的な制御構成を持つモジュラーマルチレベルマトリックスコンバータのセル故障時の動作成」電気学会 半導体電力変換・モータドライブ合同研究会資料, No. SPC-16-028, MD-16-028, pp. 55-60, (2016)
- (4) 萩原, 前田, 赤木: 「二重スター・チョッパセル方式のモジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の理論解析と制御」, 電学論 D, Vol. 131, No. 1, pp. 84-92, (2011)
- (5) 新村, 赤木: 「三相モジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の非干渉制御」, 電学論 D, Vol. 132, No. 11, pp. 1055-1064, (2012)
- (6) P. Münch; D. Görge; M. Izák; S. Liu: “Integrated current control, energy control and energy balancing of Modular Multilevel Converters”, in Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2010 (IECON 2010), pp. 150-155, (2010)
- (7) J. Kolb; F. Kammerer; M. Braun: “Straight forward vector control of the Modular Multilevel Converter for feeding three-phase machines over their complete frequency range”, in Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2011 (IECON 2011), pp. 1596-1601, (2011)
- (8) 藤田, 萩原, 赤木: 「MMCC-DSCC 方式モジュラーマルチレベルコンバータのパワーフロー解析と直流コンデンサ電圧の制御」, 電学論 D, Vol. 132, No. 6, pp. 659-665, (2012)

- (9) M. Saeedifard, R. Iravani: “Dynamic Performance of a Modular Multilevel Back-to-Back HVDC System”, *IEEE Trans. on Power Delivery*, Vol. 25, No. 4, pp. 2903-2912, (2010)
- (10) 萩原, 赤木: 「モジュラー・マルチレベル変換器 (MMC) の PWM 制御法と動作検証」, *電学論 D*, Vol. 128, No. 7, pp. 957-965, (2008)
- (11) R. Lizana, M. A. Perez, D. Arancibia, J. R. Espinoza, J. Rodriguez: “Decoupled Current Model and Control of Modular Multilevel Converters”, *IEEE Trans. on Industrial Electronics*, Vol. 62, No. 9, pp. 5382–5392, (2015)
- (12) S. Fan, K. Zhang, J. Xiong, Y. Xue: “An Improved Control System for Modular Multilevel Converters with New Modulation Strategy and Voltage Balancing Control”, *IEEE Transactions on Power Electronics*, Vol. 30, No. 1, pp. 358–371, (2015)
- (13) N. Thitichaiworakorn, M. Hagiwara, H. Akagi: “Experimental Verification of a Modular Multilevel Cascade Inverter Based on Double-Star Bridge Cells” , *IEEE Trans. on Industry Applications*, Vol. 50, No. 1, pp. 509-519, (2014)
- (14) 川村, N. Thitichaiworakorn, 萩原, 赤木: 「モジュラー・マルチレベル・カスケード変換器(MMCC)-V.DSBC(Double-Star Bridge-Cells) 方式の風力発電システムへの応用-」, 平成 23 年電気学会産業応用部門大会 論文集, No. 1-40, pp. 255-258, (2011)
- (15) 山田, 竹下: 「モジュラーマトリックスコンバータのアーム間のコンデンサ電圧偏差の分布とバランス制御」, 電気学会 半導体電力変換・モータドライブ合同研究会資料, SPC-15-144, MD-15-115, pp. 77-82, (2015)
- (16) 浜崎, 原田, 川村, 石川, 澤田: 「モジュラーマトリックスコンバータにおけるキャリア波入替キャパシタ電圧バランス制御のシミュレーションおよび実験検証」, 平成 27 年電気学会産業応用部門大会 (JIASC 2015), 論文集 No. 1-33, pp. I-171 – I-174 (2015)
- (17) A. Hassanpoor, L. Ängquist, S. Norrga, K. Ilves, H-P. Nee: “Tolerance Band Modulation Methods for Modular Multilevel Converters”, *IEEE Trans. on Power Electronics*, Vol. 30, No. 1, pp. 311-326, (2015)
- (18) F. Deng, Z. Chen: “Voltage-Balancing Method for Modular Multilevel Converters Switched at Grid Frequency”, *IEEE Trans. on Industrial Electronics*, Vol. 62, No. 7, pp. 4158-4169, (2015)
- (19) F. Deng, Z. Chen: “Modulation and Closed-Loop-Based DC Capacitor Voltage Control for

- MMC With Fundamental Switching Frequency”, IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 327-338, (2015)
- (20) Y. Miura, K. Inubushi, M. Ito, T. Ise: "Multilevel Modular Matrix Converter for High Voltage Applications", Annual Conference of the IEEE Industrial Electronics Society 2014 (IECON 2014), pp. 4690-4696 (2014)
- (21) K. Wang, Y. Li, Z. Zheng, L. Xu: "Voltage Balancing and Fluctuation-Suppression Methods of Floating Capacitors in a New Modular Multilevel Converter", IEEE Trans. on Industrial Electronics, Vol. 60, No. 5, pp. 1943-1954, (2013)
- (22) 金, 今野, 川上, 大田, 赤木: 「電池電力貯蔵装置用 500kW モジュラー・マルチレベル・カスケード変換器の開発」, 平成 25 年電気学会産業応用部門大会 (JIASC 2013), 論文集 No. 1-67, pp. I-293 – I-296 (2013)
- (23) T. Nakamori, M. A. Sayed, Y. Hayashi, T. Takeshita, S. Hamada, K. Hirao: "Independent Control of Input Current, Output Voltage, and Capacitor Voltage Balancing for a Modular Matrix Converter", IEEE Trans. on Industry Applications, Vol. 51, No. 6, pp. 4623-4633, (2015)
- (24) 山岸, ラクスマン, 赤木: 「モジュラー・マルチレベル・カスケード変換器を用いた電池電力貯蔵装置の電池電力個別制御」, 電学論 D, Vol. 131, No. 1, pp. 76-83, (2011)
- (25) 川村, N. Thitichaiworakorn, 萩原, 赤木: 「モジュラー・マルチレベル・カスケード変換器(MMCC)-V.DSBC(Double-Star Bridge-Cells) 方式の風力発電システムへの応用-」, 平成 23 年電気学会産業応用部門大会 論文集, No. 1-40, pp. 255-258, (2011)
- (26) K. Ilves, S. Norrga, L. Hamefos, H-P. Nee: "On Energy Storage Requirements in Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 29, No. 1, pp. 77-88, (2014)
- (27) M. Vasiladiotis, N. Cherix, A. Rufer: "Impact of Grid Asymmetries on the Operation and Capacitive Energy Storage Design of Modular Multilevel Converters", IEEE Trans. Industrial Electronics, Vol. 62, No. 11, pp. 6697-6707, (2015)
- (28) A. Escobar-Mejia, Y. Liu, J. C. Balda, K. George: "New Power Electronic Interface Combining dc Transmission, a Medium-Frequency Bus and an ac-ac Converter to Integrate Deep-Sea Facilities with the ac Grid", IEEE Energy Conversion Congress and Exposition 2014 (ECCE 2014), pp. 4335-4344, (2014)

- (29) D. A. Guzman P, J. C. Balda: " The impact of high-voltage and fast-switching devices on modular multilevel converters", Annual IEEE Applied Power Electronics Conference and Exposition 2014 (APEC 2014), pp. 2171-2177, (2013)
- (30) B. Li, S. Shi, Y. Zhang, R. Yang, G. Wang, D. Xu: "Analysis of the operating principle and parameter design for the modular multilevel DC/DC converter", International Conference on Power Electronics 2015 (ICPE 2015) - ECCE Asia, pp. 2832-2837, (2015)
- (31) Y. Zhang, G. P. Adam, T.C.Lim, S. J. Finney, B.W. Williams: "Analysis and Experiment Validation of a Threelevel Modular Multilevel Converters", in Conf. Rec. International Conference on Power Electronics 2011 (ICPE 2011) - ECCE Asia, No. WeE2-2 pp. 983-990, (2014)
- (32) H. Bärnklaus, A. Gensior, S. Bernet: "Submodule Capacitor Dimensioning for Modular Multilevel Converters", IEEE Trans. on Industry Applications, Vol. 50, No. 3, pp. 1915-1923, (2014)
- (33) D. Gao, S. Jiang, F. Z. Peng: "Optimal Design of a Multilevel Modular Capacitor-Clamped DC–DC Converter", IEEE Trans. on Power Electronics, Vol. 28, No. 8, pp. 3816–3826 (2013)
- (34) A. Hillers, M. Stojadinovic, J. Biela: "Systematic Comparison of Modular Multilevel Converter Topologies for Battery Energy Storage Systems Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015), No. DS2g, pp. 1-10, (2015)
- (35) 日本ケミコン株式会社ホームページ: 「インバータ回路(主回路)向け推奨製品」, [https://www.chemi-con.co.jp/catalog/ap\\_mdinverter.html](https://www.chemi-con.co.jp/catalog/ap_mdinverter.html)
- (36) ニチコン株式会社ホームページ: 「インバータ用アルミ電解コンデンサの最新技術動向」, <http://www.nichicon.co.jp/lib/lib23.html>
- (37) M. Zygmanski, B. Grzesik, M. Fulczyk, R. Nalepa: "Analytical and Numerical Power Loss Analysis in Modular Multilevel Converter", in Conf. Rec. Annual Conference on IEEE Industrial Electronics Society 2013 (IECON 2013), pp. 463-468, (2013)
- (38) P. Ladoux, P. Marino, G. Raimondo, N. Serbia: "Comparison of High Voltage Modular AC/DC converters", in Conf. Rec. International Symposium on Power Electronics Power Electronics,

- Electrical Drives, Automation and Motion 2012 (SPEEDAM 2012), pp. 843-848, (2012)
- (39) J. Li, X. Zhao, Q. Song, H. Rao, S. Xu, M. Chen: "Loss calculation method and loss characteristic analysis of MMC based VSC-HVDC system", in Conf. Rec. IEEE International Symposium on Industrial Electronics 2013 (ISIE 2013), pp. 1-6, (2013)
- (40) T. Modeer, H-P. Nee, S. Norrga: "Loss Comparison of Different Sub-Module Implementations for Modular Multilevel Converter in HVDC Applications", in Conf. Rec. European Conference on Power Electronics and Applications 2011 (EPE 2011), pp. 1-10, (2011)
- (41) S. Rohner, S. Bernet, M. Hiller, R. Sommer: "Modulation, Losses, and Semiconductor Requirements of Modular Multilevel Converters", IEEE Trans. on Industrial Electronics, Vol.57, No.8, pp. 2633-2642 (2010)
- (42) T. Lüth, M. M. C. Merlin, T. C. Green, F. Hassan, C. D. Barker: "High-Frequency Operation of a DC/AC/DC System for HVDC Applications", IEEE Trans. on Power Electronics, Vol. 29, No. 8, pp. 4107-4115, (2014)
- (43) S. Madhusoodhanan, A. Tripathi, D. Patel, K. Mainali, A. Kadavelugu, S. Hazra, S. Bhattacharya, K. Hatua: "Solid-State Transformer and MV Grid Tie Applications Enabled by 15 kV SiC IGBTs and 10 kV SiC MOSFETs Based Multilevel Converters", IEEE Trans. on Industrial Application, Vol. 51, No. 4, pp. 3343–3360 (2015)
- (44) B. Li, R. Yang, D. Xu, G. Wang, W. Wang, D. Xu: "Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 297-310, (2015)
- (45) E. Behrouzian, M. Bongiorno, and H. Z. De La Parra, "An overview of multilevel converter topologies for grid connected applications", in Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013), No. DS1b, pp. 1-10, (2013)
- (46) A. Hillers, J. Biela: "Optimal Design of the Modular Multilevel Converter for an Energy Storage System Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2013 (EPE 2013), No. LS7b, pp. 1-11 (2013)
- (47) J. E. Huber, J. W. Kolar: "Optimum Number of Cascaded Cells for High-Power Medium-Voltage Multilevel Converters", in Conf. Rec. IEEE Energy Conversion Congress and

- Exposition 2013 (ECCE 2013), pp. 359-366, (2013)
- (48) LSI クーラー株式会社ホームページ: 「ヒートシンク」, <http://www.lsi-cooler.co.jp/products/heatsink.html>
- (49) MERSEN ホームページ: 「Heat Sinks - Cooling Solutions」, <http://ep-us.mersen.com/products/catalog/family/cooling-of-power-electronics/>
- (50) ルネサス エレクトロニクス株式会社ホームページ: 「汎用インバータ」, <https://www.renesas.com/ja-jp/solutions/factory/common-technologies/general-purpose-inverter.html>
- (51) パナソニック株式会社ホームページ: 「マイコン」, <https://industrial.panasonic.com/jp/products/semiconductors/microcomputers#chap01>
- (52) TDK 株式会社ホームページ: 「電解コンデンサの特性」, [http://www.tdk.co.jp/techmag/electronics\\_primer/vol7.htm](http://www.tdk.co.jp/techmag/electronics_primer/vol7.htm)
- (53) J. W. Kolar, U. Drofenik, J. Biela, M. L. Heldwein, H. Ertl, T. Friedli, S. D. Round: "PWM Converter Power Density Barriers," in Conf. Rec. Power Conversion Conference 2007 (PCC 2007), pp. 9–29, (2007)
- (54) D. Pefitsis, G. Tolstoy, A. Antonopoulos, J. Rabkowski, J-K. Lim, M. Bakowski, L. Ångquist, H-P. Nee: " High-Power Modular Multilevel Converters With SiC JFETs", IEEE Trans. on Power Electronics, Vol. 27, No. 1, pp. 28-36, (2012)
- (55) 佐野, 高崎: 「直流電源が不要な複数電圧カスケード変換器による 6.6kV トランスレス STATCOM」, 電力中央研究所 研究報告書, R10014, (2011)
- (56) 菊間, 高崎, 竹中: 「SiC デバイスを適用した配電系統用 STATCOM の最適回路構成」, 電力中央研究所 研究報告書, R09010, (2009)

## 第4章

# 分散協調設計によるモジュラーマルチ レベル変換器の制御系構築

### 4.1 緒論

モジュラーマルチレベル変換器において、コントローラの簡素化を実現するために分散コントローラ方式の導入が必要であること、また、実際の分散コントローラの構築に向けて制御方式にも分割の容易性や拡張性、汎用性が求められることは前章で述べた。特に、コントローラの分割については、レグあるいはアームを単位とした制御方式を採用し、中央のメインコントローラと各所に配置されるサブコントローラの役割を明確化することで分散コントローラを導入する際に制御系の変更や信号の更新タイミングの検討などについて大きな弊害無く、スムーズな構築が可能であると考えられる。また、系統連系電力変換器として多様な制御要素を持ち、かつ今後も新しい制御要素が追加される可能性があることを考えれば制御方式には汎用性が求められるといえる。これについては、系統連系電力変換器における最も基本的な制御系を持つ連系インバータや単相 PFC コンバータなどを参考にすればよく、新しい制御系が必要になった場合はベースとなる制御系に追加していく方式が良いと考えられる。さらに、バランス制御系において、制御パラメータの設計が必要なものやコンデンサ電圧のソートを行うものは制御系同士の干渉や特定のコントローラへの電圧信号集中が懸念される。よって、バランス制御および最終的なゲート駆動信号生成は各 Cell あるいは少数の Cell をまとめたグループにサブコントローラを配置し、その



コントローラで演算を行う方式が適していると考えられる。本章では、分散協調設計の理念に基づき、コントローラの簡素化を実現する制御方式を提案し、その特徴について述べる。また、ミニモデルを用いた実験によって提案した制御方式の有用性を実証する。最後に、コントローラの簡素化を達成する分散コントローラの構成について提案し、提案方式とこれまでのコントローラの構築方式について電圧検出信号およびゲート駆動信号の配線数を比較し、その削減効果について述べる。

## 4.2 回路構成

図 4.1 に降圧整流動作を実現するモジュラーマルチレベル変換器の回路構成図を示す。前章までに取り上げてきた回路構成と基本的には同じであるが、直流出力側の後段が絶縁型 DC-DC 変換器ではなく、抵抗負荷が接続されている。今後の制御構築および動作検証等について特に記載がない場合は本回路構成を基本モデルとして検討を行う。

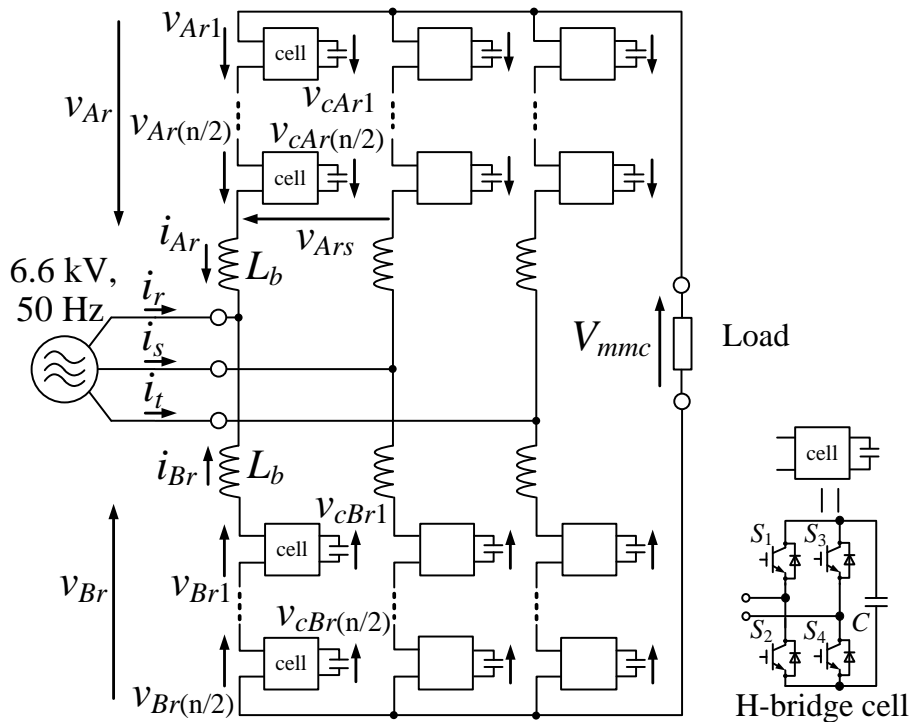


図 4.1 降圧整流動作を実現するモジュラーマルチレベル変換器の回路構成

### 4.3 単相力率改善コンバータをベースとした制御法の検討

本節では、分散コントローラ導入を容易にするため単相力率改善コンバータ（単相 PFC コンバータ）の制御方式を基にしたモジュラーマルチレベル変換器の制御系構築を提案する。その理由としては、単相 PFC コンバータの制御系には、系統連系変換器の中では最も基本的なコンデンサ電圧制御系および交流電流制御系が実装されており、モジュラーマルチレベル変換器の制御系を構築する上で参考にしやすいと考えたためである。事実、モジュラーマルチレベル変換器をアーム単位で見えていくと単相 PFC コンバータとの共通点が多く見受けられる。さらに、単相 PFC コンバータはすでに実用化されており、その回路方式および制御方式には多くの実績があり、その高性能化についても多くの研究例が存在する<sup>(1)-(4)</sup>。単相 PFC コンバータの制御系を基にしてモジュラーマルチレベル変換器の制御系が構築できれば、単相 PFC コンバータにおいて検討されてきた制御技術が流用できる可能性もある。本節では、初めにモジュラーマルチレベル変換器におけるアームの等価回路を示した上で単相 PFC コンバータとの制御的共通点を明らかにする。その後、アームに着目した提案制御系を示し、シミュレーションおよびミニモデルによってその有用性を検証する。最後に、提案制御方式を用いた分散コントローラの構成について記載し、これまでのコントローラ構築方式と比べて簡素化が実現できることを明らかにする。

#### 4.3.1 モジュラーマルチレベル変換器におけるアームの等価回路

図 4.2 にモジュラーマルチレベル変換器における等価回路を示す。図中、赤枠で囲った部分が Cell の出力電圧を合計したものであり、アーム出力電圧となる。また、アーム出力電圧は可変交流電圧源と可変直流電圧源で構成されていることがわかる。まず、交流電圧源は相電圧と同等の大きさと位相を持っている。しかし、アームインダクタに流れる交流電流を制御する上でその電圧と位相は調整されるため厳密に言うと相電圧とはわずかに異なる。また、制御する電流によって上記のパラメータを可変することから可変交流電圧源で表現される。さらに、理想的には交流電圧、交流電流ともに回路上下の結線点で打ち消されるため出力側に交流成分が流入することはない。一方、可変直流電圧源は負荷側に電圧を印加するために設置され、要求されるモジュラーマルチレベル変換器の出力直流電圧値に応じて可変される。また、出力直流電圧は上下アーム、つまりレグで負担されること

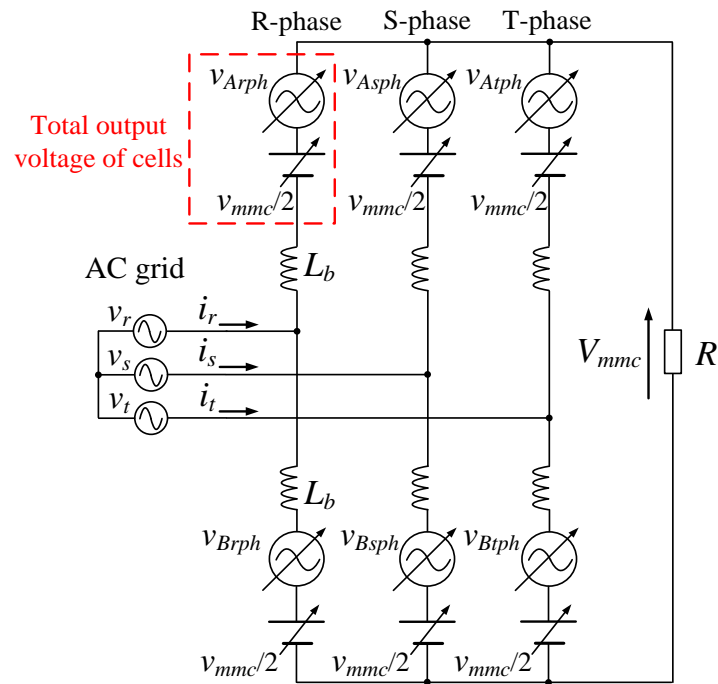
から1つのアームあたりが負担する直流電圧は出力直流電圧の半値となる。また、レグ間で交流循環電流を流すような制御系を導入するために交流電圧源を追加することになるが、本論文では割愛する。

#### 4.3.2 単相力率改善コンバータとの制御的共通点

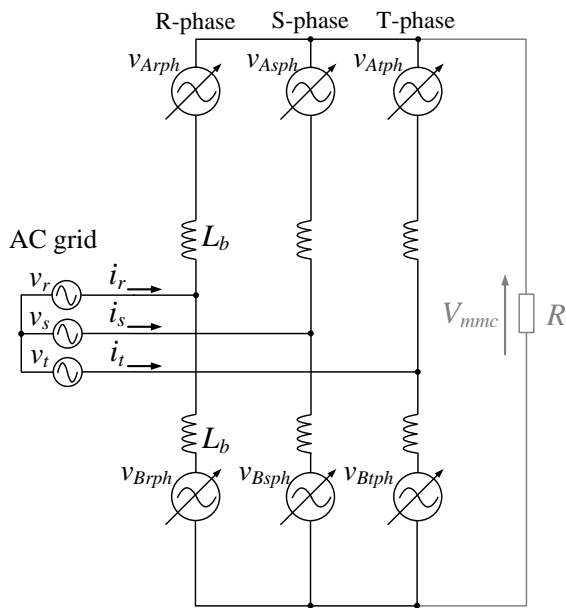
等価回路図で着目すべきは、アームの等価回路が電力系統を模擬した交流電圧源とアームインダクタおよびアーム出力電圧を模擬した交流電圧源を1セットとして表現できることである。系統連系インバータや単相PFCコンバータにおいても同様の等価回路が描けることから回路の原理としては同じといえる。また、単相PFCコンバータは回路内の直流コンデンサ電圧を一定に保持するために系統からの入力電流を調整するが、モジュラーマルチレベル変換器もアームに接続されたCellのコンデンサ電圧を保持するために電流を制御する必要があるという点も一致している。これらを含めて、モジュラーマルチレベル変換器と単相PFCコンバータの制御には以下のような共通点がある。

- (1) 回路内に設置された直流コンデンサの電圧を一定に保持する必要があること
- (2) コンデンサ電圧を一定に保持するために系統からの入力電流を制御する必要があること。つまり、交流電流制御の指令値は電圧制御によって決定
- (3) 入力電流は高調波抑制のために正弦波状に制御する必要があること
- (4) 特別な目的がない場合、無効電流の流入を防止するため力率改善を行う必要があること

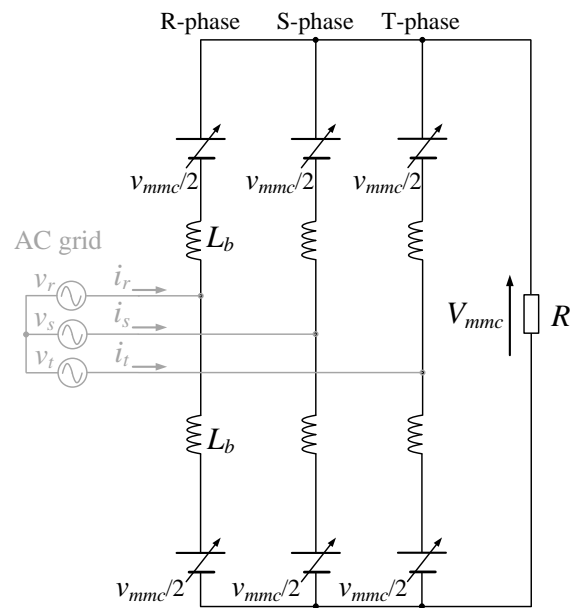
以上のように回路原理のみならず、制御的にもいくつかの共通点があるためモジュラーマルチレベル変換器の制御系を単相PFCコンバータの制御系をベースとして構築、あるいは制御技術を流用することが十分可能であるといえる。よって、本論文では、単相PFCコンバータを基礎としたモジュラーマルチレベル変換器の制御系を提案する。



(a) モジュラーマルチレベル変換器の全体等価回路図



(b) 交流電流制御についての等価回路



(c) 出力直流電圧制御についての等価回路

図 4.2 モジュラーマルチレベル変換器の等価回路図

## 4.4 コントローラの簡素化を目指したアーム制御系の構築

先に述べたように、本論文では、単相 PFC コンバータの制御系を基にしたモジュラーマルチレベル変換器の制御方式を提案する。さらに、最終目標であるコントローラの簡素化を実現するためには制御系自体が分割可能であることが要求されるため、特にアームに着目した制御方式を提案する。

### 4.4.1 提案する制御系のブロック図と構成

図 4.3 に提案するモジュラーマルチレベル変換器の制御ブロックを示す。提案制御はモジュラーマルチレベル変換器のそれぞれのアームに適用することで個別に制御を行う。また、提案制御は前項で説明した単相 PFC コンバータの制御ブロックを基にしている。これは H-bridge cell と単相力率改善コンバータが同じ回路構成となっていること、また、コンデンサ電圧を一定に保持する制御、さらに、コンデンサ電圧を制御するためにアームインダクタや系統連系リアクトルで電流を制御することなど動作上共通点が多いことに注目および着想したためである。さらに、入力電流における高調波ひずみの低減やコンデンサ電圧における低周波リップル成分の発生とそのリップル成分を基にした静電容量の設計など、要求される回路性能や設計項目についても多くの共通点が見られる。一方、H-bridge cell と単相力率改善コンバータの違いは Cell 出力電圧に直流成分が重畳すること、Cell を多段接続した際にコンデンサ間で発生する電圧アンバランスを解消する必要があることが挙げられる。このような H-bridge cell を多段接続した際の要求項目を満たすために従来の単相 PFC コンバータの制御ブロックを基にして、新しい制御項目を追加する。1 つはモジュラーマルチレベル変換器の出力直流電圧を制御するための出力電圧制御、2 つ目はコンデンサ間で発生する電圧不平衡を解消するバランス制御である。

提案制御ブロックは大きく分けて、コンデンサ電圧制御ブロックと入力電流制御 (Automatic Current Regulator: ACR) ブロックから構成されている。さらに、コンデンサ電圧制御はコンデンサ電圧平均値制御 (Automatic Voltage Regulator: AVR) とコンデンサ電圧バランス制御の 2 つから構成される。初めに、コンデンサ電圧平均値制御はアーム内に存在する全 Cell のコンデンサ電圧平均値を算出し、その平均値を電圧指令値に追従させる。一方、コンデンサ電圧バランス制御はアーム内に存在する Cell 間で発生する電圧アンバランスを

補正する。また、コンデンサ電圧平均値制御はPI制御器によって構成されており、その出力はアームインダクタ電流の正相電流指令値となる。つまり、コンデンサ電圧の平均値を一定に保つために入力電流制御において正相電流を制御する。また、アーム電流には負荷に電力を供給するために直流成分も流れており、この直流成分は零相電流と見なすことができる。提案制御では、入力電流制御はP制御器によって構成し、その制御ゲインを  $K_{acr}$  とする。

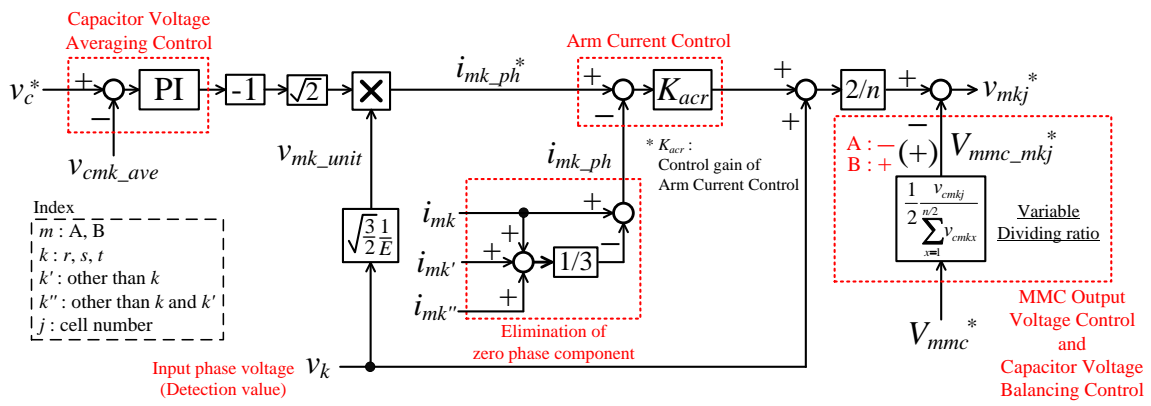


図 4.3 提案するモジュラーマルチレベル変換器の制御ブロック

#### 4.4.2 コンデンサ電圧平均値制御

コンデンサ電圧制御のうち、コンデンサ電圧平均値制御はアーム内に存在する全コンデンサの電圧平均値を制御する<sup>(5)</sup>。よって、アームごとにコンデンサ電圧の平均値を算出する必要があり、各アームにおけるコンデンサ電圧の平均値  $v_{cmk\_ave}$  は(4.1)式で表される。

$$v_{cmk\_ave} = \frac{2}{n} \sum_{x=1}^{n/2} v_{cmkx} \quad m = A, B \quad k = r, s, t \dots\dots\dots(4.1)$$

ここで、 $m$  は上下のアームを識別する記号であり、 $A$  は上アーム、 $B$  は下アームを示す。また、 $k$  は各相( $r$ 相、 $s$ 相、 $t$ 相)を識別する記号である。さらに、提案制御ではアームごとに制御するため平均値算出におけるセル数は  $n/2$  となる。

コンデンサ電圧平均値制御はPI制御器によって構成され、コンデンサ電圧指令値とアーム内に存在する全コンデンサ電圧の平均値との偏差をゼロにする。PI制御器の出力は後段にある入力電流制御の指令値として与えられる。つまり、コンデンサ電圧の変動に応じた電流指令値が生成される。一方で、コンデンサ電圧には、スイッチング周波数成分を除けば、系統周波数と同じ周波数で振動する成分と系統周波数に対して2倍の周波数で振動する成分の2種類のリップル電圧が原理的に発生する。これは、入力電流が各アームに流れ込み、その交流電流によってコンデンサが充放電を行うためである。これらのリップル電圧は制御系を不安定にさせる要素であり、特にコンデンサ電圧平均値制御に対する外乱として見なすことができる。制御系の安定性を確保するためには静電容量を大きくしてリップル電圧そのものを抑制する方法のほかに、コンデンサ電圧平均値制御を構成するPI制御器の応答角周波数を低く設定し、低い帯域幅で制御系を構築する方法がある。しかし、コンデンサ電圧平均値制御において高い制御応答が求められる場合、低い帯域幅で設計することは難しく、適切な方法であるとは言えない。これに対して、帯域除去フィルタ (Band Eliminated Filter: BEF) を採用することで制御系に対するリップルの影響を低減することができる。帯域除去フィルタは特定の周波数成分のみを減衰させる特性を持っていることから既述した系統周波数に起因するリップル成分に対して設計することで制御系の安定性を保つことができる。

### 4.4.3 入力電流制御

図 4.4 にアームを流れる電流の模式図を示す。すでに述べたようにモジュラーマルチレベル変換器は入力電流制御と出力電圧制御を同時に達成することからアーム電流は交流成分と直流成分を含んでいる。また、これらの電流の大きさは入出力電圧と出力電力の大きさによって変わる。交流成分はコンデンサ電圧を一定に保持するために電力系統から流れ込み、直流成分は出力側に電力を供給するために各レグから負荷側へと流れる。

モジュラーマルチレベル変換器では、電力系統からの入力交流電流が各相の上下アームに分流する。よって、各アームを流れる電流のうち、交流成分を制御することで入力電流を制御することができる。すでに記述したようにこの交流電流は正相成分として定義でき、その周期は系統周波数によって決定される。さらに、コンデンサ電圧平均値制御系 (PI 制御器で構成) の出力を正相電流指令値として与えていることから、提案制御では、コンデンサの電圧平均値を一定に保つために正相電流を制御する仕組みとなる。この原理は、従来の単相 PFC コンバータと同じであることから、H-bridge Cell を採用したモジュラーマルチレベル変換器における入力電流の制御は従来の単相 PFC コンバータと同様の手法を取ることができる。また、単相 PFC コンバータを初めとする整流器では高い入力力率が求められる。提案制御では、正相成分に系統電圧と同位相の正弦波  $v_{m\_unit}$  を掛け合わせることで系統電圧に同期した正相電流指令値を生成している。なお、電流実効値自体を変化させないために正弦波  $v_{m\_unit}$  の振幅は 1 になるようにする。また、PI 制御器の後段にある係数は回路構成図で示した電流方向に従い、かつ正相電流指令値の最大値を算出するために付けられている。

### 4.4.4 入力電流制御における直流成分の打ち消し

モジュラーマルチレベル変換器では負荷側に直流電力を供給するため各アーム電流には直流成分も含まれている。この直流電流は各レグから負荷に流れ込むため両者間を循環する電流という意味で一般的に「循環電流」と呼ばれている<sup>(5)(7)</sup>。定常状態において、かつ変換器の出力直流電圧が全セルに等しく分圧されているとき、分流する直流電流は原理的に一定であり、全アームで同じ大きさとなる。さらに、この直流成分は系統電圧の周期とは関係がなく、かつ一定であるため零相成分として定義することもできる。



この零相電流は、先の項で述べた正相成分のみを制御する入力電圧制御に対して外乱となるため電流制御にフィードバックする電流信号から零相成分を除去する必要がある。検出したアーム電流から零相成分のみを除去する方法として、上アーム群 A, 下アーム群 B のそれぞれにおいて3本のアームを流れる電流を足し合わせることで正相成分を打ち消し、さらに残った零相成分を 1/3 倍することで各アームに流れる零相電流を求めることができる。最後に、各アームで検出したアーム電流値から上記で求めた各アームの零相電流を差し引けば零相成分が除去され、正相成分のみを抽出することができる。結果として、入力電流制御系にとって外乱である零相成分を除去し、正相成分のみを制御することができる。

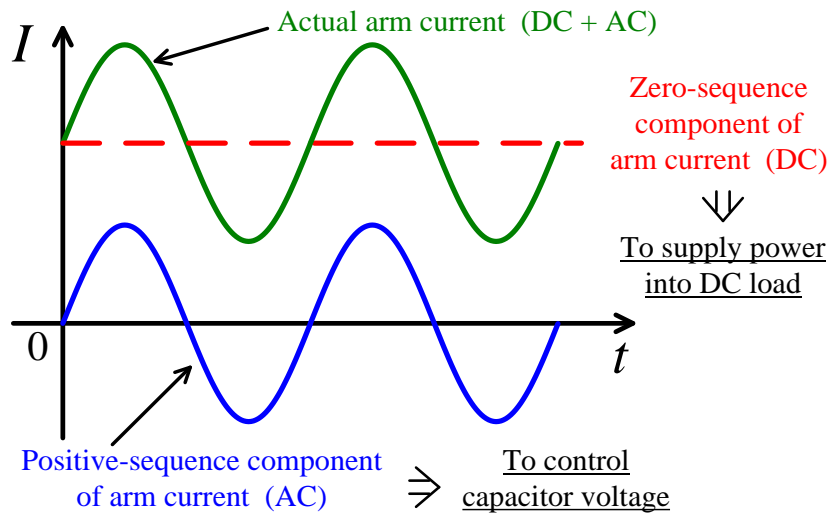


図 4.4 直流成分と交流成分を含んだアーム電流の模式図

#### 4.4.5 出力電圧制御

モジュラーマルチレベル変換器では、アーム電流の零相成分によって負荷側に電力を供給する。また、制御ブロック上では、出力電圧指令値  $V_{mmc}^*$  は入力電流制御の出力値に加算される。さらに、出力直流電圧はレグを構成する Cell によって分圧される。よって、レグを構成する Cell の段数を  $n$  とすると、各 Cell の出力直流電圧は  $V_{mmc}^*/n$  となる。ただし、後述するコンデンサ電圧バランス制御により、コンデンサ電圧の変動に応じて各 Cell の分圧比は可変される。コンデンサ電圧が理想的に全て均一化されている状態もしくはその変動が非常に小さい場合においては、その分圧比の変動はほとんどないため  $V_{mmc}^*/n$  となる。コンデンサ電圧バランス制御による分圧比可変の仕組みや詳細については次項で説明する。

#### 4.4.6 コンデンサ電圧バランス制御

モジュラーマルチレベル変換器ではカスケード接続された Cell 間で発生する電圧不平衡を解消する必要がある。Cell が多段になっている状態で、コンデンサ電圧に偏りが生じ、かつ電圧不平衡が大きい場合、Cell を構成する低耐圧のスイッチング素子やコンデンサを破壊してしまう恐れがある。しかし、先に示したコンデンサ電圧平均値制御はアーム内に存在する全コンデンサの電圧平均値のみを制御するため各コンデンサ間の電圧不平衡を解消する機能は有していない。よって、各コンデンサ電圧値を均一化するためにコンデンサ電圧バランス制御を導入する<sup>(5)(6)</sup>。従来法として有効電力を制御する方式など複数のバランス制御が提案されているが、制御モデルや制御定数の設計法が明らかにされていなかった。さらに、アーム電流の正相成分はコンデンサ電圧平均値を制御するためにアームを構成する全 Cell に等しく流れるためコンデンサ電圧をバランスさせるために正相電流を個別に制御することは難しい。これに対し、提案法では出力直流電圧の分圧比をキャパシタ電圧の値に応じて可変することでコンデンサ電圧のバランス制御を達成する。本方式の原理は(4.2)式で表される。

$$V_{mmc\_mkj}^* = A_{vd\_mkj} V_{mmc}^* \quad m = A, B \quad k = r, s, t \dots\dots\dots(4.2)$$

ここで、 $V_{mmc\_mkj}^*$  は提案するコンデンサ電圧バランス制御を採用した際に生成される各 Cell の出力直流電圧指令値である。また、 $j$  はアーム内でのセルの識別番号( $1 \sim n/2$ )を表す。 $m$  は上下のアーム群を、 $k$  は各相を示す印字であり、式の両辺で  $m$  と  $k$  は一致するものとする。

$A_{vd\_mkj}$  はコンデンサ電圧値によって調整される各 Cell の直流電圧分担比であり、(4.3)式で定義する。

$$A_{vd\_mkj} = \frac{1}{2} \frac{v_{cmkj}}{\sum_{x=1}^{n/2} v_{cmkx}} \quad m = A, B \quad k = r, s, t \quad \dots\dots\dots(4.3)$$

式中の分子  $v_{cmkj}$  は各コンデンサ電圧値であり、式中の分母は各アームにおけるコンデンサ電圧の総和を示している。コンデンサ電圧およびコンデンサ電圧の総和は動作中に変動するため分圧比  $A_{vd\_mkj}$  もその変動に応じて自動的に可変される。理想状態として、コンデンサ電圧が全て平衡している場合、分圧比  $A_{vd\_mkj}$  は  $1/n$  となり、前項で示したように出力電圧指令値  $V_{mmc}^*$  がレグを構成する Cell 段数  $n$  で分圧されることになる。一方で、電圧が変動した場合、その変動に応じて分圧比が調整され、コンデンサ電圧のバランスを保つ。例えば、あるコンデンサにおいて充電電圧が他のコンデンサよりも大きい場合、 $A_{vd\_mkj}$  が  $1/n$  よりも大きくなるため出力直流電圧の分圧比  $A_{vd\_mkj}$  も大きくなる。分圧比が大きくなることで Cell 単体が負担する出力電力が大きくなるから、コンデンサから電荷が放電され、コンデンサ電圧が降下する。逆に、コンデンサ電圧が他のコンデンサよりも低い場合、分圧比が  $1/n$  よりも小さくなり、単体の出力電力が抑制される。よって、コンデンサからの電荷放電が抑制され、充電割合が高くなることでコンデンサ電圧が上昇する。本制御は、従来制御のように制御パラメータを設定する必要がないため、制御系の設計という点では従来と比べて簡単にバランス制御が構成できる。

また、コンデンサ電圧は静電容量の大小に関わらず、常に低周波数で振動するリップル成分を含んでいるため分圧比  $A_{vd\_mkj}$  は定常状態においても常に変動している。回路の動作上、アーム内に存在する全 Cell には原理的に同じ周期および位相を持ったリップルが重畳するためコンデンサ電圧の総和にもリップル成分が含まれることになる。各リップル成分とリップル電圧の総和値は同じ周期および位相をもっているため基本的に分圧の割合は変化せず、実用上の制御システムにおいて、分圧比  $A_{vd\_mkj}$  を演算させる上で特別な工夫などは必要ない。特に、近年は汎用マイコンの性能も向上しているため汎用マイコンによってある程度高速な演算を行えば、リップルを含んだ状態においても常にバランスに必要な分圧比  $A_{vd\_mkj}$  が演算されることになる。

#### 4.4.7 ユニポーラ変調

提案するモジュラーマルチレベル変換器を採用した降圧整流器では、回路を構成する H-bridge Cell にユニポーラ変調を適用する。従来のモジュラーマルチレベル変換器ではチョップ型 Cell が採用されており、出力されるマルチレベル電圧のレベル数は Cell 段数によって一意に決定される。一方で、通常のフルブリッジ回路と同様に、ユニポーラ変調を採用した H-bridge Cell の出力電圧は 3 レベル波形となる。よって、同じ段数で回路を構成しても、チョップ型 Cell に比べて出力されるマルチレベル波形のレベル数を増加させることができ、アームインダクタを流れる電流のリプル成分を低減することが可能となる。その結果として、インダクタの体積が削減できる。

図 4.5 に H-bridge Cell の回路構成と適用するユニポーラ変調の模式図を示す。模式図上で出力電圧指令値を  $v_{Arj}^*$  とする。H-bridge Cell 中、片方のレグはスイッチング素子  $S_1$  と  $S_2$  によって構成されている。もう一方のレグはスイッチング素子  $S_3$  と  $S_4$  によって構成されている。バイポーラ変調の場合は  $S_1$  と  $S_4$  がペア、 $S_2$  と  $S_3$  にペアとなって動作する。ユニポーラ変調では、 $S_1$  と  $S_2$  のスイッチングパターンは出力電圧指令値を  $v_{Arj}^*$  に基づいて生成され、 $S_3$  と  $S_4$  のスイッチングパターンは  $v_{Arj}^*$  を反転させた電圧指令値  $-v_{Arj}^*$  を基に生成される。スイッチングの Duty は時々刻々と変化しているが、生成される Duty に対して出力電圧指令値を  $v_{Arj}^*$  がほぼ一定と見なすと、 $S_4$  のスイッチングパターンは  $S_1$  のスイッチングパターンを三角波キャリアに対して  $\pi$  だけ位相をシフトさせたものとなる。同様に、 $S_3$  のスイッチングパターンは  $S_2$  のスイッチングパターンを三角波キャリアに対して  $\pi$  だけ位相をシフトさせたものとなる。

さらに、マルチレベル電圧を出力するために各 Cell には同じ間隔で位相をシフトさせた三角波キャリアを用いる。本制御は、アームごとに制御を組んでおり、各アーム内で割り振られるキャリアの位相シフト角は以下の式で決定する。

$$\theta_{PF} = 2\pi / n \dots\dots\dots(4.4)$$

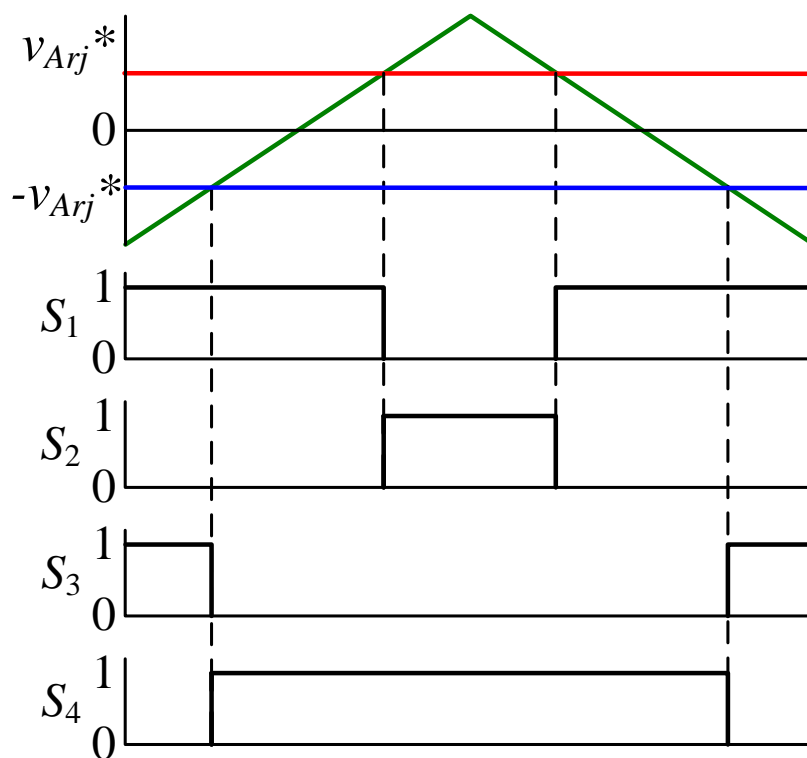


図 4.5 H-bridge Cell に適用するユニポーラ変調

## 4.5 基本動作の確認に向けたコンデンサの設計

本節では、提案した制御系をシミュレーションによって検討するために Cell に実装されるコンデンサの充電電圧および静電容量の設計について述べる。ただし、あくまで動作検証に用いる設計法であり、後述する回路コンポーネントのダウンサイジングに向けた設計法としては採用しないものとする。

### 4.5.1 コンデンサ充電電圧の決定

コンデンサ電圧指令値  $v_c^*$  は前章の(2.1)式によって決定される。ここで、各 Cell に割り当てられる出力直流電圧指令値  $V_{mm\_mkj}^*$  は、コンデンサ電圧バランス制御による分圧比  $A_{vd\_mkj}$  の自動調整によってセル間で微小な違いが生じる。しかし、この違いはコンデンサの充電電圧平均値に対して十分小さいこと、また、一般的な電力変換器では、変調率  $\lambda$  を 0.9 以下に設定することが多く、同様の変調率を採用する場合、コンデンサ電圧のマージンに対しても十分小さいことから無視することができる。よって、各 Cell が出力すべき直流電圧は  $V_{mmc}/n$  となる。

### 4.5.2 静電容量の決定

コンデンサ電圧を一定に保持するという観点では、H-bridge Cell は単相 PFC コンバータと同様の動作を行う。また、原理的にコンデンサ電圧に低周波数で振動するリップル成分が重畳することも共通している。先で述べたように、動作原理上、H-bridge Cell に搭載されるコンデンサには、系統周波数と同じ周波数で振動するリップルと系統周波数に対して 2 倍の周波数で振動するリップルが重畳する<sup>(6)-(8)</sup>。一般的に、リップル電圧は外乱として制御系の安定性を乱す要因となるため可能な限り静電容量を大きくし、リップル成分を抑制することが求められる。H-bridge Cell と単相 PFC コンバータは同じ回路構成であるためリップル電圧が原因となる諸問題は両者共通の課題であるといえる。よって、従来の単相 PFC コンバータにおいて採用されてきた静電容量の設計方法やリップル電圧の抑制法が大きな修正や変更をすることなく転用できる。本検討では、シミュレーションにて入力電圧 6.6 kV、出力電力 300 kW とするモジュラーマルチレベル変換器を想定し、各コンデンサにおいて、リップル電圧が充電電圧平均値に対して 5% となるように静電容量を決定している。

## 4.6 シミュレーション結果

本節では、モジュラーマルチレベル変換器を用いた降圧整流器についてシミュレーションにてその基本動作の評価を行う。また、一般的な電力変換器では、使用するコンデンサの静電容量やインダクタのインダクタンスが公称値よりもずれた状態、いわゆるパラメータ不一致の状態においても安定して動作することが要求される。特に、静電容量やインダクタンスを使って電圧制御系や電流制御系を構築する場合、パラメータ値がずれたとしても制御系の安定性を保つ必要がある。モジュラーマルチレベル変換器においては、パラメータ不一致の状態においても入力電流制御、出力電圧制御、コンデンサ電圧制御を達成する必要がある。本節では、パラメータ不一致の状態においても上記に示した定常的な回路動作が達成可能か検証を行う。

### 4.6.1 基本動作の検証

表 4.1 に基本動作検証に用いるシミュレーション条件を示す。モジュラーマルチレベル変換器において、1 レグあたりの Cell 段数  $n$  を 8 とした。また、入力線間電圧実効値は 6.6 kV、出力電圧は 400 V に設定した。

なお、表中にある単位静電定数  $H$  はシステム中にある全コンデンサに蓄積される静電エネルギーを定格電力で除算したものと定義され、その単位は[s]となる<sup>(5),(9)</sup>。一般的に、コンデンサは耐圧と静電容量によって体積が変動することから静電エネルギーの大小によっても体積が変化するといえる。さらに、静電エネルギーを定格電力で除算することで基準化されるため各システムにおけるコンデンサ体積を比較する 1 つの指標となる。

表 4.2 にコンデンサ電圧平均値制御および入力電流制御にて用いる制御パラメータを示す。本節の主目的は単相力率改善コンバータの制御を基にした提案制御の評価であるため、制御パラメータの設計法や最適化についての議論は割愛する。

表 4.1 シミュレーション条件

|                               |                        |
|-------------------------------|------------------------|
| Output power $P_o$            | 300 kW                 |
| Input line voltage rms $E$    | 6.6 kV                 |
| Input voltage frequency       | 50 Hz                  |
| Output voltage $V_{mmc}$      | 400 V                  |
| Number of cells per leg $n$   | 8                      |
| DC capacitor $C$              | 20000 $\mu$ F          |
| Unit capacitance constant $H$ | 1.8 s @ $V_C=1500$ V   |
| Load $R$                      | 0.54 $\Omega$          |
| Carrier frequency             | 1 kHz                  |
| Arm inductor $L_b$            | 15 mH (% $Z = 3.2\%$ ) |

表 4.2 シミュレーションにおける制御パラメータ

|                                |         |
|--------------------------------|---------|
| Control gain of ACR $K_{acr}$  | 30 V/A  |
| Proportional gain of AVR $K_P$ | 0.2 V/A |
| Integral time of AVR $T_i$     | 0.5 s   |



図4.6にシミュレーションによるモジュラーマルチレベル変換器の基本動作波形を示す。初めに、R相とS相それぞれの上アームを構成しているH-bridge Cellの出力電圧総和波形が9レベルになっていることがわかる。これは、ユニポーラ変調によってH-bridge Cell単体の出力電圧が3レベルとなり、かつアームのCell段数が4段であることから零レベルも含めて $2n+1$ ( $n$ はレグを構成するCellの段数)のレベル数となっていることになる。さらに、上アームにおいて、R相とS相の線間電圧は17レベルとなっている。

上記で述べたとおり、1アームに4つのH-bridge Cellを適用したモジュラーマルチレベル変換器では、出力電圧総和波形が9レベルになる。よって、一般的に使用されているチョッパ型Cellやバイポーラ変調を採用したH-bridge Cellに対し、同じCell段数であってもアーム電流に含まれるリップル成分は小さくなるという利点がある。その結果として、アームインダクタの小型化を実現することができる。

また、系統相電圧波形と系統電流波形(入力電流波形)より、両者の位相が一致していることから力率1制御も達成していることがわかる。さらに、系統電流における全高調波ひずみ(Total Harmonic Distortion: THD)は0.1%以下となっており、ひずみの無い正弦波電流が得られている。なお、このとき、アームインダクタのパーセントインピーダンス%Zは3.2%である。

さらに、モジュラーマルチレベル変換器の出力直流電圧は400Vに一定に保持されていることがわかる。この結果より、モジュラーマルチレベル変換器は系統線間電圧6.6kVから直流電圧400Vへの降圧整流動作を達成している。

最後に、1レグあたりの全コンデンサ電圧波形が一定に保たれていることがわかる。なお、コンデンサは上下ともに4つずつ設置しているが、コンデンサ電圧波形は上アーム、下アームでそれぞれ重なり合っている。この結果から、提案する制御パラメータの設計を必要としないバランス制御によってコンデンサ間で生じる不平衡を解消していることがわかる。また、コンデンサ電圧指令値とコンデンサ電圧平均値の偏差は最大でも0.1%程度である。以上の結果より、コンデンサ電圧平均値制御およびコンデンサ電圧バランス制御によって、主目的である降圧整流動作を実現しながらコンデンサ電圧を不平衡なく制御できているといえる。

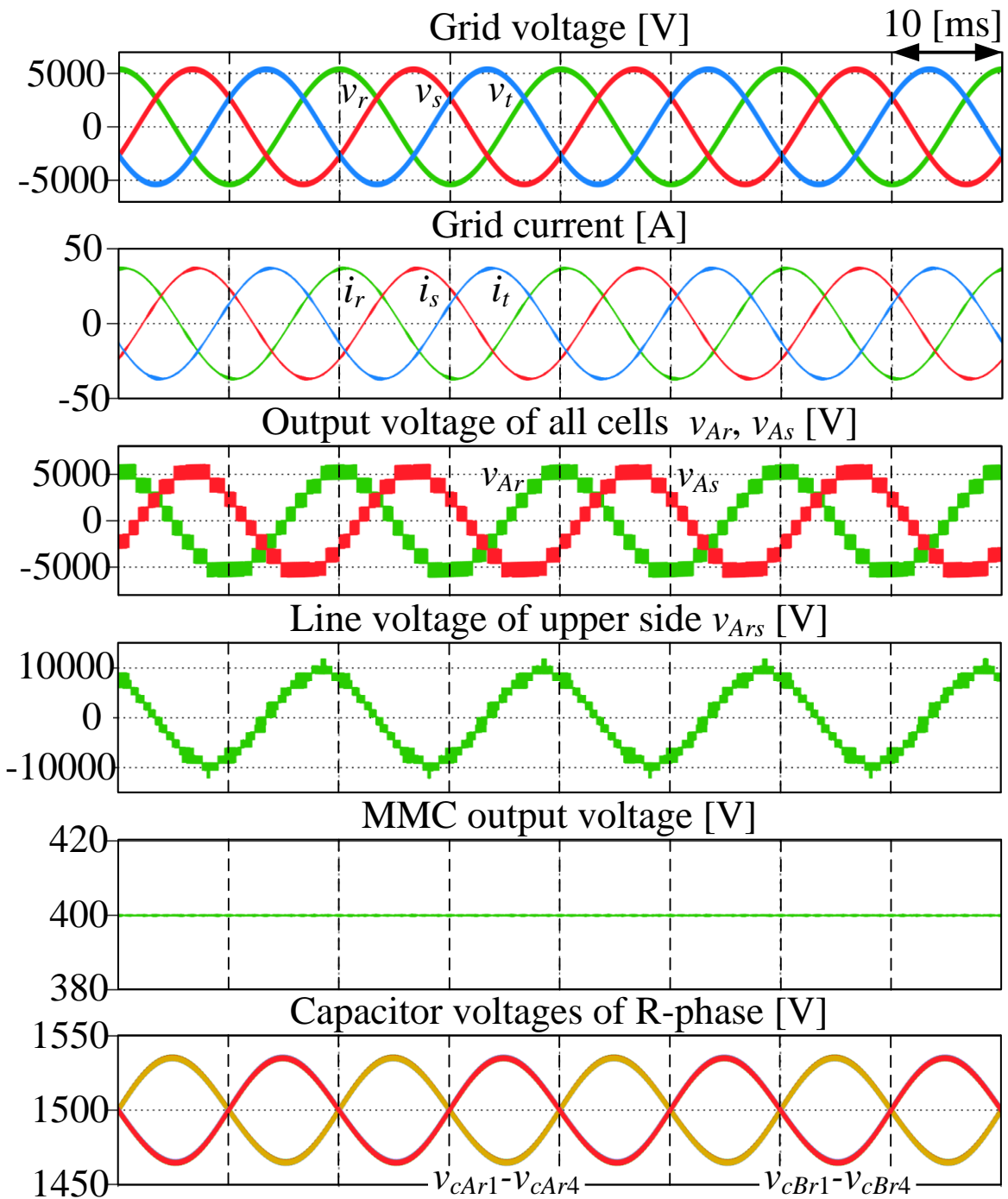


図 4.6 シミュレーションによるモジュラーマルチレベル変換器の基本動作波形

図 4.7 にシミュレーションにおけるモジュラーマルチレベル変換器の各アームを流れる電流波形を加えた基本動作波形を示す。上アームと下アームで値の正負が異なっているのは電流方向の定義によるものであるが、電流平均値の絶対値を算出して比べると全アーム電流が等しくなっていることがわかる。この結果より、入力交流電圧源から上下アームに等しい電流が流れ込み、かつ三相平衡が保たれていることがわかる。また、やや歪な形状ではあるが、入力交流電圧源の周期である 50 Hz に同期した電流成分が含まれていることが確認できる。以上の結果より、定常状態においてアーム電流には直流電流成分と入力交流電圧源の周期に同期した交流成分が含まれていることがわかる。また、今回のケースでは、特に直流成分がその大半を占めている。交流成分は入力交流電圧源から流入するのに対して、直流成分は各レグと出力側に接続された直流負荷の間を流れることになる。先で述べたとおり、各レグと出力側に接続された直流負荷の間を流れる電流は循環電流と呼ばれている。モジュラーマルチレベル変換器では 3 つのレグがあるため各レグを流れる電流を足し合わせてものが最終的に負荷に流れ込む電流となる。また、この電流は同じ出力電力であっても出力直流電圧によってその大きさが変動する。つまり、同じ電力容量であっても出力直流電圧が大きいほど直流成分である循環電流は小さくなり、逆に出力直流電圧が小さいほど循環電流は大きくなる。別の見方をするとモジュラーマルチレベル変換器を降圧整流器として動作させる場合、降圧比が大きいほど循環電流は大きくなると言える。この循環電流は半導体損失やコンデンサのリプル電流に大きく影響するため出力直流電圧の定格値をどのように設定するかによって回路のパフォーマンスおよび体積が大きく変化することが考えられる。出力直流電圧、循環電流を踏まえた電力変換システムの設計法については後の章にて検討する。

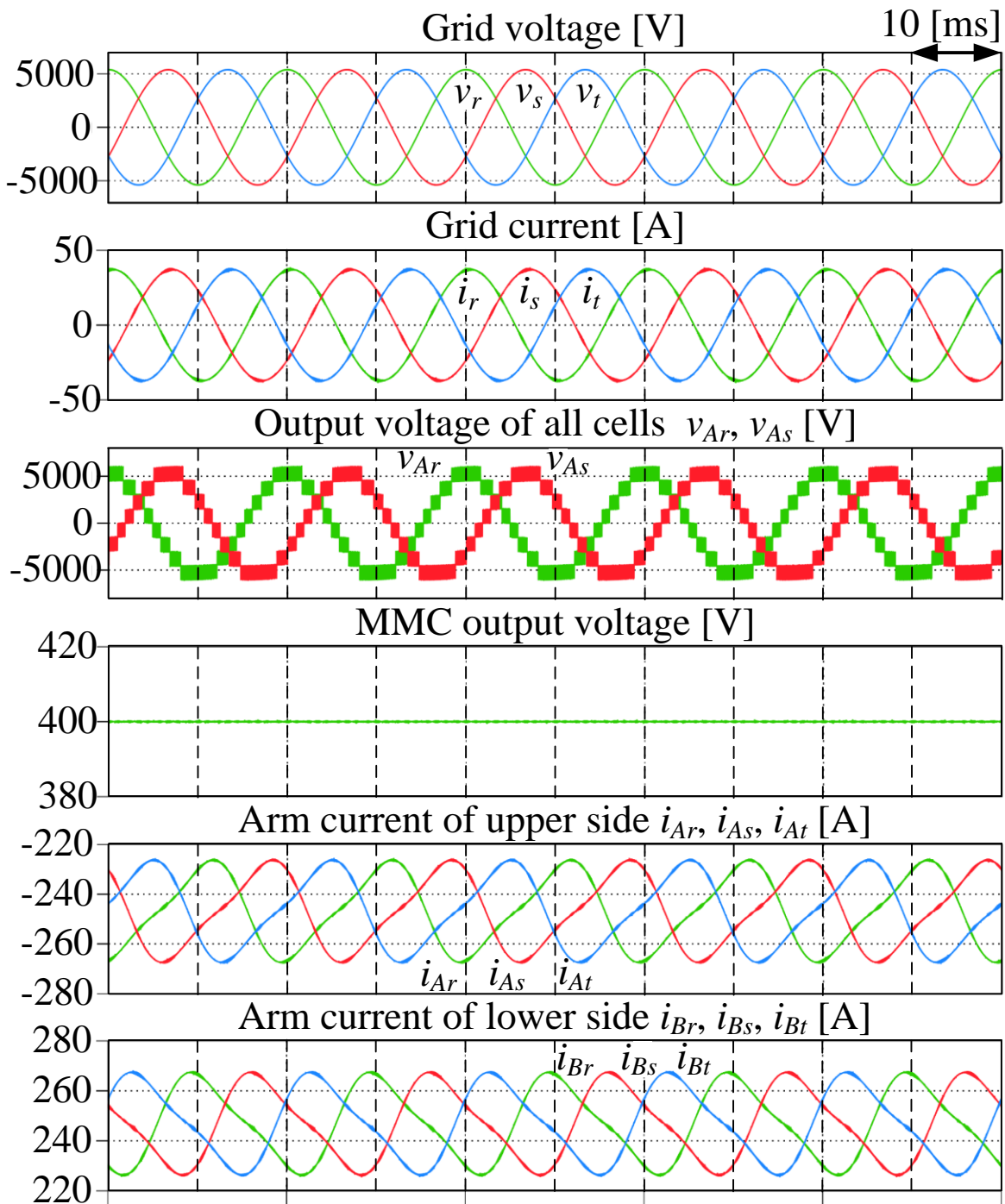


図 4.7 アーム電流を加えたモジュラーマルチレベル変換器の基本動作波形

#### 4.6.2 アームインダクタのパラメータ不一致を想定した動作検証

図 4.8 から図 4.10 にパラメータ不一致における回路動作について検証したシミュレーション波形を示す。本シミュレーションでは、アームインダクタのインダクタンスと各 Cell の静電容量を、表 4.1 に示した値をノミナル値として、その値からそれぞれ 0.5p.u. と 2.0p.u. に変化させた場合の動作波形を取得する。

インダクタンスのパラメータ不一致におけるシミュレーション結果は以下のとおりである。

- ・ 図 4.8 インダクタンス値をノミナル値に対して 2.0p.u.(30 mH)に設定したときの動作波形
- ・ 図 4.9 インダクタンス値をノミナル値に対して 0.5p.u.(7.5 mH)に設定したときの動作波形
- ・ 図 4.10(a) インダクタンス値 2.0p.u.におけるアーム電流ピーク値付近の拡大波形
- ・ 図 4.10(b) インダクタンス値 0.5p.u.におけるアーム電流ピーク値付近の拡大波形

2 つの結果より、基本動作検証時に得た動作波形と比べても、電圧波形や電流波形に大きなひずみや変動はないことがわかる。この結果より、パラメータ不一致の状態においてもモジュラーマルチレベル変換器は入力電流制御、出力電圧制御、コンデンサ電圧制御を達成できていることがわかる。両者の相違点としては、インダクタンス値の変化に伴ってアーム電流に含まれるスイッチングに起因するリップル成分の大きさが変化していること、また、インダクタンスの大きさによって入力力率が若干変化していることが見受けられる。しかし、先に述べたように主の降圧整流動作およびコンデンサ電圧制御においては大きな違いはない。結果として、提案制御はインダクタンスのパラメータ不一致に対して安定して動作することができる。

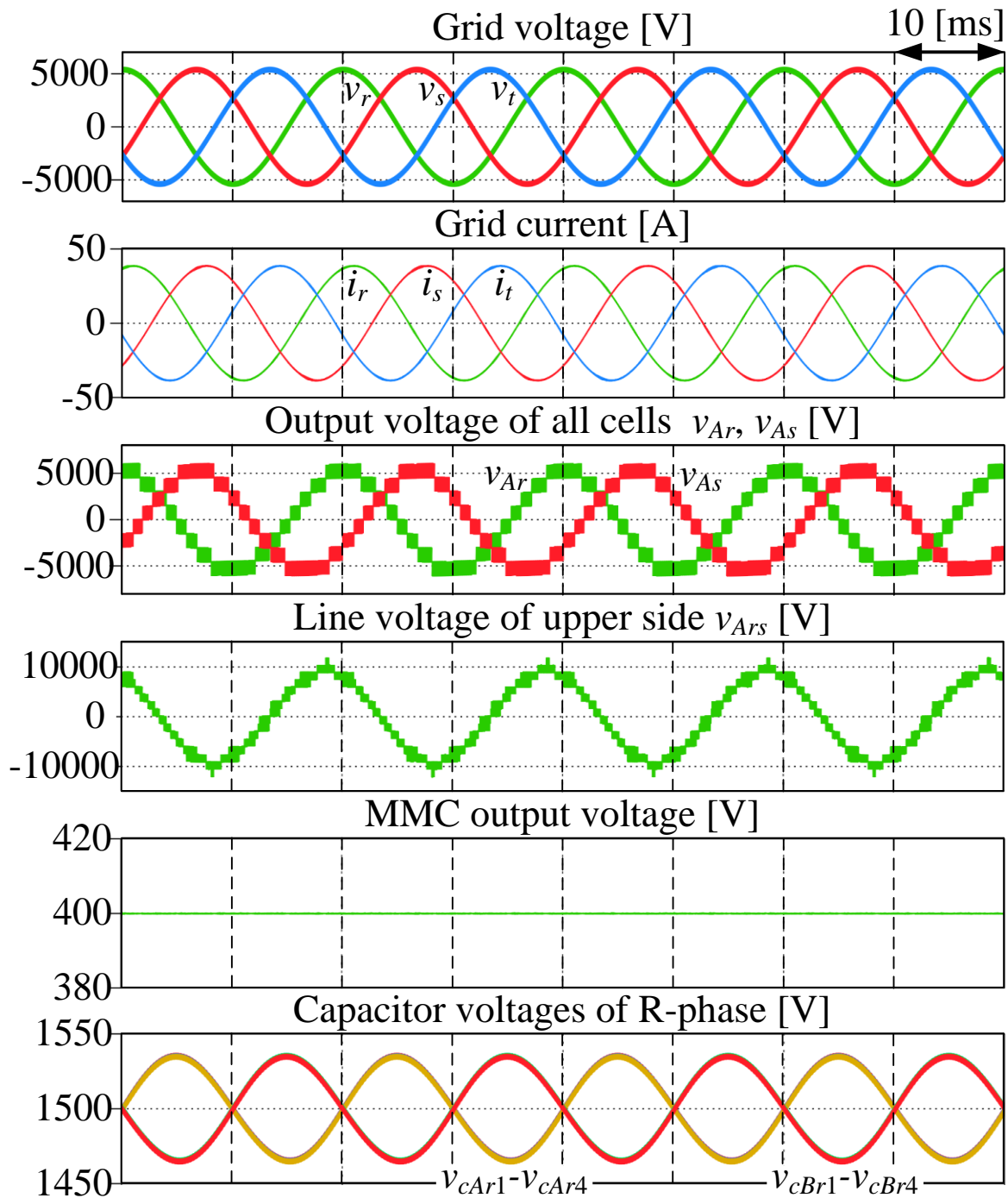


図 4.8 インダクタンスをノミナル値に対して 2.0p.u.(30 mH)に設定したときの動作波形

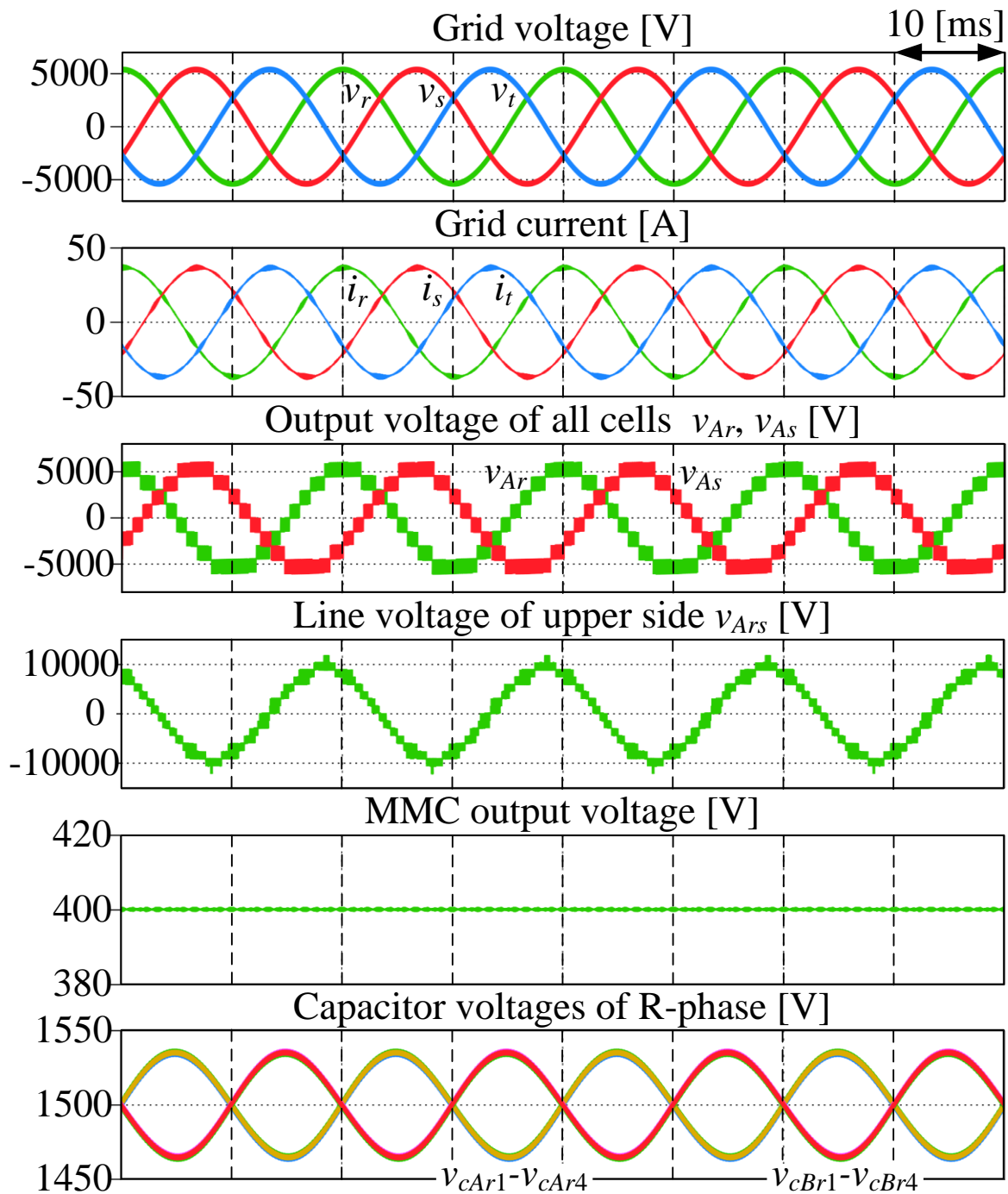


図 4.9 インダクタンスをノミナル値に対して 0.5p.u.(7.5 mH)に設定した際の動作波形

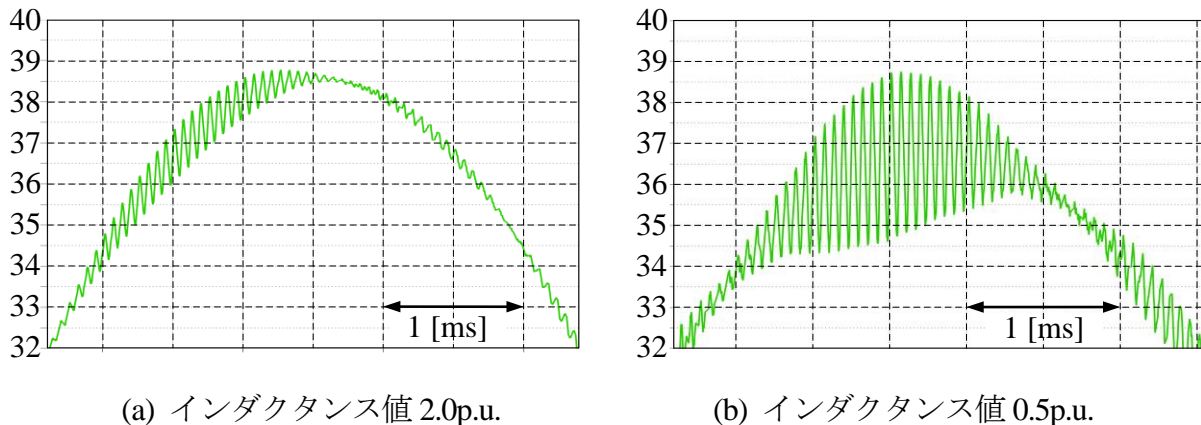


図 4.10 アーム電流ピーク値付近の拡大波形

#### 4.6.3 コンデンサのパラメータ不一致を想定した動作検証

静電容量のパラメータ不一致におけるシミュレーション結果は以下のとおりである。

- ・ 図 4.11 静電容量をノミナル値に対して 2.0p.u.(40000  $\mu$ F)に設定したときの動作波形
- ・ 図 4.12 静電容量をノミナル値に対して 0.5p.u.(10000  $\mu$ F)に設定したときの動作波形

両図の最下段がコンデンサ電圧波形となっているが、基本動作検証時に得た動作波形と比べ、静電容量の変化にともなってリップル電圧が増減していることがわかる。具体的には、基本動作波形におけるリップル電圧に対して、静電容量が 2.0p.u.のときは低減、静電容量が 0.5p.u.のときは増加している。さらに、静電容量が 0.5p.u.のときは、リップル電圧の増加に伴って全高調波ひずみ(THD)がやや悪化する。しかしながら、THD は 1%未満であり、問題となるような波形ひずみが生じているわけではない。また、その他の波形については基本動作波形と比べても大きな違いは見られない。結果として、提案制御は静電容量のパラメータ不一致に対しても安定して動作することができる。

以上の結果として、提案制御では、インダクタンスおよび静電容量の公称値に対して 0.5p.u から 2.0p.u.程度のパラメータ不一致が生じた状態でも要求される入力電流制御、出力電圧制御、コンデンサ電圧制御を安定して達成することが可能である。



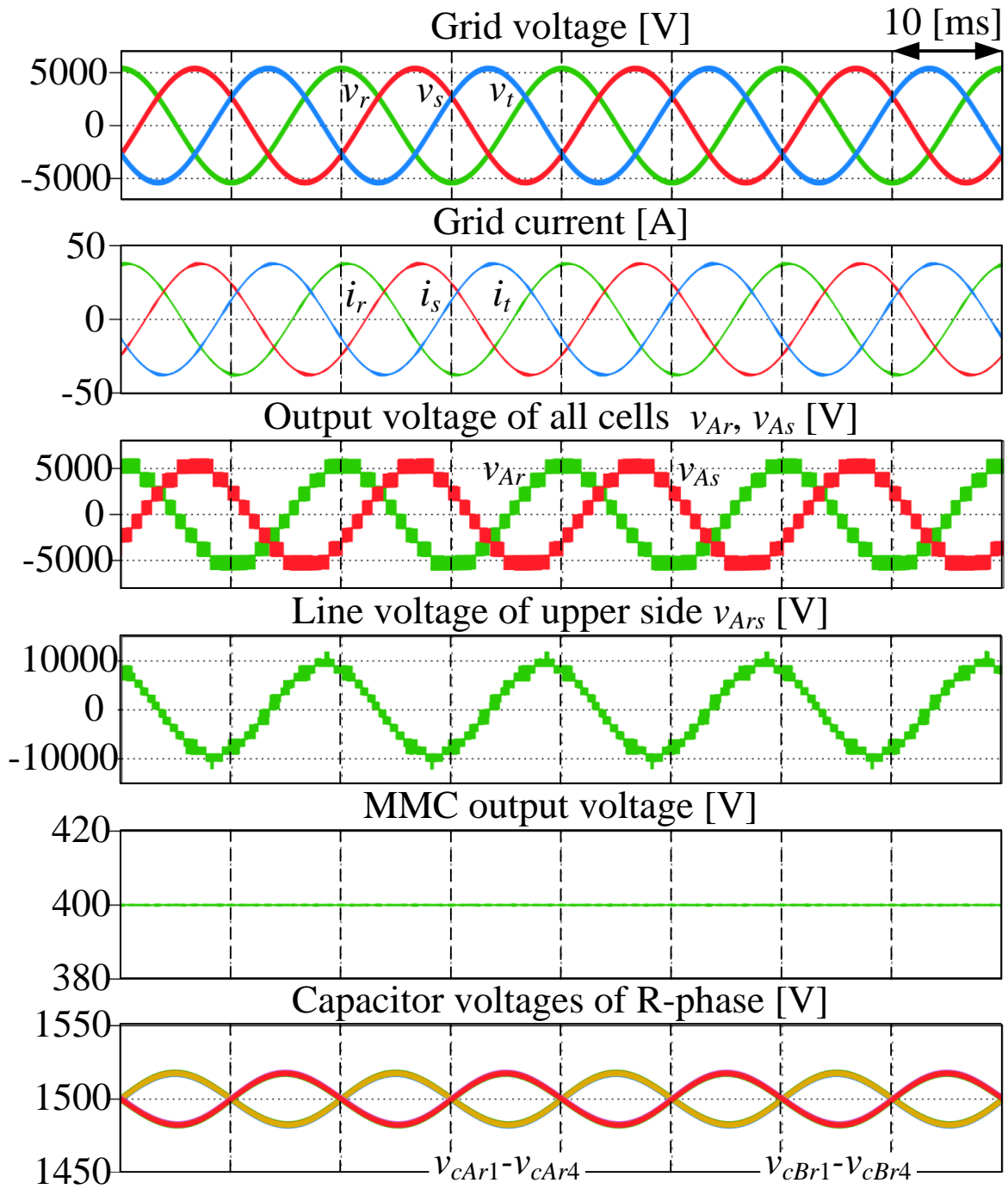


図 4.11 静電容量をノミナル値に対して 2.0p.u.(40000  $\mu$ F)に設定したときの動作波形

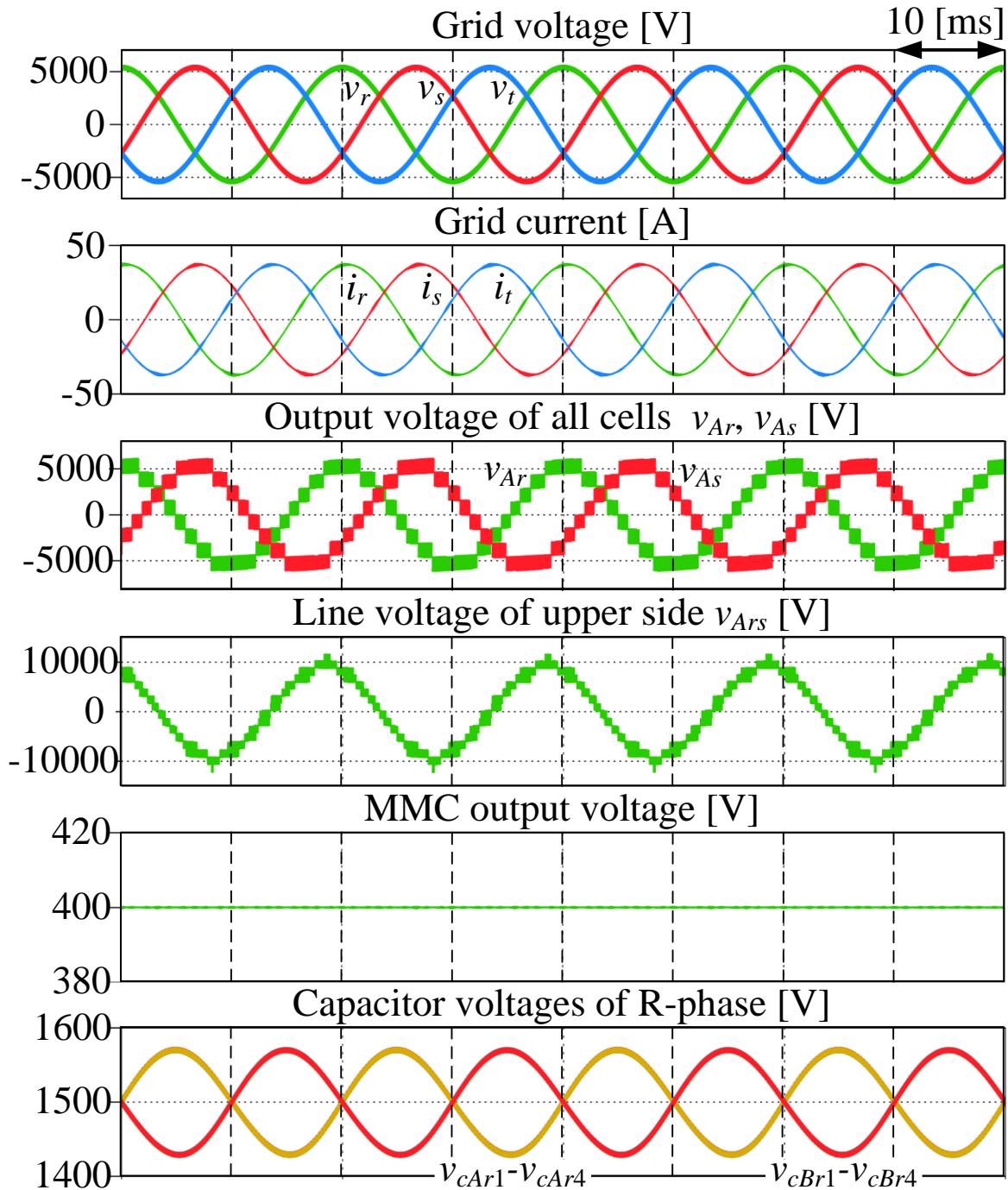


図 4.12 静電容量をノミナル値に対して 0.5p.u.(10000  $\mu\text{F}$ )に設定したときの動作波形

## 4.7 実験結果

本節では、モジュラーマルチレベル変換器のミニモデルによる提案制御の実証試験について記述する。また、ミニモデルの入力電圧源には 200 V 系電力システムを用いる。

### 4.7.1 ミニモデルにおける回路パラメータと実験条件および制御器の構成

表 4.3 に実験条件および回路パラメータを示す。ミニモデルは 1 レグあたり 4 段の Cell, つまり, 1 アームあたり 2 段の Cell で構成されている。また, 本試験は基本的な動作について評価を行うため負荷には  $5.3\Omega$  の抵抗を接続し, 平滑用のコンデンサは用いない。さらに, 各アームに接続されるアームインダクタのインダクタンスは 8 mH であり, パーセントインピーダンス%Z は 6.1%となる。実験におけるアームインダクタのパーセントインピーダンス%Z はシミュレーションでの値を比べて大きくなっており, これは本試験の主目的が基本動作の評価であり, 入力電流制御を安定して動作させるためである。一方で, 各 Cell に実装するコンデンサの静電容量は 1300  $\mu\text{F}$  としている。本論文では, 新しいコンデンサ電圧バランス制御を提案しており, 実験においてコンデンサ電圧の平均値だけでなく, リプル電圧も含めて測定および評価する必要がある。シミュレーションにおいては, リプル電圧がコンデンサ電圧平均値に対して 5%程度になるように静電容量を決定していたが, 実験では定格電力容量の 1 kW を出力した際に, リプル電圧がコンデンサ電圧平均値に対して約 10%になるように静電容量を設計している。

表 4.4 に実験で用いる入力電流制御とコンデンサ電圧平均値制御の制御パラメータを示す。シミュレーションにおける設定条件と同様, 本章の目的は, 単相力率改善コンバータの制御系を基にした提案制御による基本動作の評価であるため制御パラメータの厳密な設計については言及しない。

表 4.3 実験条件

|                               |                      |
|-------------------------------|----------------------|
| Output power $P_o$            | 1000 W               |
| Input line voltage rms $E$    | 200 Vrms             |
| Input voltage frequency       | 50 Hz                |
| Output voltage $V_{mmc}$      | 75 V                 |
| Number of cells per leg $n$   | 4                    |
| DC capacitor $C$              | 1300 $\mu$ F         |
| Unit capacitance constant $H$ | 132 ms @ $V_C=130$ V |
| Load resistor $R$             | 5.3 $\Omega$         |
| Carrier frequency             | 8 kHz                |
| Arm inductor $L_b$            | 8 mH (%Z = 6.1%)     |

表 4.4 実験における制御パラメータ

|                                |          |
|--------------------------------|----------|
| Control gain of ACR $K_{acr}$  | 30 V/A   |
| Proportional gain of AVR $K_P$ | 0.02 V/A |
| Integral time of AVR $T_i$     | 0.08 s   |

図 4.13 に動作評価実験に用いるコントローラと検出システムの構成を示す。実験に用いる検出システムでは、電圧電流信号の取り込みに必要な AD コンバータの個数削減のために時分割検出システムを採用している。6.6 kV 系電力系統に連系される実際のシステムを想定した場合、電圧を検出すべきコンデンサの個数が膨大になるため AD コンバータの使用数を削減するような工夫が要求される。また、アーム電流および系統相電圧の検出も同様に時分割検出システムを採用する。アーム電流は同相の上アームの電流  $i_{Ak}$  と下アームの電流  $i_{Bk}$  を 1 ペアとし、系統電圧では、R 相の相電圧  $v_r$  と T 相の相電圧  $v_t$  を 1 ペアとして DSP の 1 演算周期である  $125 \mu\text{s}$  の間に両信号とも検出する。また、コンデンサ電圧は 1 レグに接続された 4 つのコンデンサを 1 組とし、1 演算周期で 1 信号を検出する。つまり、各コンデンサ電圧は 4 演算周期中に 1 回更新されることになる。時分割検出システムは AD コンバータ 1 つと複数信号の切り替えが可能なアナログマルチプレクサ (AMUX) によって構成されている。さらに、アナログマルチプレクサのスイッチ切り替え時に生じる遅延によって検出信号の誤検出が発生してしまうことを避けるためにサンプル&ホールド IC (S&H) も設置する。DSP の演算は基準キャリア(位相シフト角度が 0 度のキャリア)のピークで開始するため S&H IC は DSP の演算開始と同時に各信号を検出し、その値を保持する。AD コンバータ、AMUX、S&H IC の駆動信号はキャリア周期を基にして全て FPGA によって生成される。さらに、検出信号と Cell の出力電圧指令値は DSP と FPGA 間で送受信される。なお、S 相の相電圧  $v_s$  は  $v_r$  と  $v_t$  を使って算出する。

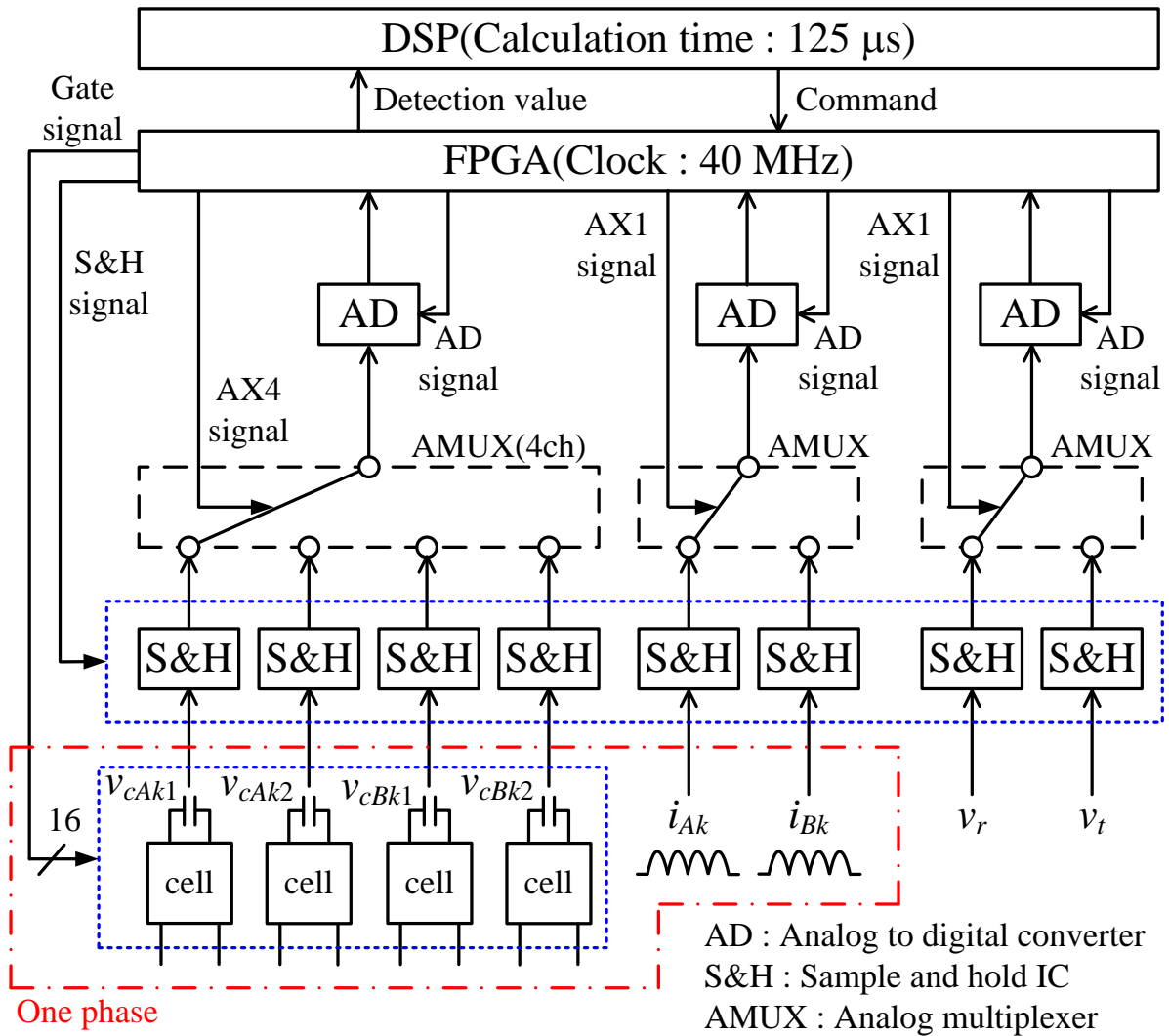


図 4.13 ミニモデルにおけるコントローラの構成

#### 4.7.2 ミニモデルによる基本動作の実証試験結果

図 4.14 に入力相電圧，入力電流および出力電圧波形を示す。初めに，入力相電圧および入力電流波形がほぼ同位相となっており，入力力率をほぼ 1 に制御できていることがわかる。さらに，アームインダクタのパーセントインピーダンス%Z が 6.1% のとき，入力電流の全高調波ひずみ(THD)は 3.5% と低い値になっている。一方，出力側においては，図の下段に示した出力直流電圧波形より，出力電圧が 75 V 付近に一定に保たれていることがわかる。この結果より，ミニモデルは系統電圧 200 V から直流電圧 75 V への変換を達成しており，提案するモジュラーマルチレベル変換器による降圧整流動作が実現できている。

図 4.15 に，R 相上アームと S 相上アームにおいて，それぞれのアームを構成している H-bridge Cell の出力電圧総和波形と両アーム間の線間電圧を示す。初めに，両アームにおける H-bridge Cell の出力電圧総和波形はともに 5 レベル波形となっていることがわかる。各アームは 2 段の H-bridge Cell によって構成され，かつ H-bridge Cell にはユニポーラ変調を適用しているため H-bridge Cell 単体の出力電圧は 3 レベル波形となる。よって，1 アームにおける H-bridge Cell の出力電圧総和波形は零レベルを含めて 5 レベルとなる。さらに，アームのマルチレベル波形は 0 V を基準にして正負非対称となっている。これは，モジュラーマルチレベル変換器の出力電圧制御を達成するために各 Cell の出力電圧に直流オフセットが重畳しているためである。

また，R 相上アームと S 相上アーム間の線間電圧は 9 レベルのマルチレベル波形になっているが，電圧レベルの切り替えにおいて，階段状に変化せず，段と段の間に重なりが生じている部分はいくつか見られる。この原因は，先述した Cell 出力電圧に直流オフセットが重畳としていることと両上アームで同じ位相シフトキャリアを用いているためである。まず，直流オフセットが重畳し，Cell の出力電圧総和波形が非対称となることで両アーム間の線間電圧にもその影響が現れ，対称波形とはならない。さらに，モジュラーマルチレベル変換器において，マルチレベル波形を生成するには規則正しく位相をずらした三角波キャリアを用いるが，両上アームには同じ位相シフトキャリアを適用しているためスイッチングタイミングによって同時 ON，同時 OFF が重なってしまい，それによって完全なマルチレベル波形にならない現象が生じる。しかし，アームインダクタのリプル電流は各アームを構成する Cell の段数とスイッチング周波数によって決まるためチョップ型 Cell や

バイポーラ変調を採用した H-bridge Cell の場合と比べると、リップル電流を低減することができ、アームインダクタの小型化が可能となる。

さらに、マルチレベル波形における PWM パルスの周期は、Cell 段数と Cell 単体のスイッチング周波数によって決まる等価スイッチング周波数によって決定され、実用上、その周期は系統周波数と比べて十分高いものに設定される。この等価スイッチング周波数成分はアームインダクタに印加されるため系統側へ高周波成分が与える影響は十分小さいといえる。

図 4.16 に R 相レグに接続されている全 Cell のコンデンサ電圧波形を示す。また、Cell のコンデンサ電圧は電圧指令値  $v_c^*$  に基づいて制御される。結果として、全コンデンサ電圧が長周期にわたって発散や大きな変動なく、指令値である 130 V 付近に一定に保持されていることがわかる。また、このときの指令値と各コンデンサ電圧値の平均値との誤差は最大でも 2% 未満であり、良好な結果が得られている。以上の結果より、モジュラーマルチレベル変換器はコンデンサ電圧制御を達成しているといえる。

図 4.17 に全 Cell のコンデンサ電圧波形におけるリップルの拡大図を示す。先述したように、モジュラーマルチレベル変換器の各コンデンサでは系統周波数に基づき、低周波数で振動するリップル電圧が発生する<sup>(6)-(8)</sup>。実際のリップル電圧波形からも低周波数で振動するリップル電圧を確認することができる。さらに、各コンデンサ電圧間において誤差が生じている。ただし、既述したように発生している電圧偏差はコンデンサ電圧の平均値に対して非常に小さいものとなる。

図 4.18 に出力電力に対する入力力率特性を示す。特性測定の結果より、出力電力が約 0.2p.u. から 1.0p.u. までの間で、0.95 以上の高い入力力率が得られていることがわかる。また、最高力率は出力電力 1.0p.u. のとき、0.996 である。この結果より、提案制御によって高い入力力率を得ることが可能であるといえる。

以上の基本動作を確認する実験結果より、提案するモジュラーマルチレベル変換器を用いた降圧整流器は入力電流制御、コンデンサ電圧制御および出力電圧制御である降圧整流動作を同時に実現できているといえる。



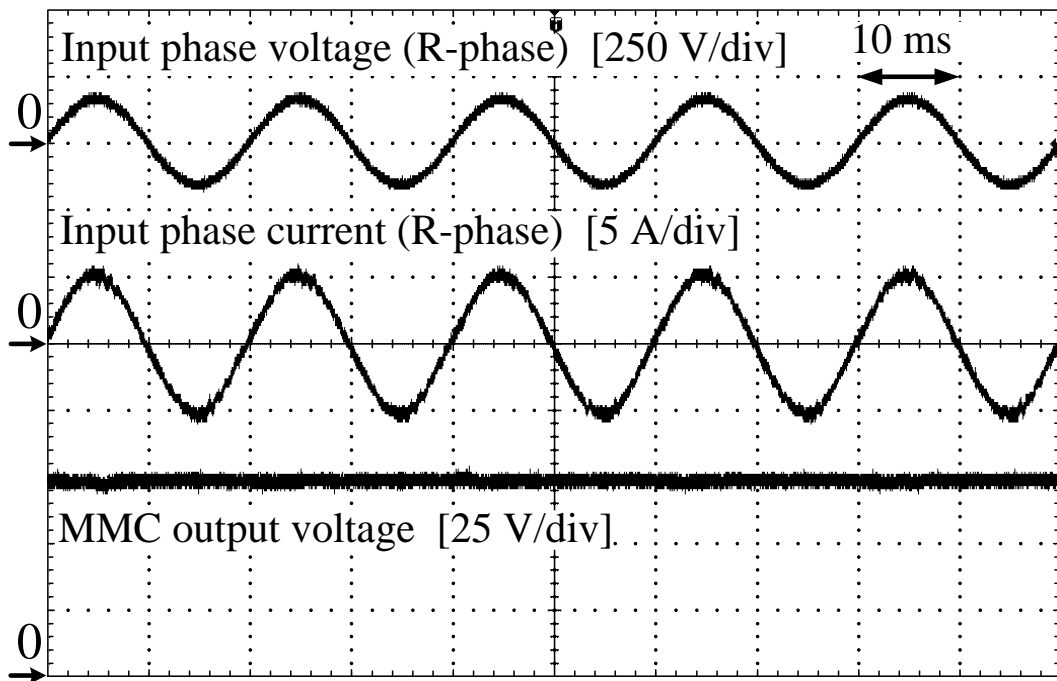


図 4.14 入力相電圧, 入力電流および出力電圧波形

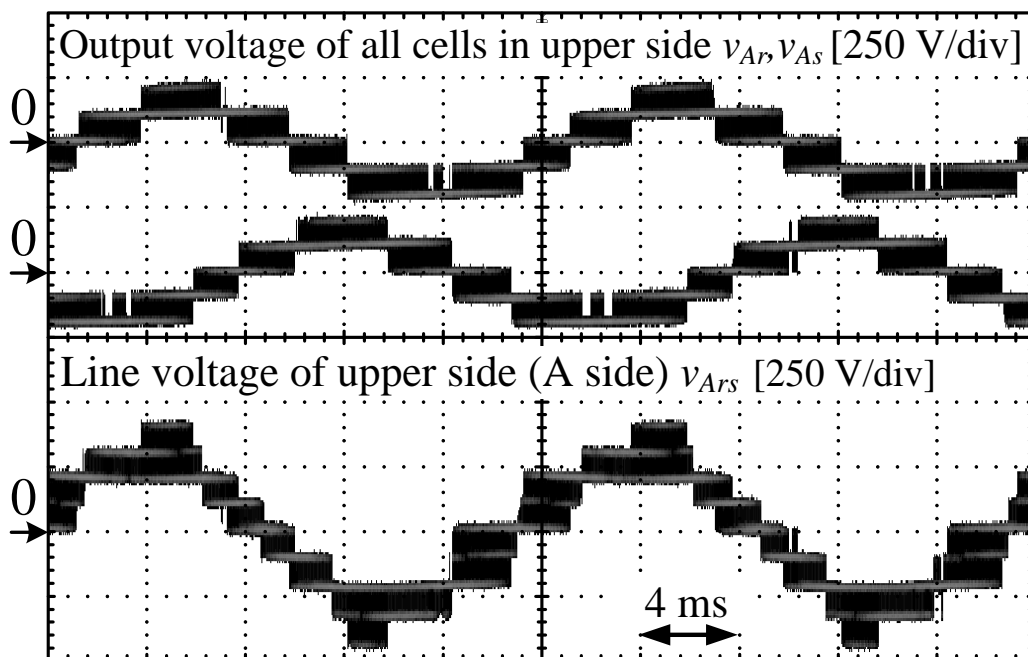


図 4.15 R相上下アームとR-Sアーム間の線間電圧

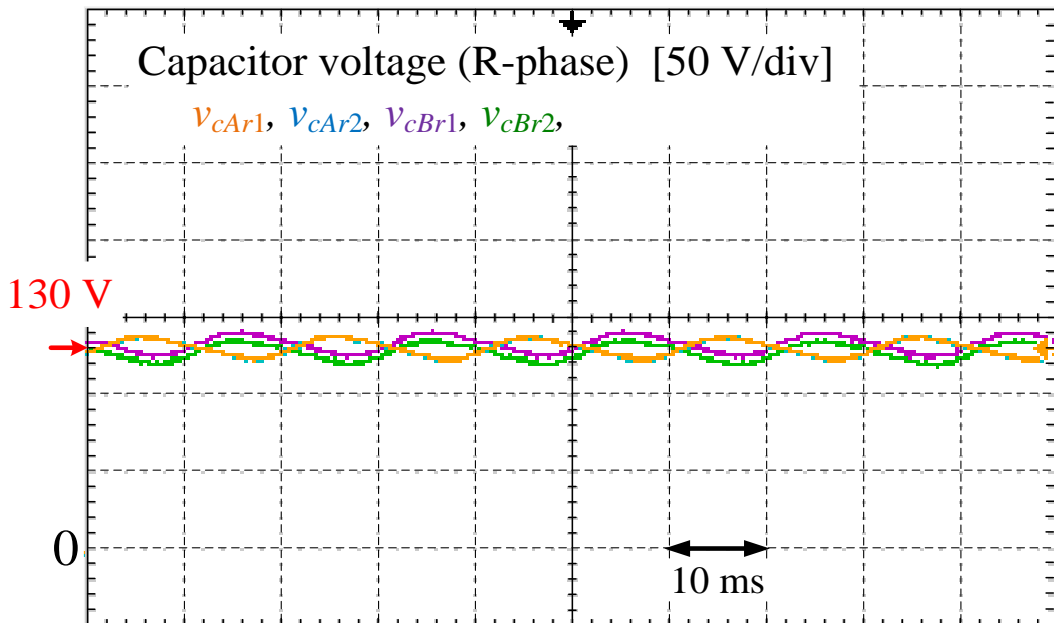


図 4.16 R 相レグに接続されている全 Cell のコンデンサ電圧波形

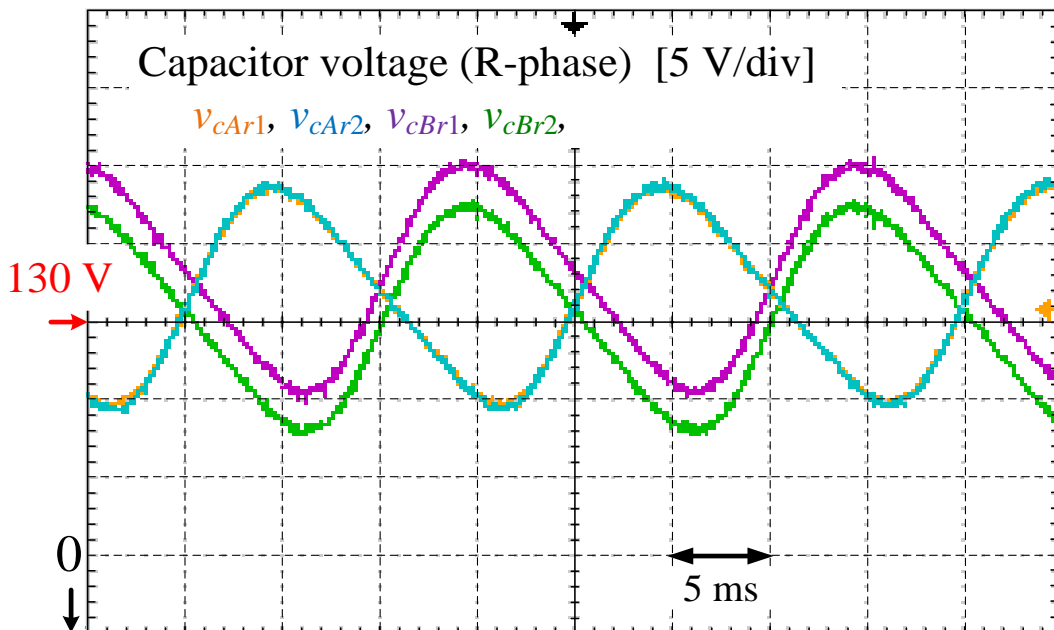


図 4.17 全 Cell のコンデンサ電圧波形におけるリップルの拡大図

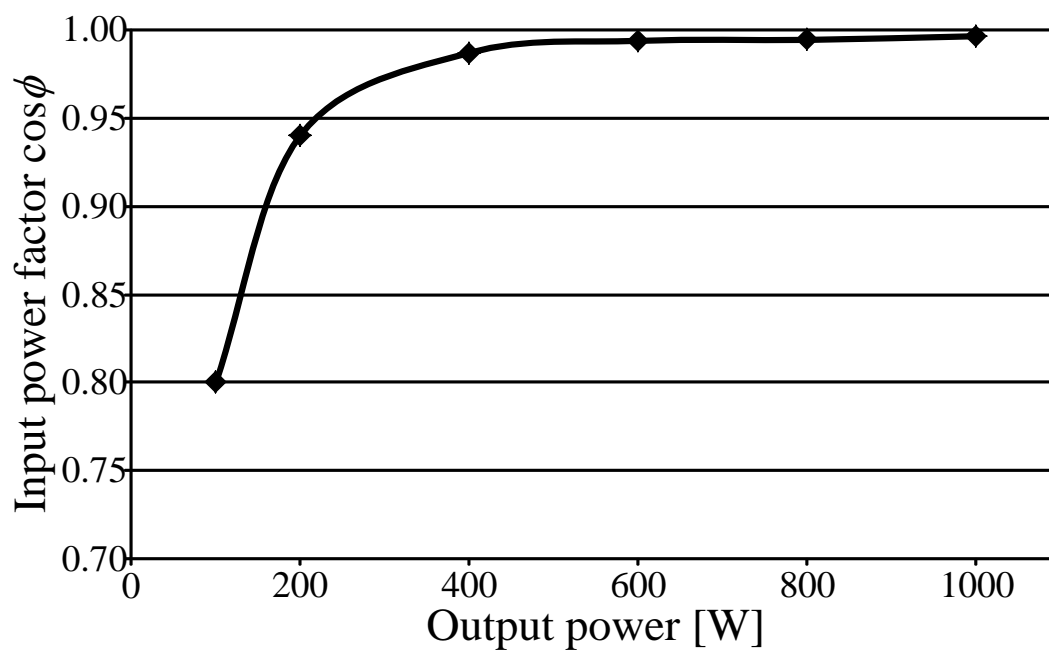


図 4.18 出力電力に対する入力力率特性

### 4.7.3 コンデンサ電圧制御の実証評価

図 4.19 にコンデンサ電圧指令値を変更した際の各 Cell におけるコンデンサ電圧波形および入力電流を示す。コンデンサ指令値を定格値 130 V に対して約 0.23p.u. (100 V→130 V) の大きさをステップ状に変更させた瞬間、コンデンサを充電するために入力電流が一時的に大きくなるが、徐々に収束する。また、各コンデンサ電圧は一旦、オーバーシュートを起こすが、その後指令値に追従し、一定に保持されていることがわかる。この結果より、提案制御系は大きな変動なくコンデンサ電圧を可変することが可能であるといえる。

図 4.20 にコンデンサ電圧指令値を変更した際の MMC 出力電圧波形および入力電流を示す。先の試験と同様、コンデンサ電圧指令値を定格値 130 V に対して約 0.23p.u. の大きさをステップ状に変更させた瞬間、出力電圧は平均値に対して 10%程度降下するが、その後はもとの値に復帰していることがわかる。この結果より、提案制御系はコンデンサ電圧指令値変更時も MMC 出力電圧を一定に保持することが可能である。

図 4.21 に MMC 出力電圧を変更した際の各セルにおけるコンデンサ電圧波形および入力電流を示す。出力電圧は定格値に対して 0.27p.u. (40 V→60 V) でステップ状に可変する。出力電圧が上昇することで負荷が重くなるため入力電流が大きくなっていることがわかる。また、コンデンサ電圧は出力電圧を上昇させた瞬間、平均値に対して 5%ほど降下するが、その後はもとの値に追従していることがわかる。この結果より、提案制御系は MMC 出力電圧を変更した際もコンデンサ電圧を一定に保持することが可能であるといえる。

上記の結果より、提案制御はコンデンサ電圧や出力電圧の急激な変動に対しても安定に動作し、その値を保持または指令値に追従させることが可能である。さらに、コンデンサ電圧バランスも制御パラメータを設計することなく達成可能であることが明らかになった。

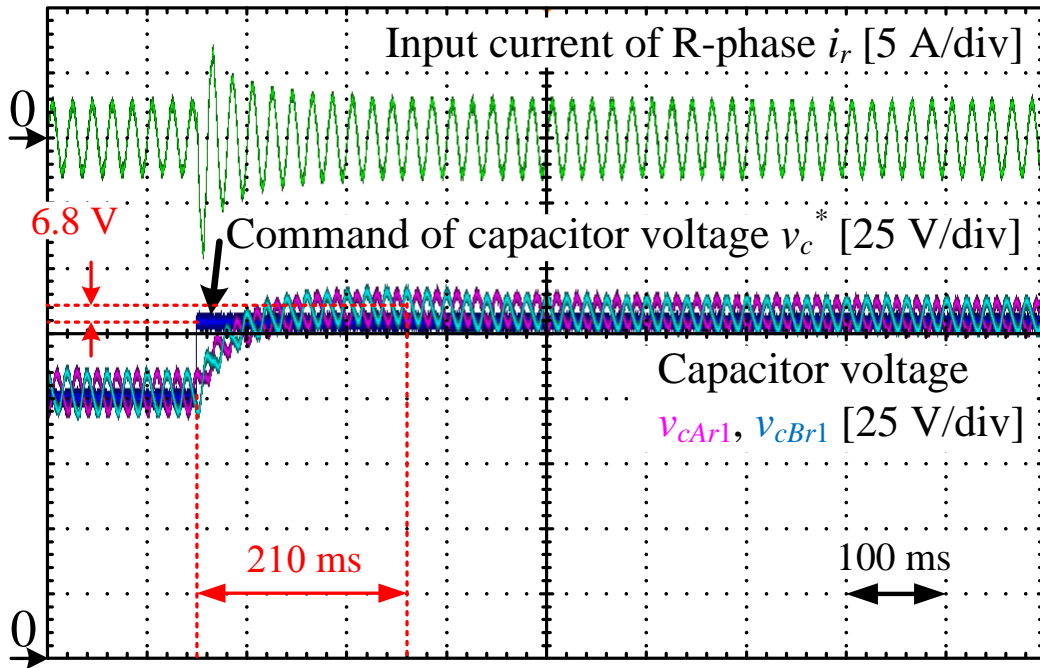


図 4.19 コンデンサ電圧指令値変更時のコンデンサ電圧波形と入力電流波形

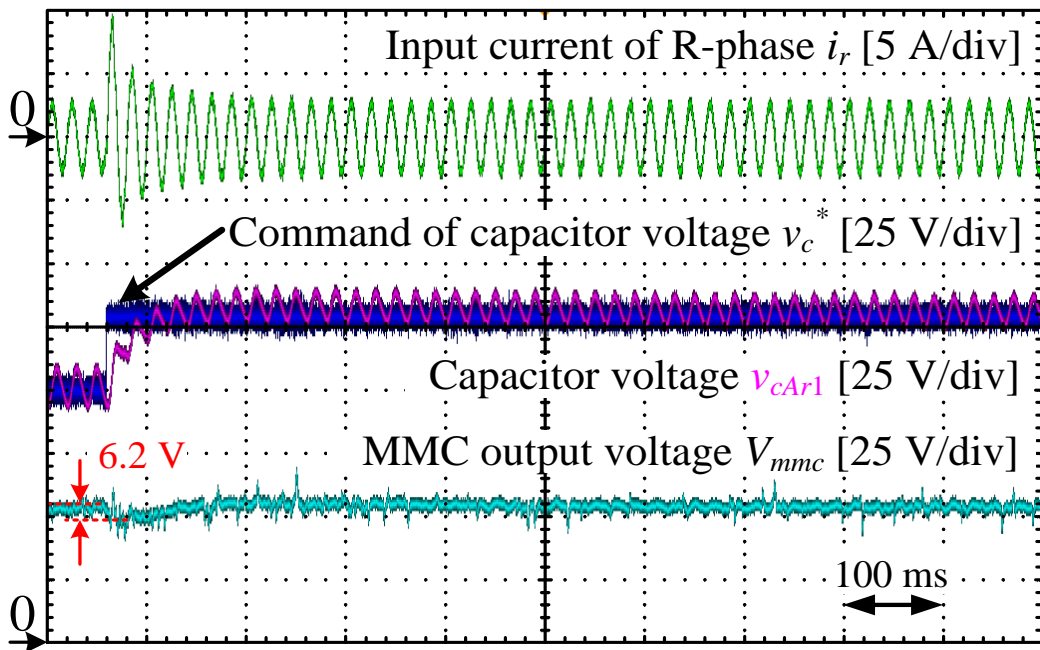


図 4.20 コンデンサ電圧指令値変更時の MMC 出力電圧波形と入力電流波形

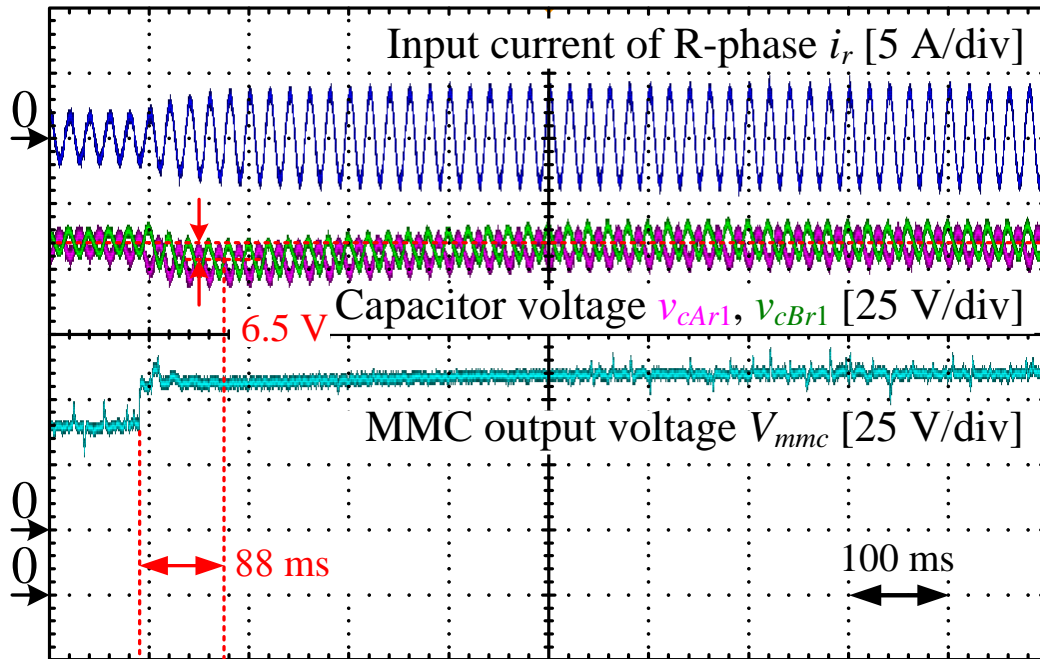


図 4.21 MMC 出力電圧変更時のコンデンサ電圧波形と入力電流波形

## 4.8 分散コントローラ方式の導入による制御回路の簡素化

本論文において、分散協調設計による電力変換回路の高パワー密度化に向けた手法として、コントローラの簡素化がある。これは単にコントローラの小型化だけでなく、汎用部品の使用や制御回路あるいは制御方式としての拡張性も併せ持たなければならない。このコントローラの簡素化を実現するために、本論文では分散コントローラの採用を提案し、本方式が導入し易いように先で制御系の分割が容易であるアームに着目した制御系を提案した。本節では、提案する分散コントローラの構成について述べ、これまで提案されてきたコントローラの構築方式との比較を通して簡素化の効果を明らかにする。

### 4.8.1 提案する分散コントローラの構成

図 4.22 に提案する分散コントローラの構成を示す。まず、本方式では、制御回路が中央のメインコントローラと各 Cell を駆動させるサブコントローラに分かれている。また、コントローラ間は光通信でかつ汎用のシリアル通信方式を採用した通信システムで接続されている。さらに、モジュラーマルチレベル変換器では合計 6 本のアームが存在するため「Arm」と記載された黒破線の部分と同じ構成を持つものが残り 5 つ存在することになる。まず、メインコントローラの役割としては三相電圧の位相検出および電流制御、MMC 出力電圧制御を主とするためメインコントローラ側で検出すべき信号は三相電圧と各アームの電流および出力直流電圧のみであり、各 Cell のコンデンサ電圧は検出しない。また、メインコントローラ側から各アームにはアーム内に存在する全 Cell において共通した制御信号のみを送信するため Cell 個々の出力電圧指令値もメインコントローラでは演算しない。また、この制御信号は図中の赤いラインで示した「Command Line」を通して送信される。

一方、サブコントローラの役割としては、コンデンサ電圧検出、バランス制御後の最終的なセル出力電圧指令値およびゲート駆動信号の生成である。また、図中の緑線で示した「Arm internal signal line」を通して、各コンデンサ電圧をアーム内のいずれかのサブコントローラに送信し、そのアーム内のコンデンサ電圧平均値を算出させてメインコントローラへと送信する。また、集約されたコンデンサ電圧の情報はバランス制御に使用されるため各サブコントローラへと送信される。本方式における最大の利点は、サブコントローラ側でコンデンサ電圧の最終的なセル出力電圧指令値およびゲート駆動信号を生成することで

メイン側と通信すべき信号の数を低減していることであり、それによって従来の中央集中型コントローラと比べて信号線数を大幅に削減している点である。特に、ゲート駆動信号の生成は各サブコントローラで行うためその削減効果は非常に大きく、Cell 数が増加してもメインコントローラ側から送るゲート駆動信号の信号線数が増えることはない。また、コンデンサ電圧についても各サブコントローラ、各アームで検出、演算および集約することでメインコントローラには平均電圧値のみ送信されるため検出線数の削減も実現できる。さらに、各コントローラ間の通信を光方式でかつシリアル通信とすることで、ノイズ対策を軽減するとともに Cell 数増加に伴う信号線数の増加を可能な限り抑制している。また、提案方式ではサブコントローラを各 Cell に取り付ける前提であるが、AD コンバータやゲート駆動信号の出力ポートなどの個数が汎用マイコンで間に合うのであれば、2 つの Cell あるいは 3 つの Cell を 1 つとしてサブコントローラを設置することも可能である。以上のように、通信系についての開発は必要になるが、信号送受信のインタフェースが大規模化することはなく、信号ポート数が限られる汎用マイコンやその他汎用的な IC を活用することができると考えられる。また、提案方式では、全コントローラの演算タイミングを合わせる同期信号の設置が必要となるが、信号線数の削減効果については非常に大きいといえる。

#### 4.8.2 分散コントローラ方式による簡素化の効果

表 4.5 に従来の中央集中型コントローラ方式と 2 章で紹介したアーム単位でサブマイコンを設置する方式、提案する分散コントローラ方式の三者について信号線数を比較した結果を示す。なお、本比較では、一相 (レグ) あたりのセル数を  $n$  として定義しているため、アーム単位では、セル数は  $n/2$  となる。また、各項目は変換器構成に必要なトータルの数字として算出している。一方、アームごとにサブマイコンを設置する方式において、トータル数の横にある括弧内に示された数字はアーム単位での必要数を示している。さらに、信号線数のカウントは、1 信号あたり 1 本を基本とするが、同一信号を送信する箇所については信号ラインをバス化することで集約が可能であるため 1 本とカウントしている。事実、アームごとにサブマイコンを設置する方式では、回路動作の状態をビット表現としているため信号線数の表現が上記の方法でカウントされている。同様に、分散協調設計の理



念に基づいて構築された分散コントローラ方式はシリアル通信導入が前提であるため出力電圧指令値を送信するための信号線は1アームにつき1本とカウントとしている。結果として、提案する分散コントローラ方式は中央集中型コントローラと比べて大幅な信号線数削減効果があることがわかる。また、ゲート駆動信号線、コンデンサ検出信号線の他にもメインコントローラ側に設置するADコンバータの個数も削減することが可能である。一方、各アームにサブマイコンを設置する方式も信号線数の削減効果はあるものの、括弧内に示したアーム内での設置数が示すように、Cell数が増加することでアーム内の信号線数は増加することになる。また、採用されている制御方式では、サブマイコン1台でコンデンサ電圧を同時に検出およびソートする必要があるためサブマイコンにおけるADコンバータの設置数もCell数の上昇に伴って増加する。以上の結果より、分散協調設計が提案する分散コントローラ方式は信号線数の削減とメインコントローラにおけるADコンバータ設置数を削減することができるためコントローラの簡素化を実現できる有効な方式であるといえる。

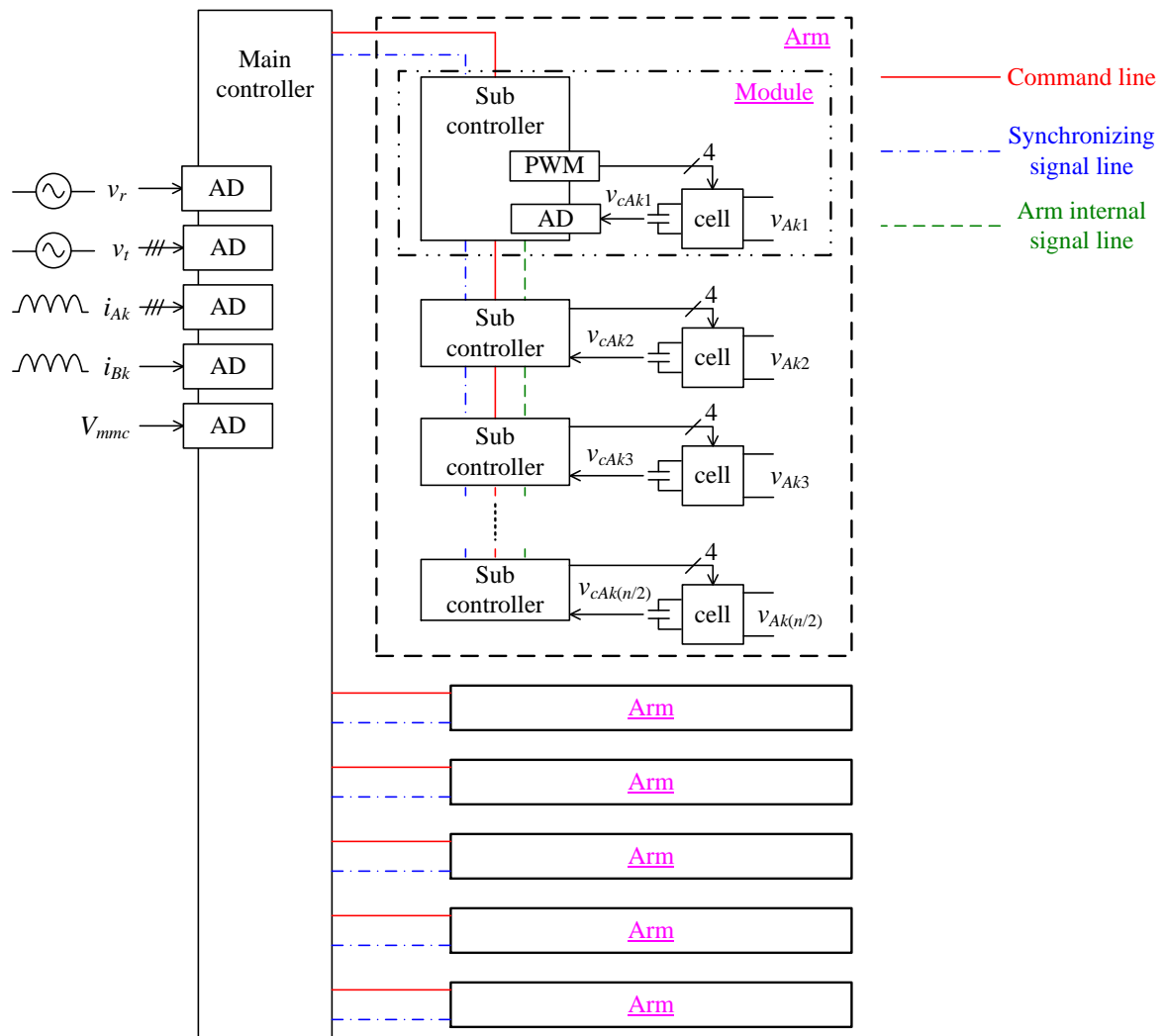


図 4.22 提案する分散コントローラの構成

表 4.5 各コントローラ構成方式の信号線数比較

|                              | ゲート信号線数 ※1 | 出力電圧指令値用信号線数<br>(中央コントローラ-全アーム)                | コンデンサ電圧検出信号線数<br>(中央コントローラ-各セル) | 中央コントローラにおける<br>A/D コンバータ数 ※2 | コントローラの<br>同期信号送信数 |
|------------------------------|------------|--|---------------------------------|-------------------------------|--------------------|
| 中央集中型コントローラ                  | $12n$      | 0  | $3n$                            | $3n$                          | 0                  |
| 各アームにサブマイコンを<br>設置する分散コントローラ | $0(4n)$ ※3 | $\lceil \log_2(n+2) \rceil$ ※4<br>[ ]はシーリング関数。 | $0(n/2)$ ※5                     | $0(n/2)$ ※6                   | 6                  |
| 分散協調設計によって<br>構築されたコントローラ    | 0          | 6  | 6                               | 0                             | 6                  |

※1 中央コントローラあるいは各アームを統括制御しているサブマイコンから各 Hブリッジセルの間に設置されるゲート信号線の本数として定義

※2 系統電圧、アーム電流および MMC 出力直流電圧を検出するための AD コンバータは除外

※3 中央コントローラからの信号線は不要だが、ゲート信号の生成は各アームに設置されたマイコンが行うため信号線が必要

※4 もともとの表記は $\lceil \log_2(2n+2) \rceil$ であるが、これはアームあたりの段数を  $n$  としたときのもの。また、上記の数字は全セルの状態をビット数で表現したもの

※5 各アームにサブマイコンを設置する分散コントローラでは、アーム内に存在するコンデンサ電圧をサブマイコン(アームを統括制御)で検出する必要有り

⇒段数増加に伴い、サブマイコンで検出すべきコンデンサ電圧信号数が増加するためアーム単位では  $n/2$  本の検出信号線が必要

※6 ※5 と同様、中央コントローラに AD コンバータは不要だが、アームを統括するサブマイコンにはアームに存在するセル分の AD コンバータが必要

## 4.9 結論

本節では、モジュラーマルチレベル変換器を用いた降圧整流器の基本動作および提案制御の実証評価について述べた。従来のチョップ型 Cell を採用したモジュラーマルチレベル変換器では、Cell 出力電圧の下限値が発生し、降圧整流動作ができなかったが、H-bridge Cell を採用することで下限値の問題を解消することができるため降圧整流動作が可能となる。また、モジュラーマルチレベル変換器の動作において求められる制御項目は従来の単相力率改善 (PFC) コンバータと共通する部分が多い。よって、単相 PFC コンバータにおいて検討されてきた制御技術をモジュラーマルチレベル変換器へ転用することを目的とし、提案制御系の主要部分は単相 PFC コンバータの制御系を基に構築している。さらに、提案制御ではコンデンサ間で発生する電圧アンバランスを解消するためにコンデンサ電圧バランス制御を導入しているが、提案するコンデンサ電圧バランス制御では、従来検討されてきたものと比べて制御パラメータの設計が必要ないという特徴がある。

基本動作の確認として、まず、回路シミュレーション上でモデルを構築して評価を実施した。提案する H-bridge Cell を採用したモジュラーマルチレベル変換器は電力系統の電圧である 6.6 kV から直流電圧 400 V への降圧整流動作を達成することができることを確認した。さらに、入力力率をほぼ 1 に制御できること、アームインダクタのパーセントインピーダンス%Z が 3.2% のとき、全高調波ひずみ(THD)が 0.1% 程度になることもそれぞれ確認した。加えて、回路中のアームに取り付けられる全 Cell のコンデンサ電圧が一定に保持されることも明らかにした。

モジュラーマルチレベル変換器における提案制御の実証評価として、入力電圧源に 200 V 系電力系統を採用したミニモデルを構築し、その基本動作や諸特性を測定した。初めに、基本動作として入力電圧 200 V から直流電圧 75 V への降圧整流動作が実現できること、また、入力電流の全高調波ひずみ(THD)が 3.5% になることを確認した。さらに、全コンデンサ電圧が指令値である 130 V に一定に保持され、両者の誤差が最大でも 2% 以下になる結果も得られた。

以上より、提案制御は従来の単相 PFC コンバータにおいても用いられてきた制御系を基にしており、主要部分は変更せず、モジュラーマルチレベル変換器の動作として必要な部分を加える形となっている。よって、単相 PFC コンバータにおける制御の概念や考え方、

## 分散協調設計によるモジュラーマルチレベル変換器の制御系構築

---

その技術をモジュラーマルチレベル変換器へ転用することが期待できる。その結果として、モジュラーマルチレベル変換器の制御系構築における議論やモジュラーマルチレベル変換器の実用化に向けた新しい視点や考え方が拡大できる。

最後に、分散協調設計の理念に基づく分散コントローラ方式の構成と信号線数の削減効果を示すことでコントローラの簡素化が実現することができることを明らかにした。上記で述べた制御方式と分散コントローラ方式を採用することで小型化するだけでなく、汎用性や拡張性の点でも優れたコントローラを構築することができる。

## 参考文献

- (1) D. Karagiannis, E. Mendes, A. Astolfi, R. Ortega: "An Experiment Comparison of Several PWM Controllers for a Single-phase AC-DC Converter", IEEE Trans. on Control Systems Technology, Vol. 11, No. 6, pp. 311-326, (2003)
- (2) B-R. Lin, H-H. Lu, S-C. Tsay: "Control Technique for High Power Factor Multilevel Rectifier", IEEE Trans. on Aerospace and Electronic Systems, Vol. 37, No. 1, pp. 226-240, (2001)
- (3) G. Escobar, D. Chevreau, R. Ortega, E. Mendes: "An Adaptive Passivity-Based Controller for a Unity Power Factor Rectifier", IEEE Trans. on Control Systems Technology, Vol. 9, No. 4, pp. 637-644, (2001)
- (4) J-C. Crebier, J-P. Ferrieux: "PFC Full Bridge Rectifiers EMI Modeling and Analysis – Common Mode Disturbance Reduction", IEEE Trans. on Power Electronics, Vol. 19, No. 2, pp. 378–387, (2004)
- (5) 萩原, 赤木: 「モジュラー・マルチレベル変換器 (MMC) の PWM 制御法と動作検証」, 電学論 D, Vol. 128, No. 7, pp. 957-965, (2008)
- (6) 藤田, 萩原, 赤木: 「MMCC-DSCC 方式モジュラーマルチレベルコンバータのパワーフロー解析と直流コンデンサ電圧の制御」, 電学論 D, Vol. 132, No. 6, pp. 659-665, (2012)
- (7) 萩原, 前田, 赤木: 「二重スター・チョッパセル方式のモジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の理論解析と制御」, 電学論 D, Vol. 131, No. 1, pp. 84-92, (2011)
- (8) T. Nakanishi, J. Itoh: "Design Guidelines of Circuit Parameters for Modular Multilevel Converter with H-bridge Cell", IEEE Journal of Industry Applications, Vol. 6, No. 3, pp. 231-244 (2017)
- (9) H. Fujita, S. Tominaga, H. Akagi: "Analysis and design of a DC voltage-controlled static VAR compensator using quad-series voltage-source inverters", IEEE Trans. on Industry Applications, Vol. 32, No. 4, pp. 970–978, (1996)

## 第5章

# 分散協調設計による回路解析とダウンサイジングに向けた基本条件の導出

### 5.1 緒論

モジュラーマルチレベル変換器において、絶縁対策に関わる要素を除けば Cell 回路に実装されるヒートシンクおよびコンデンサ、各アームに取り付けられるアームインダクタといった回路コンポーネントがシステム総体積の大部分を占める。一般的に、ヒートシンクを設計するためには半導体素子において発生する電力損失を正確に知る必要がある。また、コンデンサの設計では、リップル電圧から静電容量を決定する必要があり、電解コンデンサのように寿命の設計が必要なコンデンサを採用する場合は、コンデンサに流れ込むリップル電流から許容リップル電流値の選定や並列接続数を決めなければならない。インダクタの設計では基本波電流および直流電流に対するリップル電流を規定値以下に抑制するようにインダクタンスを決定する必要がある。モジュラーマルチレベル変換器においても上記と同様に回路コンポーネントを設計する必要があり、かつダウンサイジングを実現するために必要な条件を導出しなければならない。各要素の設計にはリップル電流やリップル電圧、損失などの数値を正確に把握する必要があり、電力容量や入出力電圧値が変化した場合でも、設計に必要な数値を求められるように理論式を導出しなければならない。本章では、分散協調設計の理念に基づき、回路コンポーネント体積のダウンサイジングに必要な条件を導出する第一段階として、各コンポーネント設計に必要な理論式を導出し、その理論式から各

分散協調設計による回路解析とダウンサイジングに向けた基本条件の導出  
コンポーネント設計におけるワーストケースを明確化する。また、導出した理論式の有用性と妥当性を検証するためにミニモデルを用いた検証試験も実施する。

## 5.2 モジュラーマルチレベル変換器におけるコンポーネント体積

2章ですでに述べたように本設備のモデルは我が国で多く採用されている「キュービクル式高圧受電設備」である<sup>(1)(2)</sup>。なお、定格電力容量は200 kVAとする。従来の受電設備は複数台の絶縁変圧器を用いることで入力電圧6.6 kVから交流配電電圧である200 Vおよび100 Vへ降圧している。また、本受電設備では、変圧器のほかに力率改善用の進相コンデンサや、進相コンデンサに流入する高調波電流を抑制する直列リアクトルも設置されている。さらに、DC マイクログリッドなどの直流電圧システムに接続するには整流器が別途必要となる。以上から、設備の総合体積を占める主な要素としては、絶縁変圧器、進相コンデンサおよび直列リアクトルの3つとなる。これら3つの回路部品について、その体積を合計したものを「コンポーネント体積」と定義するとその値は1605 dm<sup>3</sup>となる<sup>(1)(4)</sup>。

同じく2章にてモジュラーマルチレベル変換器とDual Active Bridgeなどの双方向絶縁型DC-DC変換器を採用したDC マイクログリッド用受電システムを提案した。モジュラーマルチレベル変換器およびシステム全体の構成についてはすでに述べているためその詳細な説明については割愛する。提案システムにおけるモジュラーマルチレベル変換器は、6.6 kV系電力システムに連系し、降圧整流動作を実現するためには従来のチョッパ型Cellではなく、出力電圧に下限値がないH-bridge Cellを複数台接続する必要がある。H-bridge Cellを複数接続することで低損失特性を持つ低耐圧半導体素子を使用することができる。また、H-bridge Cellの接続数を増加させることにより、アーム単位で出力等価スイッチング周波数が上昇するため全高調波ひずみ(THD)を改善することができる。

モジュラーマルチレベル変換器の設計では、回路を構成するCell段数とMMCの出力直流電圧が大きく関係している。まず、DC マイクログリッドの直流バス電圧は400 Vが想定されており、提案する受電システムでは、モジュラーマルチレベル変換器と絶縁型DC-DC変換器の2つを使用して系統電圧6.6 kVから直流バス電圧400 Vに変換することになる。よって、両変換器間の電圧であるモジュラーマルチレベル変換器の出力直流電圧は自由に決定することができる。例えば、モジュラーマルチレベル変換器によって系統電圧6.6



kV から出力直流電圧数百 V に変換すると考える。一定の電力容量という条件下では、出力直流電圧を低く設定すると負荷に並列接続されている 3 本のレグに流れる直流電流が増大、つまり、アーム電流中に含まれる零相成分が上昇することになる。この電流増大によって、Cell を構成するスイッチング素子において損失が増大し、ヒートシンクの体積が増加することが考えられる。一方、出力直流電圧を高く設定すると、上記とは反対に零相電流が低下するためスイッチング素子での損失低減およびヒートシンクの小型化ができる。その反面、Cell のコンデンサ電圧は先述したようにモジュラーマルチレベル変換器の入力電圧と出力電圧によって決定されるため、出力直流電圧を低く設定した場合と比べて Cell 段数が上昇する。結果、Cell 総数が増加することによって総合体積が増加することが考えられる。以上のように、提案する受電システムでは、モジュラーマルチレベル変換器における出力直流電圧決定の自由度を生かして回路コンポーネントのダウンサイジングを実現するために必要な条件を導出し、設計法を検討する必要がある。以降では、具体的な設計指針、設計方法を導出するために必要な理論式を導出する。具体的には、コンデンサにおけるリップル電圧およびリップル電流の定式化、ヒートシンク設計のに向けた半導体損失式、アームインダクタにおけるリップル電流式の導出を行う。

### 5.3 コンデンサにおけるリップル電圧とリップル電流の理論式導出

モジュラーマルチレベル変換器を構成する Cell はコンデンサを有しており、システムのコンポーネント総合体積を左右する 1 要素となっている。よって、回路コンポーネントのダウンサイジングを達成する上で、各 Cell が持つコンデンサの体積評価およびその設計は非常に重要である。先述したように、Cell の段数によってコンデンサ 1 つあたりに要求される耐圧が変化する。さらに、モジュラーマルチレベル変換器の出力直流電圧によってアームを流れる電流の零相成分が変わるためコンデンサのリップル電圧やリップル電流も変化することが考えられる。コンデンサの耐圧、リップル電圧を抑制するために必要な静電容量、および許容可能なリップル電流値はコンデンサの体積を左右する大きな要素である。しかし、Cell 段数、出力直流電圧およびコンデンサ体積の関係については十分に議論されていない。その主な理由としては、モジュラーマルチレベル変換器の Cell に適用されるコンデンサには高耐圧かつ大容量という特殊な仕様が要求され、市販品としての事例に限られるためである。一般的なコンデンサ設計では、高耐圧かつ大静電容量ほど体積が増加する。電圧と静電容量はコンデンサの静電エネルギーを決める変数であることから、コンデンサの体積は静電エネルギーに基づくと言い換えることができる。事実、モジュラーマルチレベル変換器におけるコンデンサ体積を静電エネルギーに基づいて評価している事例がいくつか報告されている<sup>(5)(8)</sup>。しかしながら、これらの検討ではコンデンサの種類 (ex. フィルムコンデンサ、セラミックコンデンサ、電解コンデンサ) については言及されていない。また、特殊設計されたフィルムコンデンサやセラミックコンデンサを Cell に用いた体積検討も報告されている<sup>(9)(10)</sup>。しかし、これらは特定の Cell 段数に基づいて決定された特殊仕様であるため、実用上、その体積を比較することは難しい。

一方で、先述したように Cell に実装されるコンデンサには大きな静電容量が求められる。その理由としては、低周波数で振動するリップル電圧がコンデンサ電圧制御系に対して外乱となるため可能な限りリップル電圧を抑制しなければならないためである。大容量のコンデンサの代表例には電解コンデンサがあり、数百 V の耐圧を有し、かつ体積に対する静電容量の比率が一般的に使用されるコンデンサの中で最も高いことで知られている。このような特徴から、モジュラーマルチレベル変換器の試作器にも使用された例が報告されている<sup>(11)(12)</sup>。一方、電解コンデンサに代表されるように、大容量のコンデンサには電解液を使用

しているものが多く、流入するリップル電流によってコンデンサが発熱し、それによって電解液が蒸発することで素子寿命が決まるという特徴がある<sup>(13)</sup>。よって、電力変換器に採用する際は、リップル電流を正確に把握した上でコンデンサの寿命を考慮する必要がある。つまり、モジュラーマルチレベル変換器に電解コンデンサを適用する際は、コンデンサの許容リップル電流値が重要な設計要素の1つとなる。さらに、Cell 段数によって要求耐圧が変化すると直列接続すべきコンデンサ数が増えるためコンデンサの体積を検討する上では耐圧も重要な設計要素となる。

本論文では、電解コンデンサを適用する場合を想定し、コンデンサの体積を検討するためにリップル電流と耐圧を評価指標として用いる。よって、まずは電解コンデンサに流入するリップル電流を定式化し、その値を正確に把握する必要がある。

### 5.3.1 コンデンサ電圧の決定

モジュラーマルチレベル変換器を構成する Cell は入力電圧および出力電圧の総和値を Cell 段数に応じて分圧する必要がある。各 Cell のコンデンサ電圧  $V_C$  は先の章で示したように(2.1)式を満たす必要がある。ここで、変調率 $\lambda$ は0.95以下に設定する。さらに、本節で実施する回路解析では、基本動作について検討を行うためアームインダクタでの電圧降下は無視するものとする。事実、モジュラーマルチレベル変換器では、Cell を多段化することでアーム単位の出力等価スイッチング周波数が向上し、それによってアームインダクタを流れるリップル電流を低減することができるためアームインダクタのインダクタンスも小さく設定することが可能である。結果として、アームインダクタの電圧降下は入出力電圧に対して十分小さくなると考えられる。

### 5.3.2 コンデンサにおけるリップル電圧式の導出

リップル電流をある規定値 (使用する電解コンデンサの許容リップル電流値と寿命の観点から決定) 以下に抑制するためには各コンデンサに流れるリップル電流を正確に把握する必要がある。よって、初めに、Cell のコンデンサに流入するリップル電流の定式化を行う。リップル電流の導出には、まず、Cell の出力電圧と Cell に流出入する電流、つまりアーム電流からコンデンサの静電エネルギーを求める。その後、各コンデンサで発生するリップル電圧を

導出し、さらに、コンデンサ電圧とコンデンサ電流の関係からリップル電流を定式化する。

初めに、各 Cell が出力する電圧  $v_{cell}$  およびアーム電流  $i_{arm}$  をそれぞれ以下のように定義する。Cell の出力電圧  $v_{cell}$  は、モジュラーマルチレベル変換器が入力電流制御と出力電圧制御を同時に達成することから交流成分と直流成分を含んでいる。また、アーム電流  $i_{arm}$  においても電力系統から流れ込む交流電流と負荷に電力を供給する直流電流が存在するため両成分を含んでいる。アーム電流において、前者の交流電流は正相成分、後者の直流成分は電源周期に関与せず、かつ理想的には全アームに等しく流れるため零相成分と定義することができる。なお、アームインダクタでの電圧降下やスイッチングによるリップル成分は入出力電圧やアーム電流の基本成分と比べて十分小さいとし、無視するものとする。また、以下の式は下アームに着目したものであり、正負符号は前章の図 4.1 での定義に基づく。

$$v_{cell}(t) = \frac{1}{n} \left( 2\sqrt{\frac{2}{3}} E \cos(\omega t + \phi) + V_{mmc} \right) \dots\dots\dots (5.1)$$

$$i_{arm}(t) = -\frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \cos \omega t + \frac{P}{3V_{mmc}} \dots\dots\dots (5.2)$$

ここで、 $S$  は入力皮相電力であり、入力有効電力  $P$  と入力無効電力  $Q$  から以下のように定義される。さらに、 $\phi$  は入力位相差である。

$$S = \sqrt{P^2 + Q^2} \dots\dots\dots (5.3)$$

(5.1)式と(5.2)式を積算することで各 Cell の出力瞬時電力がわかる。さらに、瞬時電力を不定積分するとコンデンサに蓄積されるエネルギー値が算出でき、(5.4)式で求められる。

$$\begin{aligned} W_C(t) &= \int v_{cell} i_{arm} dt \dots\dots\dots (5.4) \\ &= -\frac{1}{2} \sqrt{\frac{2}{3}} \frac{V_{mmc} S}{n\omega E} \cos(\omega t - \phi) + \frac{2}{3} \sqrt{\frac{2}{3}} \frac{EP}{n\omega V_{mmc}} \cos \omega t - \frac{S}{6n\omega} \sin(2\omega t - \phi) + W_{C0} \end{aligned}$$

ここで、 $W_{C0}$  は不定積分における積分定数である。 $W_{C0}$  は定数であるため時間的に変化せず、ある一定期間にコンデンサに蓄積されるエネルギーの平均値として定義することができる。さらに、コンデンサに蓄積される静電エネルギー  $W_C(t)$  と静電容量  $C$ 、コンデンサ電圧  $v_C(t)$  との関係は以下のように示される。

$$W_C(t) = \frac{1}{2} C v_C(t)^2 \dots\dots\dots (5.5)$$

(5.4)式および(5.5)式より、コンデンサ電圧  $v_c(t)$  について解法すると(5.6)式のように求められる。なお、解法の際、テイラー展開による1次近似を用いている。また、近似において、コンデンサ電圧平均値  $V_{C0}$  を定義している。コンデンサ電圧平均値  $V_{C0}$  はコンデンサに蓄積されるエネルギーの平均値  $W_{C0}$  と静電容量  $C$  から  $V_{C0}^2 = 2W_{C0}/C$  として求めている。

$$v_c(t) = V_{C0} - \frac{1}{2} \sqrt{\frac{2}{3}} \frac{V_{mmc} S}{n\omega C E V_{C0}} \sin \omega t + \frac{2}{3} \sqrt{\frac{2}{3}} \frac{E P}{n\omega C V_{mmc} V_{C0}} \cos(\omega t + \phi) - \frac{S}{6n\omega C V_{C0}} \sin(2\omega t + \phi) \dots\dots\dots (5.6)$$

(5.6)式より、リップル電圧には電源角周波数 $\omega$ で振動する成分と電源角周波数 $\omega$ の2倍の値で振動する成分の二つの成分が存在することがわかる。説明の便宜上、前者を基本周波数成分、後者を2次周波数成分と定義する。リップル電圧の基本周波数成分は入力位相差 $\phi$ や入力有効電力 $P$ を含んでいるため、その両値に応じて変化することがわかる。さらに、入力有効電力 $P$ は入力位相差 $\phi$ によって変化する。将来的に、モジュラーマルチレベル変換器によって無効電力を調整するような機能を追加する場合、入力位相差 $\phi$ や入力有効電力 $P$ が変化することが想定されるためリップル電圧の大きさと入力位相差 $\phi$ の関係を明らかにする必要がある。(5.6)式中の基本周波数成分のみを合成すると(5.7)式のようになる。また、角度 $\beta$ は(5.8)式のようになる。

$$\Delta v_{c-1}(t) = -\sqrt{\frac{2}{3}} \frac{S}{n\omega C V_{C0}} \sqrt{\left(\frac{E}{3V_{mmc}}\right)^2 + \left(\frac{E}{3V_{mmc}} - \frac{V_{mmc}}{2E}\right)^2} + 2\left(\frac{E}{3V_{mmc}}\right)\left(\frac{E}{3V_{mmc}} - \frac{V_{mmc}}{2E}\right) \cos 2\phi \cos(\omega t + \phi + \beta) \dots\dots\dots (5.7)$$

$$\beta = \tan^{-1} \left[ \frac{-\left(\frac{E}{3V_{mmc}} - \frac{V_{mmc}}{2E}\right) \sin 2\phi}{\left(\frac{E}{3V_{mmc}}\right) + \left(\frac{E}{3V_{mmc}} - \frac{V_{mmc}}{2E}\right) \cos 2\phi} \right] \dots\dots\dots (5.8)$$

(5.7)式より、リップル電圧の基本波成分において、振幅が最大になるにはルート内が最大になれば良いことがわかる。結果として、入力位相差 $\phi$ が0もしくは $\pi$ のときに基本波成

分の振幅が最大になる。

図 5.1 に入力力率とリップル電圧振幅の関係を示す。なお、両成分は(5.6)式を用いて描いている。結果として、(5.7)式の導出時に述べたように基本周波数成分の振幅は力率が 1.0 もしくは-1.0, つまり, 入力位相差 $\phi$  が 0 もしくは $\pi$ のときに最大になることがわかる。一方, 2 次周波数成分の振幅は入力位相差 $\phi$  が変化しても一定になっていることがわかる。これは, 入力皮相電力  $S$  が入力位相差 $\phi$  によって変化しないためである。

以上の結果より, コンデンサをリップル電圧の観点から設計する際には, リップル電圧が最大となる入力位相差 $\phi$  が 0 のときをワーストケースとして, その大きさを算出し, 必要な静電容量を設計すればよい。

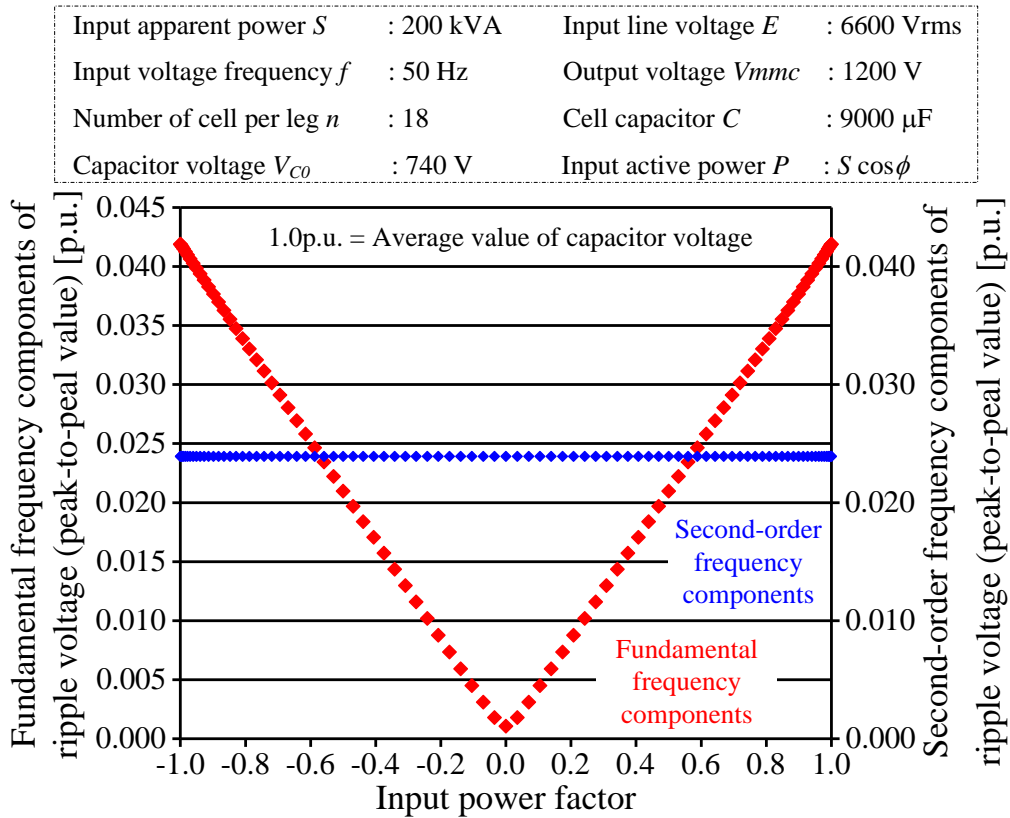


図 5.1 入力力率とリップル電圧振幅の関係

### 5.3.3 コンデンサにおけるリップル電流式の導出

一般的な電力変換器に用いられている電解コンデンサの許容リップル電流値はデータシートなどの仕様からその情報を得ることができる。また、コンデンサ寿命確保の観点から、各コンデンサに流れる電流は公称値に対して十分小さいことが望ましい。言い換えると、流れるリップル電流を把握し、寿命確保の上で十分な許容リップル電流値を持ったコンデンサを選択すべきである。さらに、単体での許容リップル電流値には限界があるためコンデンサの並列接続数を増加させることで許容リップル電流値を満足させる方法も一般的に行われている。並列接続数を変更することで必然的に体積も変動することからモジュラーマルチレベル変換器に電解コンデンサを適用するためには、Cell 段数とコンデンサ体積を評価する前にリップル電流とコンデンサ体積の関係を明らかにする必要がある。

コンデンサ電圧を示す(5.6)式、およびコンデンサ電圧  $v_c$  とコンデンサを流れる電流  $i_c$  の関係を示した(5.9)式より、コンデンサに流れ込むリップル電流を導出することができる。

$$i_c = C \frac{dv_c}{dt} \dots\dots\dots(5.9)$$

リップル電流 (基本周波数成分) の導出において、(5.9)式を用いて(5.6)式に示されたリップル電圧を変数  $t$  で微分した場合においても、先に求めた基本周波数成分の振幅と入力位相差  $\phi$  の関係は変化しない。結果、リップル電圧と同様に基本周波数成分のリップル電流振幅も入力位相差  $\phi$  が  $0$  もしくは  $\pi$  のときに最大となる。よって、入力位相差  $\phi$  を  $0$  としてリップル電流の最大値を算出する。また、入力位相差  $\phi$  が  $0$  のとき、入力無効電力  $Q$  は  $0$  であるため、入力皮相電力  $S$  を入力有効電力  $P$  に置き換えて導出する。以上を踏まえ、リップル電流の最大実効値  $I_{C-1}$  は(5.10)式のように表される。なお、一般的に電解コンデンサのリップル電流が実効値で定義されるためリップル電流式も実効値での表記としている。

$$I_{C-1} = \sqrt{\frac{1}{3} \frac{\lambda P}{\left(2\sqrt{\frac{2}{3}}E + V_{mmc}\right)} \left(\frac{2}{3} \frac{E}{V_{mmc}} - \frac{1}{2} \frac{V_{mmc}}{E}\right)} \dots\dots\dots(5.10)$$

(5.10)式より、リップル電流における基本周波数成分の最大実効値はセルの段数や静電容量に関係なく、一定になることがわかる。

以上の結果より、入出力電圧や電力容量などの回路仕様が決定した時点でコンデンサの

リップル電流を把握することができるため寿命確保のために必要なコンデンサ並列接続数を決定することができる。電解コンデンサの設計については、リップル電流が最大となる入力力率 1.0 の場合を設計のワーストケースとして許容リップル電流値の選定や並列接続数を検討すれば良い。

## 5.4 アーム電流解析に基づくスイッチング素子における導出式の導出

モジュラーマルチレベル変換器において、回路コンポーネントのダウンサイジングを達成する上で各 Cell に実装されるヒートシンクの設計は非常に重要となる。また、ヒートシンク設計には発生する半導体損失を正確に把握することが必要不可欠である。さらに、モジュラーマルチレベル変換器に無効電力補償などの機能を追加する場合、入力力率が変化するため回路パラメータを盛り込んだ半導体損失式を導出する必要がある。特に、入出力電圧や入力力率によって Cell に流れ込む電流であるアーム電流は、その大きさはもちろんのこと、オフセットとして直流が重畳した交流電流や交流成分が重畳した直流電流に変化する。よって、初めに Cell に流れるアーム電流を解析し、そこから導き出された条件を踏まえて半導体損失の定式化を行う。

### 5.4.1 アーム電流の解析

図 5.2 に半導体損失式を導出するために用いる H-bridge Cell の回路モデルを示す。回路解析では、理想的な条件下において基本原理を理解することを目的としている。よって、本回路モデルでは、コンデンサを理想直流電圧源に置き換えることでリップル電圧の影響を除去する。さらに、リップル電流や高調波ひずみによる影響を除去するためにアームインダクタに流れる電流を理想電流源によって再現する。

(5.2)式ですでに示したようにアーム電流は動作条件によって変化する。特に、入力電圧と出力電圧の電圧比や入力力率によっては、アーム電流が交流成分の重畳した直流電流になる場合や直流成分の重畳した交流電流になる場合がある。様々に変化する条件ごとに損失式を導出すると多数の式が存在することになり、計算が非常に煩雑になる。この問題を回避するために入出力電圧比および入力力率を考慮し、アーム電流の解析を行う。具体的に



は、様々な回路パラメータを踏まえてアーム電流が交流または直流になる条件を明確化する。同時に、直流成分が重畳した交流になった場合において、電流の正負符号が切り替わる点を導出する。この切り替わり点を組み込むことで各素子に流れる電流の大きさや期間がわかり、発生する損失を把握することが可能となる。なお、電圧・電流の定義およびセル構成素子の定義は図 5.2 に示したとおりである。また、損失式を導出する過程で、アームインダクタでの電圧降下は Cell 出力電圧に対して十分小さいと仮定し、無視できるものとする。

下側 Cell 群の出力電圧  $v_{B\_cell}$  およびアーム電流  $i_{Br}$  は(5.1)式および(5.2)式を用いる。

すでに述べたように(5.2)式に示したアーム電流は入出力電力および入出力電圧値から交流、直流成分を決定できる。以上より、アーム電流が完全に直流となるには(5.11)式を満たす必要がある。

$$\frac{P}{3V_{mmc}} \geq \frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \dots\dots\dots(5.11)$$

(5.11)式を変形すると、アーム電流が直流となる条件は(5.12)式で表される。(5.12)式の左辺が 0 以上となる場合、アーム電流は交流成分を含んだ直流電流となる。さらに、(5.12)式の左辺が 0 と等しくなる点が、アーム電流が交流化するか直流化するかの臨界点となる。

$$\frac{2}{3} \sqrt{\frac{3}{2}} \frac{E}{V_{mmc}} \cos \phi - 1 \geq 0 \dots\dots\dots(5.12)$$

さらに、(5.12)式の第 1 項より、アーム電流が直流成分を含んだ状態で交流電流になっている場合において、電流の正負符号が切り替わる点  $\theta$  は(5.13)式のように表される。

$$\theta_0 = \cos^{-1} \left( \frac{2}{3} \sqrt{\frac{3}{2}} \frac{E}{V_{mmc}} \cos \phi \right) \dots\dots\dots(5.13)$$

(5.13)式より、図 5.2 で示した定義に対して、電流の符号が正となる期間  $\theta_a$  は(5.14)式で、他方、電流の符号が負となる期間  $\theta_b$  は(5.15)式で表される。

$$-\pi \leq \theta_a \leq -\theta_0, \quad \theta_0 \leq \theta_a \leq \pi \dots\dots\dots(5.14)$$

$$-\theta_0 \leq \theta_b \leq \theta_0 \dots\dots\dots(5.15)$$

図 5.3 に、出力電圧  $v_{B\_cell}$ , アーム電流  $i_{Br}$  および期間  $\theta_a, \theta_b$  の関係を示した模式図を示す。

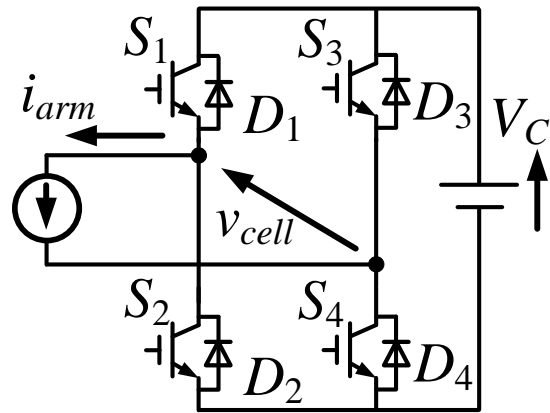


図 5.2 半導体損失式を導出するために用いる H-bridge Cell の回路モデル

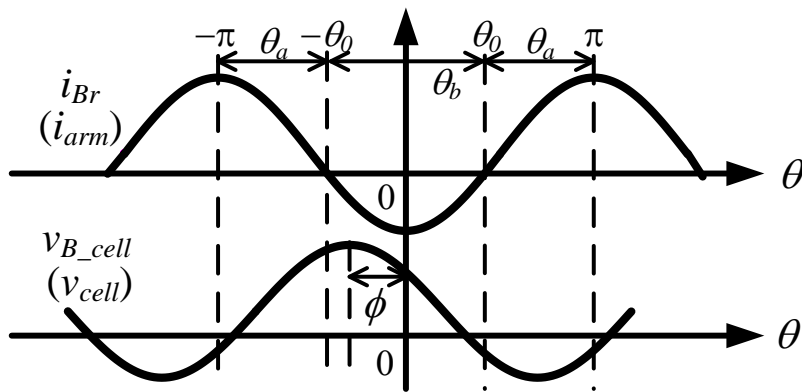


図 5.3 出力電圧  $v_{B\_cell}$ , アーム電流  $i_{Br}$  および期間  $\theta_a$ ,  $\theta_b$  の関係

### 5.4.2 半導体素子の導通損失式導出

一般的なフルブリッジインバータでは、4つの素子がそれぞれのペアを形成して動作する。H-bridge Cellでも同様に、 $S_1$ と $S_4$ がペア、 $S_2$ と $S_3$ がペアとなって動作する。ただし、変調方式にユニポーラ変調を採用するとペアとなっている素子のスイッチングタイミングが異なる。しかし、高周波でスイッチングしている場合、Cell出力電圧の変化に対してスイッチング周波数が十分速いためペアの素子はほぼ同じ Duty で動作していると見なすことができる。よって、素子を流れる電流も等しくなるため発生損失は同じになる。ゆえに、Cellの片側レグにおける発生損失を求め、その値を2倍することでCell中の全半導体損失が求められる。下側アームにおけるCell単体の全半導体損失は(5.16)式となる。

$$P_{B\_cell} = 2(P_{S1\_Con} + P_{S2\_Con} + P_{S1\_SW} + P_{S2\_SW} + P_{D1\_Con} + P_{D2\_Con} + P_{D1\_Rec} + P_{D2\_Rec}) \dots\dots\dots(5.16)$$

ここで、 $P_{B\_cell}$ はCell単体の全半導体損失であり、 $P_{S1\_Con}$ 、 $P_{S2\_Con}$ は $S_1$ と $S_2$ における導通損失を指す。さらに、 $P_{S1\_SW}$ 、 $P_{S2\_SW}$ はスイッチング損失であり、 $P_{D1\_Con}$ 、 $P_{D2\_Con}$ は $D_1$ と $D_2$ の導通損失、 $P_{D1\_Rec}$ 、 $P_{D2\_Rec}$ は $D_1$ と $D_2$ のリカバリ損失である。

入力電源1周期における導通損失は(5.17)式で表される<sup>(14)</sup>。

$$P_{Con} = \frac{1}{2\pi} \int_{\alpha}^{\beta} (V_0 + Ri_{B\_cell}) i_{B\_cell} d_{SD} d\theta \dots\dots\dots(4.17)$$

ここで、 $P_{Con}$ は入力電源1周期における導通損失の平均値である。 $V_0$ は素子に流れる電流がゼロであるときのドロップ電圧、 $R$ は素子の内部抵抗値である。 $V_0$ 、 $R$ はともに使用素子のデータシートから取得する。さらに、 $i_{B\_cell}$ は素子に流れる電流であり、 $d_{SD}$ は各素子のDutyを示している。

(5.2)式に示したアーム電流について、符号が正の時には $S_1$ と $D_2$ に電流が流れる。このときの電流 $i_{B\_cell\_P}$ を(5.18)式で定義する。他方、アーム電流が負の時には $S_2$ と $D_1$ に電流が流れる。このときの電流 $i_{B\_cell\_N}$ を(5.19)式で定義する。また、(5.18)式の変数 $\alpha$ を $\theta_a$ に、(5.19)式の変数 $\alpha$ を $\theta_b$ に置き換える。また、各積分期間は(5.14)式、(5.15)式に基づく。

$$i_{B\_cell\_P} = -\frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \cos \theta_a + \frac{P}{3V_{mmc}} \dots\dots\dots(5.18)$$

$$i_{B\_cell\_N} = \frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \cos \theta_b - \frac{P}{3V_{mmc}} \dots\dots\dots(5.19)$$

さらに、各素子の Duty である  $d_{S1}$ ,  $d_{S2}$ ,  $d_{D1}$ ,  $d_{D2}$  は(5.1)式を基にして(5.20)式から(5.23)式でそれぞれ表される。

$$d_{S1} = \frac{1}{2} \left\{ 1 + \frac{1}{nV_C} \left( 2\sqrt{\frac{2}{3}} E \cos(\theta_a + \phi) + V_{mmc} \right) \right\} \dots\dots\dots(5.20)$$

$$d_{S2} = \frac{1}{2} \left\{ 1 - \frac{1}{nV_C} \left( 2\sqrt{\frac{2}{3}} E \cos(\theta_b + \phi) + V_{mmc} \right) \right\} \dots\dots\dots(5.21)$$

$$d_{D1} = 1 - d_{S2} \dots\dots\dots(5.22)$$

$$d_{D2} = 1 - d_{S1} \dots\dots\dots(5.23)$$

ここで、 $V_C$  はコンデンサの充電電圧値である。

以上より、 $S_1$ ,  $S_2$ ,  $D_1$ ,  $D_2$  で発生する導通損失  $P_{S1\_Con}$ ,  $P_{S2\_Con}$ ,  $P_{D1\_Con}$ ,  $P_{D2\_Con}$  はそれぞれ(5.24)式から(5.27)式となる。(5.24)式から(5.27)式に示した各素子の損失式より、素子を通れる電流や Duty の相補性によって各損失式に共通項が存在することがわかる。例えば、アーム電流が正方向に流れている場合、セル中のレグを構成する  $S_1$  と  $D_2$  が導通する。他方、アーム電流が負の場合は  $S_2$  と  $D_1$  を電流が流れる。結果、同じ電流が流れる半導体素子の導通損失式には共通する項が発生する。つまり、(5.24)式と(5.27)式においてセル段数  $n$  が分母に存在する係数以外の項は同じとなる。また、 $S_2$  と  $D_1$  のペアにも同様の関係性が見られる。さらに、(5.20)式と(5.23)式に示すように、 $S_1$  と  $D_2$  の Duty には相補的な関係があり、(5.24)式および(5.27)式中のセル段数  $n$  が分母に存在する係数前の正負符号のみが変わる。この関係は  $S_2$  と  $D_1$  においても成立する。

$$\begin{aligned} P_{B\_S1\_Con} = & \frac{V_{0\_SW}}{4\pi} \left[ \left( 1 + \frac{V_{mmc}}{nV_C} \right) \left\{ \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 + \frac{2}{3} \frac{P}{V_{mmc}} (\pi - \theta_0) \right\} + \frac{1}{nV_C} \left\{ -\frac{P}{3} (2(\pi - \theta_0) - \sin 2\theta_0) - \frac{4}{3} \sqrt{\frac{2}{3}} \frac{PE}{V_{mmc}} \cos \phi \sin \theta_0 \right\} \right] \\ & + \frac{R_{SW}}{4\pi} \left[ \left( 1 + \frac{V_{mmc}}{nV_C} \right) \left\{ \frac{1}{12} \frac{S^2}{E^2} (2(\pi - \theta_0) - \sin 2\theta_0) + \frac{2}{3} \sqrt{\frac{2}{3}} \frac{PS}{EV_{mmc}} \sin \theta_0 + \frac{2}{9} \frac{P^2}{V_{mmc}^2} (\pi - \theta_0) \right\} + \frac{1}{nV_C} \left\{ -\frac{1}{6} \sqrt{\frac{2}{3}} \frac{PS}{E} \left( 3\sin \theta_0 + \frac{1}{3} \sin 3\theta_0 \right) \right. \right. \\ & \left. \left. - \frac{4}{9} \frac{P^2}{V_{mmc}^2} \left( (\pi - \theta_0) - \frac{1}{2} \sin 2\theta_0 \right) - \frac{4}{9} \sqrt{\frac{2}{3}} \frac{P^2 E}{V_{mmc}^2} \cos \phi \sin \theta_0 \right\} \right] \end{aligned} \dots\dots\dots(5.24)$$

$$\begin{aligned}
 P_{B\_S2\_Con} &= \frac{V_{0\_SW}}{4\pi} \left[ \left( 1 - \frac{V_{mmc}}{nV_C} \right) \left\{ \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 - \frac{2}{3} \frac{P}{V_{mmc}} \theta_0 \right\} - \frac{1}{nV_C} \left\{ \frac{P}{3} (2\theta_0 + \sin 2\theta_0) - \frac{4}{3} \sqrt{\frac{2}{3}} \frac{PE}{V_{mmc}} \cos \phi \sin \theta_0 \right\} \right] \\
 &+ \frac{R_{SW}}{4\pi} \left[ \left( 1 - \frac{V_{mmc}}{nV_C} \right) \left\{ \frac{1}{12} \frac{S^2}{E^2} (2\theta_0 + \sin 2\theta_0) - \frac{2}{3} \sqrt{\frac{2}{3}} \frac{PS}{EV_{mmc}} \sin \theta_0 + \frac{2}{9} \frac{P^2}{V_{mmc}^2} \theta_0 \right\} - \frac{1}{nV_C} \left\{ \frac{1}{6} \sqrt{\frac{2}{3}} \frac{PS}{E} \left( 3\sin \theta_0 + \frac{1}{3} \sin 3\theta_0 \right) \right. \right. \\
 &\left. \left. - \frac{4}{9} \frac{P^2}{V_{mmc}} \left( \theta_0 + \frac{1}{2} \sin 2\theta_0 \right) + \frac{4}{9} \sqrt{\frac{2}{3}} \frac{P^2 E}{V_{mmc}^2} \cos \phi \sin \theta_0 \right\} \right] \\
 &\dots\dots\dots(5.25)
 \end{aligned}$$

$$\begin{aligned}
 P_{B\_D1\_Con} &= \frac{V_{0\_FWD}}{4\pi} \left[ \left( 1 + \frac{V_{mmc}}{nV_C} \right) \left\{ \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 - \frac{2}{3} \frac{P}{V_{mmc}} \theta_0 \right\} + \frac{1}{nV_C} \left\{ \frac{P}{3} (2\theta_0 + \sin 2\theta_0) - \frac{4}{3} \sqrt{\frac{2}{3}} \frac{PE}{V_{mmc}} \cos \phi \sin \theta_0 \right\} \right] \\
 &+ \frac{R_{FWD}}{4\pi} \left[ \left( 1 + \frac{V_{mmc}}{nV_C} \right) \left\{ \frac{1}{12} \frac{S^2}{E^2} (2\theta_0 + \sin 2\theta_0) - \frac{2}{3} \sqrt{\frac{2}{3}} \frac{PS}{EV_{mmc}} \sin \theta_0 + \frac{2}{9} \frac{P^2}{V_{mmc}^2} \theta_0 \right\} + \frac{1}{nV_C} \left\{ \frac{1}{6} \sqrt{\frac{2}{3}} \frac{PS}{E} \left( 3\sin \theta_0 + \frac{1}{3} \sin 3\theta_0 \right) \right. \right. \\
 &\left. \left. - \frac{4}{9} \frac{P^2}{V_{mmc}} \left( \theta_0 + \frac{1}{2} \sin 2\theta_0 \right) + \frac{4}{9} \sqrt{\frac{2}{3}} \frac{P^2 E}{V_{mmc}^2} \cos \phi \sin \theta_0 \right\} \right] \\
 &\dots\dots\dots(5.26)
 \end{aligned}$$

$$\begin{aligned}
 P_{B\_D2\_Con} &= \frac{V_{0\_FWD}}{4\pi} \left[ \left( 1 - \frac{V_{mmc}}{nV_C} \right) \left\{ \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 + \frac{2}{3} \frac{P}{V_{mmc}} (\pi - \theta_0) \right\} - \frac{1}{nV_C} \left\{ -\frac{P}{3} (2(\pi - \theta_0) - \sin 2\theta_0) - \frac{4}{3} \sqrt{\frac{2}{3}} \frac{PE}{V_{mmc}} \cos \phi \sin \theta_0 \right\} \right] \\
 &+ \frac{R_{FWD}}{4\pi} \left[ \left( 1 - \frac{V_{mmc}}{nV_C} \right) \left\{ \frac{1}{12} \frac{S^2}{E^2} (2(\pi - \theta_0) - \sin 2\theta_0) + \frac{2}{3} \sqrt{\frac{2}{3}} \frac{PS}{EV_{mmc}} \sin \theta_0 + \frac{2}{9} \frac{P^2}{V_{mmc}^2} (\pi - \theta_0) \right\} - \frac{1}{nV_C} \left\{ -\frac{1}{6} \sqrt{\frac{2}{3}} \frac{PS}{E} \left( 3\sin \theta_0 + \frac{1}{3} \sin 3\theta_0 \right) \right. \right. \\
 &\left. \left. - \frac{4}{9} \frac{P^2}{V_{mmc}} \left( (\pi - \theta_0) - \frac{1}{2} \sin 2\theta_0 \right) - \frac{4}{9} \sqrt{\frac{2}{3}} \frac{P^2 E}{V_{mmc}^2} \cos \phi \sin \theta_0 \right\} \right] \\
 &\dots\dots\dots(5.27)
 \end{aligned}$$

### 5.4.3 半導体素子のスイッチング損失式導出

スイッチング損失およびリカバリ損失は(5.28)式によって表される<sup>(14)</sup>。

$$P_{Sw(Rec)} = V_C \frac{1}{2\pi} \int_{\alpha}^{\beta} i_B d\theta \frac{w}{V_{dcd} I_{md}} f_c \dots\dots\dots(5.28)$$

ここで、 $w$  はデータシートから読み取る損失エネルギーである。また、 $V_{dcd}$  と  $I_{md}$  は損失エネルギー  $w$  を取得した際の電圧値、電流値であり、 $f_c$  はスイッチング周波数である。

(5.28)式より、H-bridge Cell の 1 レグを構成する素子  $S_1$  および  $S_2$  のスイッチング損失は(5.29)式と(5.30)式によって与えられる。さらに、 $D_1$  と  $D_2$  におけるリカバリ損失は(5.31)式と(5.32)式によって求められる。

$$P_{B\_S1\_SW} = \frac{V_C}{\pi} \left\{ \frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 + \frac{P}{3V_{mmc}} (\pi - \theta_0) \right\} \frac{w_{on} + w_{off}}{V_{dcd} I_{md}} f_c \dots\dots\dots(5.29)$$

$$P_{B\_S2\_SW} = \frac{V_C}{\pi} \left\{ \frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 - \frac{P}{3V_{mmc}} \theta_0 \right\} \frac{w_{on} + w_{off}}{V_{dcd} I_{md}} f_c \dots\dots\dots(5.30)$$

$$P_{B\_D1\_Rec} = \frac{V_C}{\pi} \left\{ \frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 - \frac{P}{3V_{mmc}} \theta_0 \right\} \frac{w_{rr}}{V_{dcd} I_{md}} f_c \dots\dots\dots(5.31)$$

$$P_{B\_D2\_Rec} = \frac{V_C}{\pi} \left\{ \frac{1}{2} \sqrt{\frac{2}{3}} \frac{S}{E} \sin \theta_0 + \frac{P}{3V_{mmc}} (\pi - \theta_0) \right\} \frac{w_{rr}}{V_{dcd} I_{md}} f_c \dots\dots\dots(5.32)$$

ここで、 $w_{on}$ 、 $w_{off}$  はそれぞれターンオン損失エネルギー、ターンオフ損失エネルギーであり、 $w_{rr}$  はリカバリ損失エネルギーを示している。

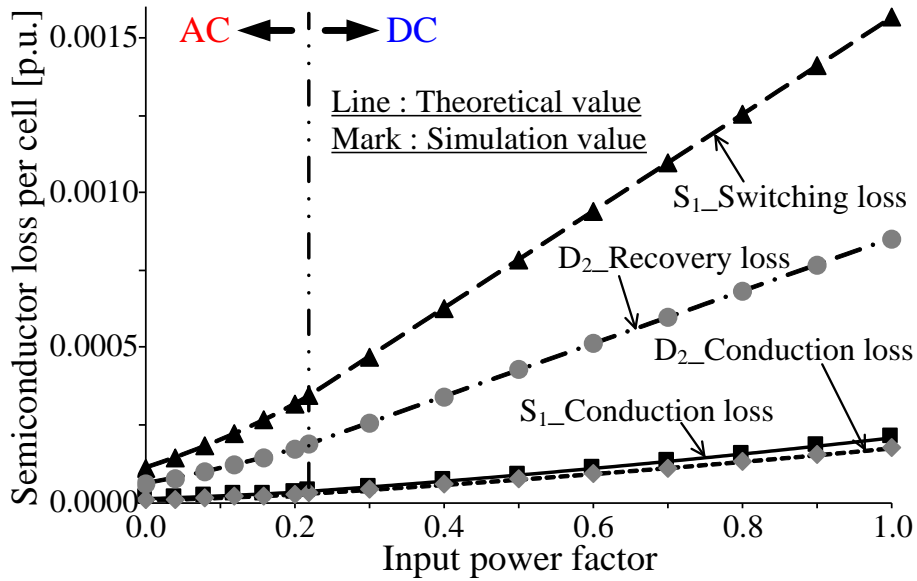
### 5.4.4 入力力率と半導体損失の関係導出

本項では、半導体損失式による算出値とシミュレーションによって求められた損失値を比較し、半導体損失式の妥当性を評価する。さらに、入力力率と全半導体損失の関係性を明らかにし、ヒートシンク設計におけるワーストケースである半導体損失の最大点を求める。なお、先に導出した半導体損失の理論式には変数として Cell 段数  $n$  も含まれているが、Cell 段数が変化すると適用する半導体素子も変更となり、損失に大きく関与するドロップ電圧やスイッチング時の損失エネルギーなどの損失特性自体が異なるため、本論文では、基礎検討として入力力率と半導体素子損失の関係のみに着目することとする。

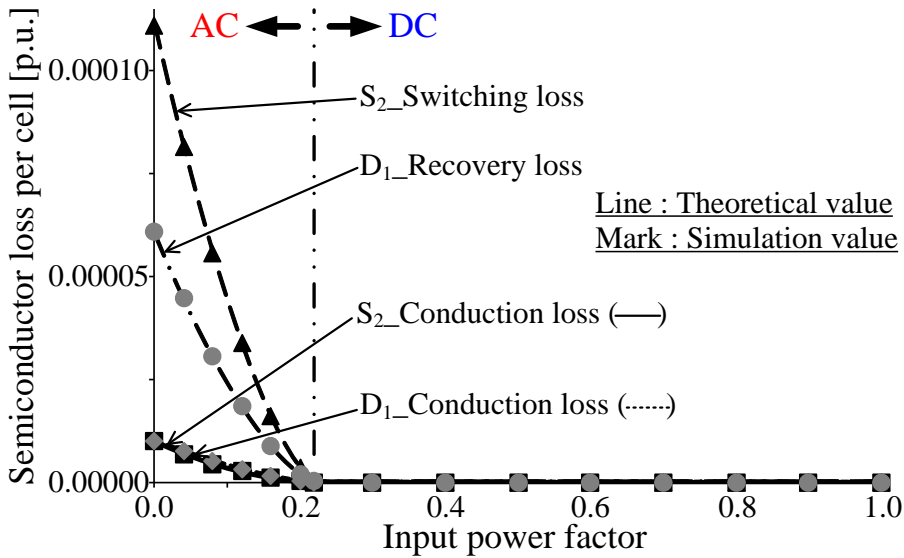
図 5.4 に入力力率を変更した際の、半導体損失式による算出値とシミュレーションによって求められた損失値の比較結果を示す。比較条件として、システムの電力容量である皮相電力  $S$  は一定であるものとする。結果として、半導体損失式から得られた理論曲線上にシミュレーションによって得られた値がプロットされていることがわかる。さらに、損失式による理論値とシミュレーション値の誤差は 1.0% 以下であることから理論式の妥当性が得られているといえる。また、先に述べたように、入力力率が変わることでアームを流れる電流は交流から直流へ変化する。設定した条件下では、入力力率が 0.22 のときにアーム電流が交流から直流へ変化しているが、アーム電流が変化した場合においても式を変更することなく損失を正確に算出できていることがわかる。グラフにおいて、 $S_1$  と  $D_2$  の半導体損失は入力力率の上昇とともに増加する。一方、 $S_2$  と  $D_1$  の半導体損失は入力力率の上昇とともに減少し、最終的にはゼロに収束する。これらの変化はアームを流れる電流に起因している。コンデンサ電圧が一定に保たれている条件下では、入力力率によって入力有効電力、つまり出力電力が変化する。また、出力電力の変化に応じてアーム電流中の直流成分 (零相成分) が増加するため各素子に流れる電流も変化する。具体的には、入力力率が零の場合、出力電力が零であるため直流成分が流れず、半導体損失はアーム電流の交流成分によってのみ発生する。入力力率が 1.0 に向かって上昇していくと出力電力の増加に伴ってアーム電流中の直流成分も増大する。 $S_1$  と  $D_2$  で発生する半導体損失は、この直流成分によって増加していく。一方で、 $S_2$  と  $D_1$  では直流成分によって素子に流れる電流が徐々に減少し、最終的には流れなくなるため半導体損失は減少さらには零へと収束していくことになる。結果として、入力力率が 1.0 の半導体損失のトータル値が最大となることがわかる。

本検討の結論として、半導体損失理論式の有用性が確認できたといえる。また、全半導体損失は入力力率が 1.0 のときに最大となるため、ヒートシンク的设计では入力力率が 1.0 となることをワーストケースとして検討すればよい。さらに、入力力率が 1.0 のときはアーム電流が交流成分を含んだ直流電流となっているため、Cell 回路中の特定の素子にのみ電流が流れることにも着目した上でヒートシンク的设计を行う必要がある。

|                                    |  |
|------------------------------------|--|
| Input apparent power $S$ : 200 kVA | Input active power $P$ : $S \cos \phi$ |
| Input line voltage $E$ : 6600 V    | Output voltage $V_{mmc}$ : 1200 V      |
| Capacitor voltage $V_C$ : 740 V    | Carrier frequency : 8 kHz              |
| Number of cells per leg $n$ : 18   | Switching device : FF150R17KE4         |



(a)  $S_1$  および  $D_2$  における損失



(b)  $S_2$  および  $D_1$  における損失

図 5.4 入力力率に対する半導体損失式による理論値とシミュレーション値との比較



## 5.5 アームインダクタにおけるリプル電流式の導出

本節では、アームインダクタにおけるリプル率を基にしたインダクタンス設計を可能にするため、アーム電流に含まれるリプル電流の定式化を行う。一般的な電力変換器において、インダクタ電流におけるリプル率を基準としてインダクタンスを設計する事例が提案されている<sup>(15)</sup>。モジュラーマルチレベル変換器では、Cell 段数やキャリア周波数が変化することでリプル電流も大きく変動すると考えられる。よって、導出するリプル電流式には変数として Cell 段数とキャリア周波数の両方が含まれている必要がある。よって、初めに、モジュラーマルチレベル変換器の単相回路モデルを用い、シミュレーションによってリプル電流と Cell 段数およびキャリア周波数の関係を明らかにする。次に、この関係とチョッパ回路におけるリプル電流式を基にしてアームインダクタにおけるリプル電流の導出を試みる。最後に、導出した理論式とシミュレーションの結果を比較し、その妥当性について評価を行う。また、他の回路コンポーネント設計における理論式導出と同様に、アームインダクタ設計におけるワーストケース、つまり、リプル電流が最大となる条件やタイミングを明確化する。

### 5.5.1 H-bridge Cell へのユニポーラ変調適用と等価スイッチング周波数

系統連系インバータとして一般的に用いられるフルブリッジインバータでは、主にバイポーラ変調とユニポーラ変調の2方式が用いられている。特に、ユニポーラ変調は回路を構成する半導体素子のスイッチングタイミングをずらすことで出力電圧周波数がキャリア周波数の2倍になり、バイポーラ変調に比べてインダクタンスを小さく設計することが可能となる。提案システムにおけるモジュラーマルチレベル変換器はフルブリッジインバータと同様の構成を持つ H-bridge Cell を採用していることから、インダクタンスの低減およびそれに伴うアームインダクタのダウンサイジングを目的としてユニポーラ変調を採用する。

図 5.5 にユニポーラ変調を採用した H-bridge Cell のスイッチングパターンの模式図を示す。なお、出力電圧指令値例として  $v_{Aj}^*$  を取り上げる。前節でも述べたように、H-bridge Cell のレグは  $S_1$  と  $S_2$ 、他方のレグは  $S_3$  と  $S_4$  から構成されている。 $S_1$  と  $S_2$  のスイッチングパターンは出力電圧指令値  $v_{Aj}^*$  によって決定される。一方、 $S_3$  と  $S_4$  のスイッチングパター

ンは  $v_{Aj}^*$  を反転させた出力電圧指令値  $-v_{Aj}^*$  によって決まる。スイッチングタイミングをずらすことで **H-bridge Cell** の出力電圧は 3 レベルとなり、三角波キャリア周波数に対して 2 倍の出力周波数が得られる。さらに、モジュラーマルチレベル変換器では、各 **Cell** に割り当てる三角波キャリアの位相をずらすことで **Cell** の出力電圧総和、つまり、アームの出力電圧が階段状のマルチレベル波形となる。この三角波キャリアの位相シフト角度は以下の式で決定することができる。

$$\theta_{PF} = 2\pi / n \dots\dots\dots(5.33)$$

ここで、 $\theta_{PF}$  は位相シフト角度であり、 $n$  は 1 レグあたりの **Cell** 段数である。

なお、各 **Cell** の位相シフト角度はアーム単位で決定することとする。また、位相シフト角度によってモジュラーマルチレベル変換器の出力直流電圧に含まれるリップル電圧の低減や入力交流電流中に含まれるリップル電流の低減など、その効果が変わる<sup>(16)</sup>。よって、位相シフト角度はユーザの仕様や要求によって決定すべきである。

一般的なモジュラーマルチレベル変換器では、**Cell** 段数によって出力電圧波形のレベル数が決まり、特に、**H-bridge Cell** を採用したモジュラーマルチレベル変換器では、零レベルを含むアーム出力電圧のレベル数が以下の式で決定される。

$$N_{ao} = n + 1 \dots\dots\dots(5.34)$$

ここで、 $N_{ao}$  はアーム出力電圧のレベル数を指す。

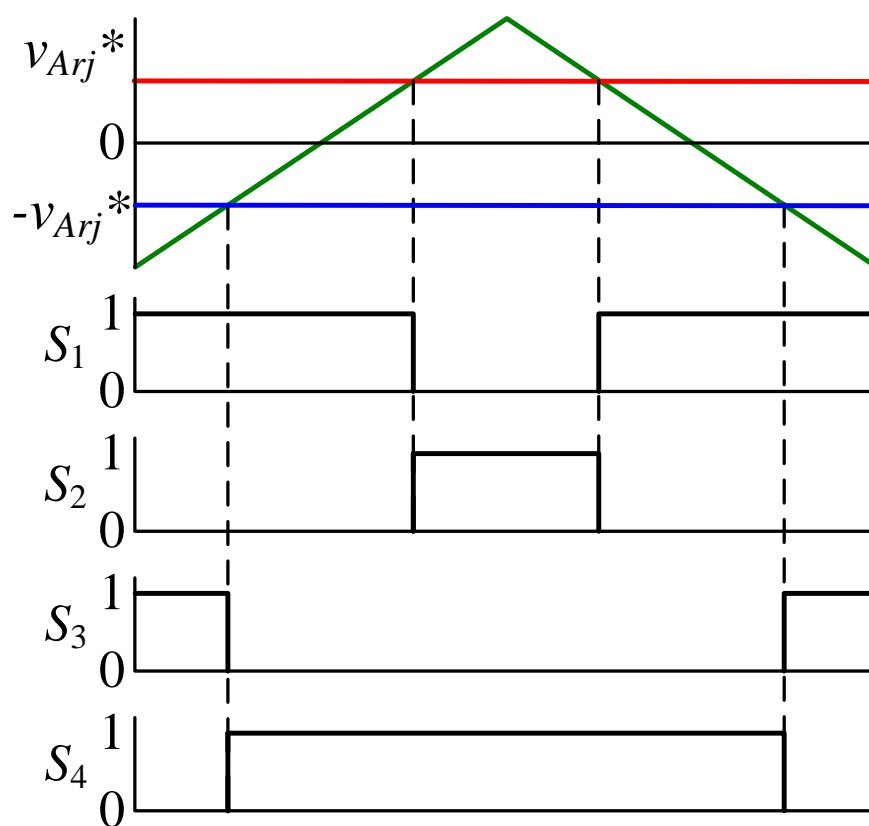


図 5.5 ユニポーラ変調を採用した H-bridge Cell のスイッチングパターン(指令値  $v_{Arj}^*$ )

### 5.5.2 等価回路モデルを用いたアームインダクタのリプル電流解析

本項では、アームインダクタ設計に向けてリプル電流と Cell 段数の関係を明らかにする。

図 5.6 にモジュラーマルチレベル変換器の単相等価回路モデルを示す。基本的な回路動作やリプル電流の変化など、回路の諸特性は単相等価回路によって確認することができる。なお、等価回路では、コンデンサ電圧制御とリプル電圧の影響を除去するために Cell のコンデンサを理想電圧源に置き換えている。また、Cell の出力電圧は(5.1)式によって与えられる値をそのまま採用する。よって、単相等価回路では、各アームの Cell 出力電圧総和は入力相電圧と出力直流電圧の半値を足し合わせた値となる。つまり、Cell の出力電圧総和は入出力電圧と全く同等の値を出すことで、リプル成分のみを抽出することができる。

図 5.7 にシミュレーションを用いてアームを流れるリプル電流の周波数成分を解析した結果を示す。なお、キャリア周波数を 1.5 kHz、レグの Cell 段数を 8 としている。周波数解析結果より、基本周波数成分は 12 kHz となっており、24 kHz と 36 kHz がそれぞれ 2 次周波数成分、3 次周波数成分となる。

H-bridge Cell ではユニポーラ変調の採用によって Cell 出力電圧の周波数がキャリア周波数に対して 2 倍の値となる。さらに、アームにおける Cell 出力電圧総和  $v_{Br}$  の等価スイッチング周波数  $f_{ic\_eq}$  は以下の式で与えられる。なお、レグの Cell 段数が  $n$  であるので、アームでは半分の  $n/2$  段の Cell が接続されていることになる。

$$f_{ic\_eq} = \frac{n}{2} * 2f_c = nf_c \quad \dots\dots\dots(5.35)$$

上記の式において、Cell 段数  $n$  を 8、キャリア周波数  $f_c$  を 1.5 kHz とすると等価スイッチング周波数  $f_{ic\_eq}$  は 12 kHz となり、先に示したシミュレーションによる周波数解析結果と一致する。さらに、これらの結果はアームインダクタに流れるリプル電流の周波数はアームごとに決まるということを示している。具体的には、アームを構成する Cell の段数とそのキャリア周波数によってリプル電流の周波数は一意に決定される。

なお、以降の検討では、単相等価回路モデルの下側アームに着目してリプル電流の評価を行う。

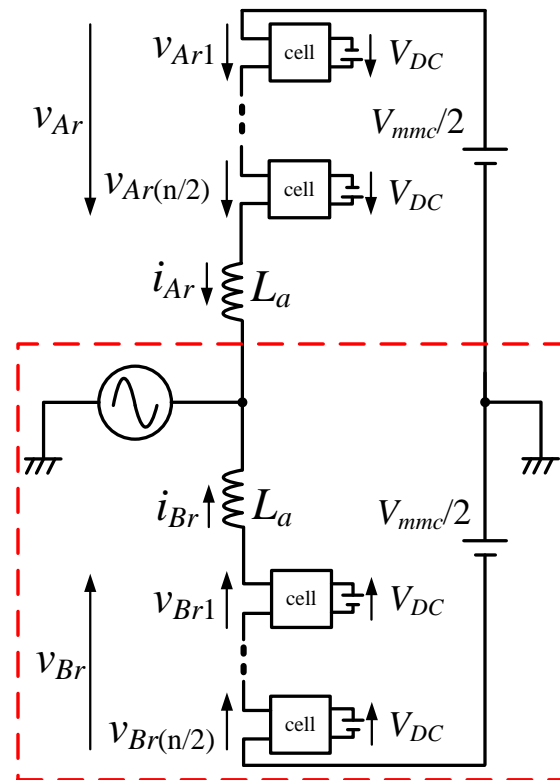


図 5.6 モジュラーマルチレベル変換器の単相等価回路モデル

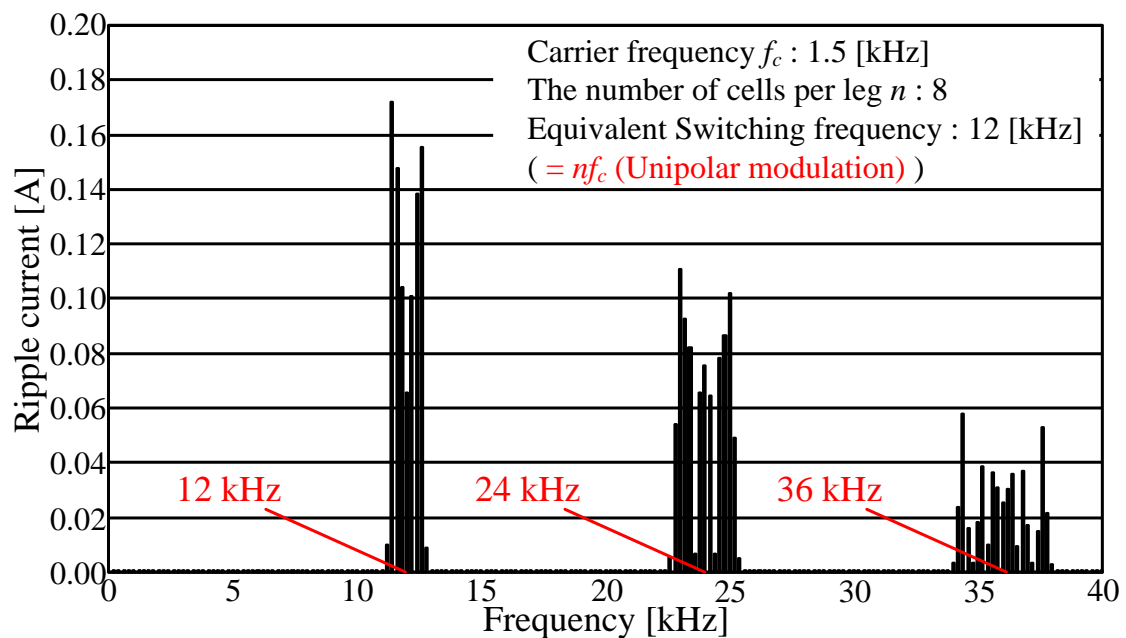


図 5.7 シミュレーションによるアームを流れるリップル電流の周波数解析

### 5.5.3 チョップ回路における Duty とリップル電流の関係

アームリアクトルにおけるリップル電流の理論式導出において、まず、昇圧チョップ回路におけるリップル電流式をベースに検討を行う。昇圧チョップ回路を取り上げた理由としては、デューティとリップル電流振幅の関係を最もシンプルに検討できるモデルであり、モジュラーマルチレベル変換器への技術展開も容易であると考えたためである。

図 5.8(a) に昇圧チョップ回路の構成を示す。昇圧チョップ回路では、昇圧リアクトルに流れる電流  $i_{L_{ch}}$  を調整することで電力可変を行うが、スイッチングを行うためリアクトル電流  $i_{L_{ch}}$  にはリップル成分が含まれる。

図 5.8(b) に昇圧チョップ回路のリアクトル電流中に含まれるリップル電流の模式図を示す。 $T_{on}$  および  $T_{off}$  は下側スイッチ  $SW_1$  のオン時間、オフ時間を示しており、下側スイッチ  $SW_1$  のオンデューティ  $D_{on}$ 、オフデューティ  $D_{off}$  およびキャリア周期  $T$  から算出することができる。一方で、上側スイッチ  $SW_1$  のオンデューティは  $(1-D_{on})$  として表される。また、スイッチのオンおよびオフによってリアクトル電流  $i_{L_{ch}}$  が上下に変動するためリップル電流が発生する。チョップ回路におけるリップル電流の peak-to-peak 値  $i_{Lpp_{ch}}$  は(5.36)式で与えられる<sup>(17)</sup>。

$$\Delta i_{Lpp_{ch}} = \frac{V_{in_{ch}}}{L} T_{on} = \frac{V_{in_{ch}}}{L} D_{on} T \dots\dots\dots(5.36)$$

ここで、 $V_{in_{ch}}$  は入力電圧、 $L$  はインダクタンスである。 $T_{on}$  は  $SW_1$  の ON 時間であり、 $T$  はスイッチング周期を指す。

また、昇圧比  $\alpha$  は以下の式で与えられる<sup>(17)</sup>。

$$\alpha = \frac{V_{out_{ch}}}{V_{in_{ch}}} = \frac{1}{1 - D_{on}} \dots\dots\dots(5.37)$$

ここで、 $V_{out_{ch}}$  は昇圧チョップ回路の出力電圧である。

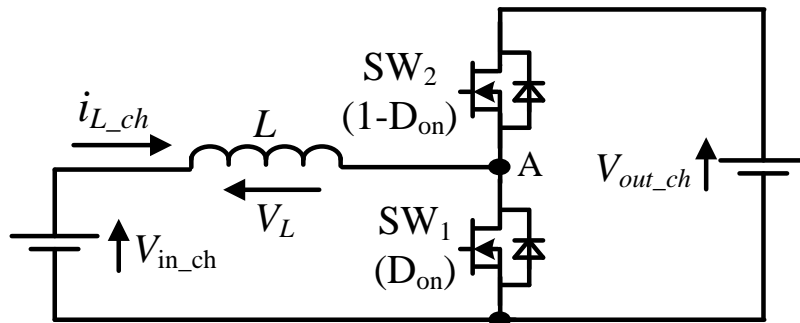
上記の(5.37)式から入力電圧  $V_{in_{ch}}$  と出力電圧  $V_{out_{ch}}$  の関係は(5.38)式で与えられる。

$$V_{in_{ch}} = V_{out_{ch}} (1 - D_{on}) \dots\dots\dots(5.38)$$

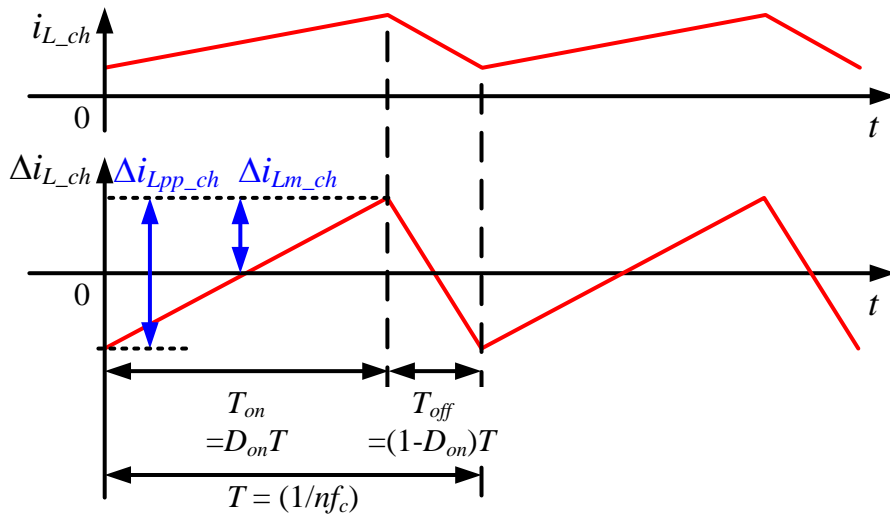
(5.38)式を(5.36)式に代入することでリップル電流の peak-to-peak 値  $i_{Lpp_{ch}}$  と最大値  $i_{Lm_{ch}}$  がそれぞれ(5.39)式と(5.40)式でそれぞれ与えられる。なお、リップル電流のみを算出するためにインダクタ電流の平均値はゼロと設定する。

$$\Delta i_{L_{pp\_ch}} = \frac{V_{in\_ch}}{L} D_{on} T = \frac{V_{out\_ch}}{L} T D_{on} (1 - D_{on}) \dots \dots \dots (5.39)$$

$$\Delta i_{L_{m\_ch}} = \frac{\Delta i_{L_{pp\_ch}}}{2} = \frac{V_{out\_ch}}{2L} T D_{on} (1 - D_{on}) \dots \dots \dots (5.40)$$



(a) 昇圧チョップの回路構成



(b) Duty とリプル電流の関係

図 5.8 昇圧チョップの回路における Duty とリプル電流の関係

### 5.5.4 マルチレベル電圧波形の各ステップにおける Duty の定義

(5.39)式と(5.40)式は昇圧チョッパ回路におけるスイッチング素子のデューティとリプル電流を表しているが、両式を応用してモジュラーマルチレベル変換器のアームインダクタを流れるリプル電流を求めるには、オンデューティ  $D_{on}$  を決める必要がある。一般的なデューティは先に示したとおり、(5.20)式、(5.21)式、(5.22)式および(5.23)式によって求められる。しかし、これらのデューティは、階段状になるマルチレベル波形における各ステップでのデューティの変化は正確に表現できない。モジュラーマルチレベル変換器では、各ステップ上でパルス電圧の幅が変化し、その変化に応じてリプル電流が変動する。よって、リプル電流の変化を導出するパルス電圧幅、つまり、マルチレベル波形の各ステップにおけるパルス電圧幅の変化を表現するデューティを新たに定義する必要がある。

各ステップにおけるパルス電圧幅の変化を検討するにあたり、マルチレベル波形の各ステップの下限値となる「ステップ基準レベル」の概念を導入する。マルチレベル波形の各ステップでは、このステップ基準レベルを下限値としてパルス電圧が変化しているとみなすことができる。このような概念を用いてリプル電流の振幅に直接影響するデューティを導出する。

図 5.9(a) は下側アームにおける Cell 出力電圧総和  $v_{Br}$ 、Cell 出力電圧総和の指令値およびステップ基準レベルの波形をそれぞれ示している。初めに、指令値に沿うように Cell 出力電圧総和  $v_{Br}$  が階段状に得られていることがわかる。先に述べたように、ステップ基準レベルは Cell 出力電圧総和の各ステップにおいて底面をなぞるような形となっており、各ステップにおける下限値として考えることができる。言い換えると、モジュラーマルチレベル変換器はステップ基準レベルの上にパルス電圧を出力しているという見方ができる。

図 5.9(b) は Cell 出力電圧総和指令値のデューティとステップ基準レベルのデューティを表したものである。また、ステップ基準レベルのデューティ波形に着目すると、規則正しくステップが切り替わることで階段状の波形となっていることがわかる。ここで、ステップ基準レベルのデューティ  $d_{mbl}$  は(5.41)式で与えられる。

$$d_{mbl} = \frac{1}{n}(N_{ml} - 1) \quad N_{ml} = 1, 2, 3 \dots n \dots \dots \dots (5.41)$$

ここで、 $N_{ml}$  は 1 から  $n$  までの数字が入る添え字となる。例えば、1 レグあたりの Cell 段数



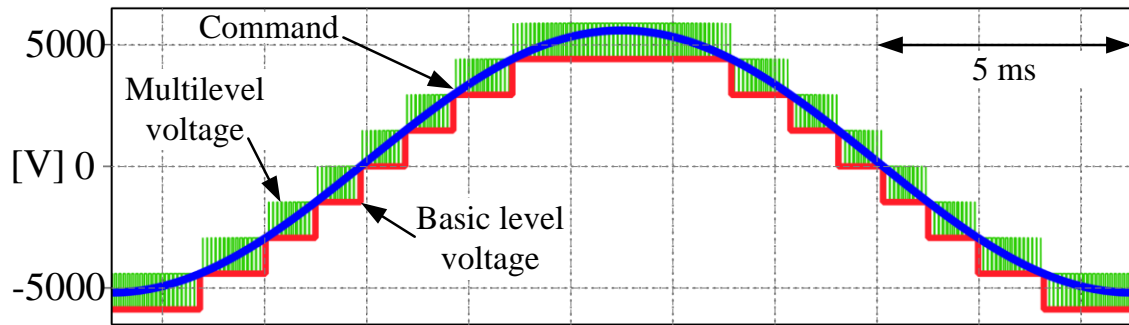
$n$  を 8 としたとき、レベルの分割間隔は 0.125 となるため、 $N_{ml}$  数字を増加させていくと 0.125, 0.250, 0.375 といった点でマルチレベル波形が規則正しく切り替わる。以上から、 $d_{mbl}$  を用いることでデューティ波形におけるレベルの切り替わり点を求めることができる。また、Cell 段数  $n$  が決まった時点で切り替わり点を導出することができる。

以上のステップ基準レベルのデューティ  $d_{mbl}$  の考え方を応用すると、リップル電流の振幅に直接影響する、ステップ基準レベルを基にしたデューティ  $d_{mvs}$  が求められる。具体的には、図 5.9 (a) で示した Cell 出力電圧指令値からステップ基準レベルを差し引き、その差をコンデンサ電圧で割ることで、各ステップで 0.0 から 1.0 まで変化するデューティ  $d_{mvs}$  が算出される。以上より、デューティ  $d_{mvs}$  は以下のように定式化できる。

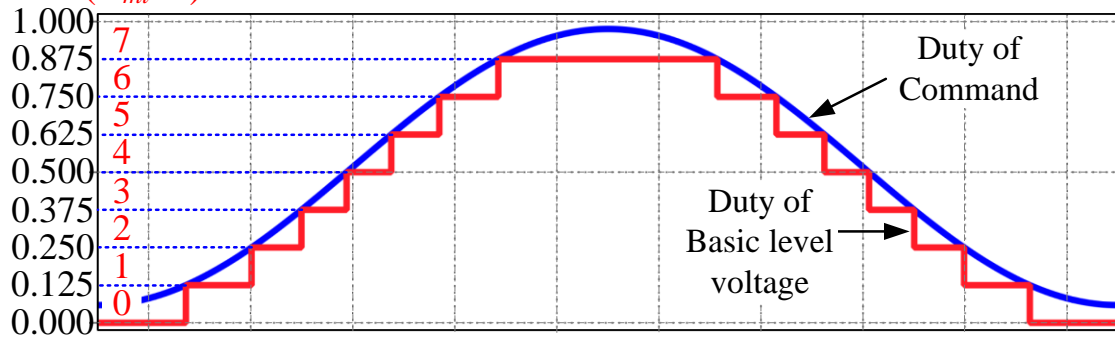
$$d_{mvs} = |(N_{ml} - 1) - nD| \dots\dots\dots (5.42)$$

ここで、 $D$  は(5.20)式で与えられるような各 Cell 出力電圧のデューティである。よって、 $D$  は  $d_{S1}$  などに置き換えることができる。

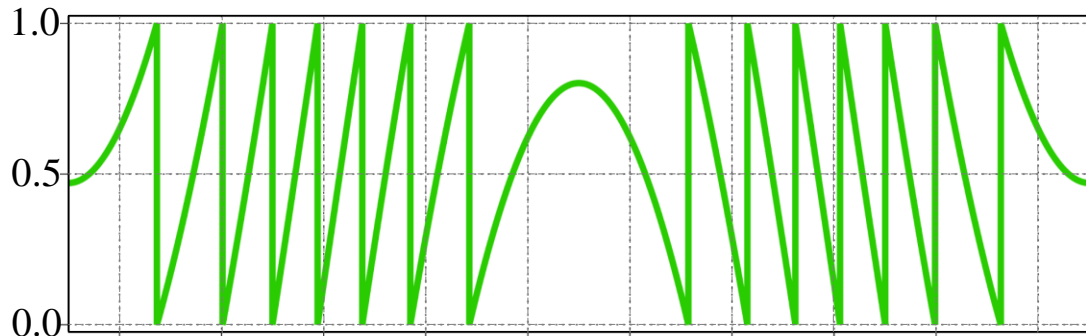
図 5.9 (c) にデューティ  $d_{mvs}$  を上記の式に基づいてプロットしたものを示す。各区間でデューティ  $d_{mvs}$  が 0.0 から 1.0 まで変化していることがわかる。また、デューティ  $d_{mvs}$  が 0.0 から 1.0 まで変化する各区間は、図 5.9 (b) で示したレベルが切り替わってから次のレベルに切り替わる区間と一致している。この結果より、当初の目的であった、各ステップ上におけるパルス電圧幅の変化を表現できているといえる。変調法などが変化した場合、 $N_{ml}$  をマルチレベル波形のステップ数に応じて変更することで同様にデューティ  $d_{mvs}$  が算出可能である。



(a) Cell total output voltage on arm



(b) Duty of cell total output voltage on arm



(c) Duty of cell total output voltage in each step

図 5.9 Cell 出力電圧総和指令値, マルチレベル波形およびステップ基準レベル

### 5.5.5 各ステップにおける Duty を採用したリップル電流式の導出

アームインダクタにおけるリップル電流を求めるために、(5.39)式で求めた昇圧チョップパ回路におけるリップル電流式の各パラメータを以下のように置き換える。

$$V_{out\_ch} = V_C, T = \frac{1}{nf_C}, D_{on} = d_{mlvs}, L = L_a \dots\dots\dots(5.43)$$

以上のパラメータを置き換えると、アームインダクタにおけるリップル電流の peak-to-peak 値  $\Delta i_{Lpp}$  が以下の式で求められる。

$$\Delta i_{Lpp} = \frac{V_C}{nf_C L_a} d_{mlvs} (1 - d_{mlvs}) \dots\dots\dots(5.44)$$

さらに、リップル電流の平均値を零とするとリップル電流の最大値  $\Delta i_{Lm}$  は  $\Delta i_{Lpp}$  を 1/2 倍した値で与えられる。

$$\Delta i_{Lm} = \frac{V_C}{2nf_C L_a} d_{mlvs} (1 - d_{mlvs}) \dots\dots\dots(5.45)$$

上記の式において、デューティ  $d_{mlvs}$  は時々刻々と変化し、それに基づいてリップル電流の最大値  $\Delta i_{Lm}$  も変化する。よって、(5.45)式によって求められる値は、時間軸上においてリップル電流最大値の包絡線を描くことになる。さらに、(5.45)式をデューティ  $d_{mlvs}$  によって微分し、極値を求めることでリップル電流のピーク値がわかる。

$$\frac{d\Delta i_{Lm}}{dd_{mlvs}} = \frac{V_C}{2nf_C L_a} (1 - 2d_{mlvs}) \dots\dots\dots(5.46)$$

上記の式より、デューティ  $d_{mlvs}$  が 0.5 のときに極値を持つため、この点が時々刻々と変化するリップル電流のピーク点となる。

### 5.5.6 リプル電流の理論式とシミュレーション結果の比較

図 5.10 に 1 アームにおける Cell 出力電圧総和  $v_{Br}$  とステップ基準レベルを基にしたデューティ  $d_{mvs}$ , リプル電流波形を示す。また, リプル電流波形において, 赤色で示した実線が(5.45)式をよって求められたリプル電流の包絡線であり, 青色の実線は(5.45)式の値を反転させた包絡線である。結果として, 包絡線と反転包絡線がリプル電流の振幅値に沿う形になっていることがわかる。よって, 導出したアームインダクタにおけるリプル電流式を用いることで時々刻々と変化するリプル電流の値を捉えることが可能である。この結果より, アームインダクタにおけるリプル電流式の妥当性が確認できたといえる。

図 5.11 はマルチレベル波形のあるステップとステップ基準レベルを基にしたデューティ  $d_{mvs}$  およびリプル電流を拡大した波形である。結果として, ステップ基準レベルを基にしたデューティ  $d_{mvs}$  が 0.5 になるときにリプル電流および包絡線が最大になっているため, この点での値を用いて規定のリプル電流率以下になるようにインダクタンスを決めればよい。

以上より, ステップ基準レベルを基にしたデューティ  $d_{mvs}$  が 0.5 になるポイントでリプル電流が最大となるため, このポイントがアームインダクタ設計におけるワーストケースとなる。さらに, 変調法の変更などによってマルチレベル波形のレベル数が変わるため出力電圧のレベル数も常に考慮しておく必要がある。言い換えれば, 変調を変更した場合においてもレベル数を考慮すれば同様にリプル電流およびその最大値が算出可能である。

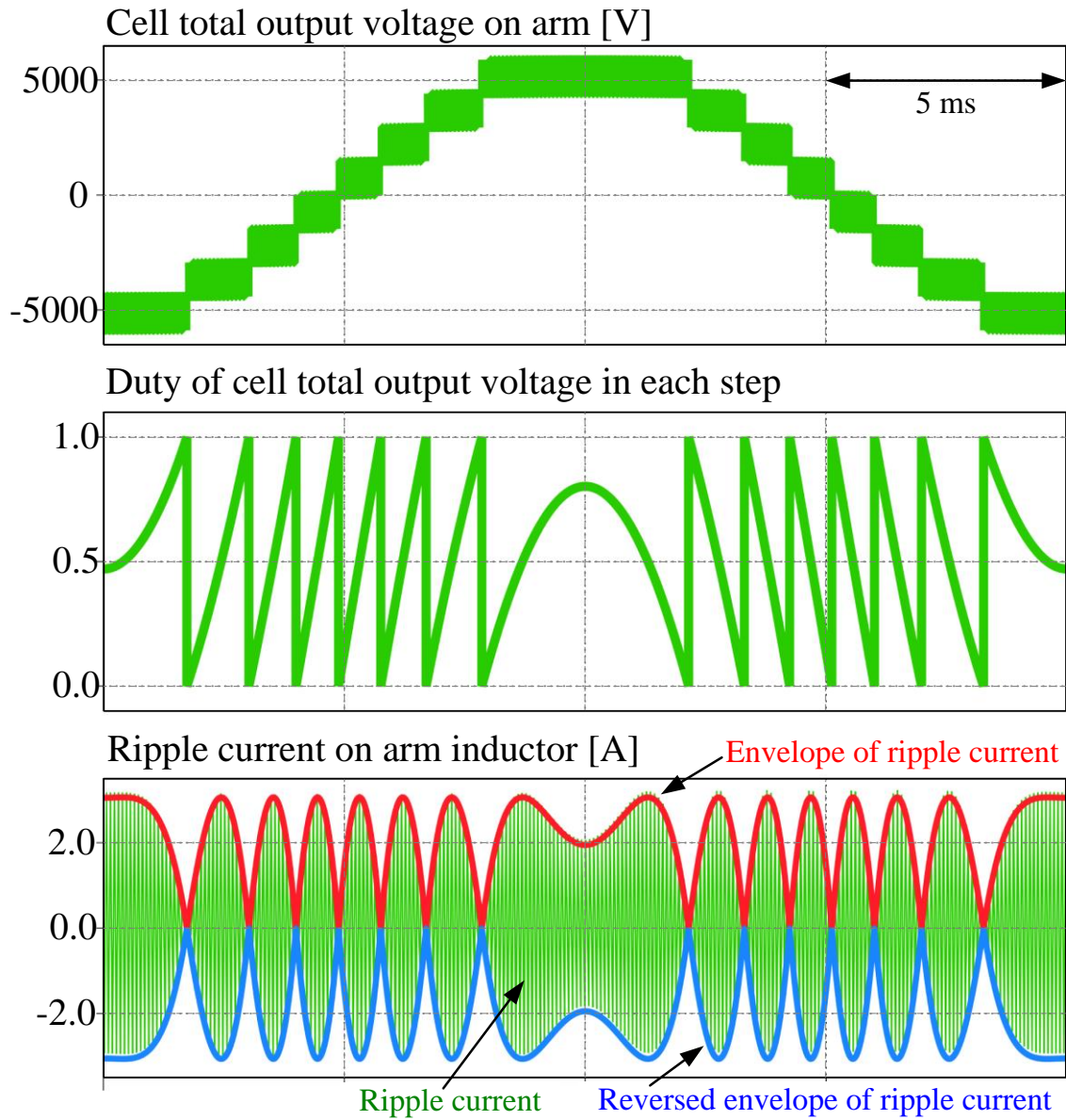


図 5.10 Cell 出力電圧総和  $v_{Br}$  とステップ基準レベルを基にしたデューティ  $d_{mvs}$ ,  
リプル電流波形

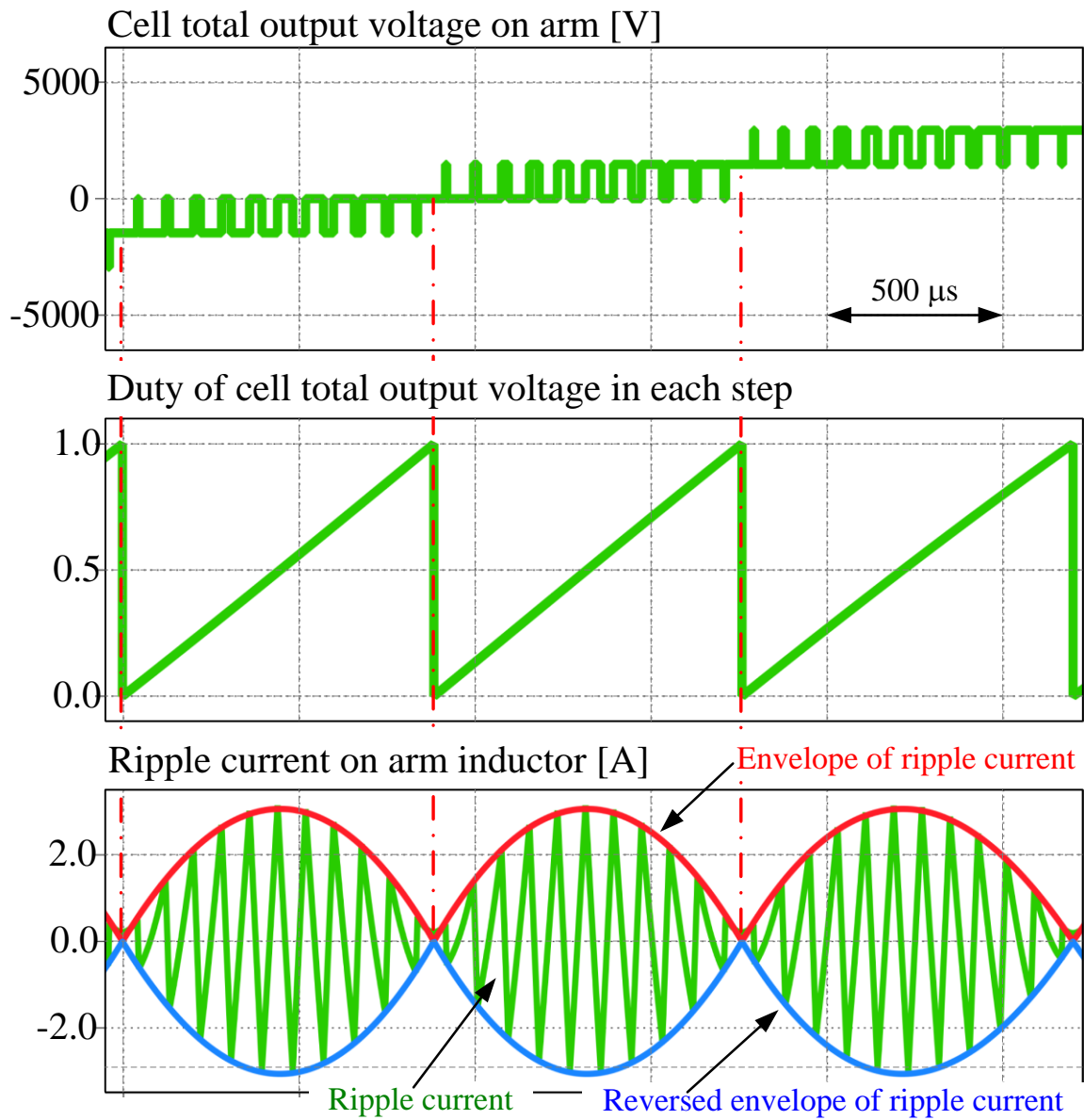


図 5.11 Cell 出力電圧総和  $v_{Br}$  とステップ基準レベルを基にしたデューティ  $d_{mbs}$ ,  
 リプル電流の拡大波形

## 5.6 ミニモデルを用いた設計式の実証試験

本節では、前節までに導出した、コンデンサのリプル電圧およびリプル電流、半導体損失、アームインダクタにおけるリプル電流の各理論式に関して、妥当性および有用性についてミニモデルを用いた実験によって検証する。検証に使用する回路としては、基本動作検証に用いたミニモデルおよび回路パラメータをそのまま使用する。また、実機検証では、理論値を算出する全負荷において、入力力率が 1.0 とであると仮定する。よって、各理論式に変数として含まれている入力皮相電力  $S$  は出力電力  $P$  に置き換えられる。さらに、理論式におけるモジュラーマルチレベル変換器の出力直流電圧  $V_{mmc}$  は出力電力  $P$  と負荷抵抗から算出した値を使用する。

なお、実証試験に使用するミニモデルおよび回路条件は第 4 章で示したものと同一であり、負荷は抵抗  $5.3\ \Omega$  のみとして平滑コンデンサは使用しないものとする。

### 5.6.1 コンデンサにおけるリプル電圧およびリプル電流の理論式実証試験

本項では、コンデンサのリプル電圧およびリプル電流について解いた理論式の実証試験結果について述べる。なお、実験システムの構成上、コンデンサのリプル電流を直接観測することが難しいため各コンデンサにおけるリプル電圧を測定し、その周波数解析の結果と(5.6)式によって求められる基本周波数成分および 2 次周波数成分とを比較することで検証を行う。リプル電圧はコンデンサに流れ込む電流、つまりリプル電流によって生じるため、基本周波数成分および 2 次周波数成分の両成分において理論値と測定値が同じであれば、(5.10)式によって示されるリプル電流も正確に算出することができるといえる。

図 5.12 にリプル電圧の基本周波数成分における理論値と測定値の比較結果を示す。両値とも出力電力が上昇するにつれてリプル電圧が大きくなっていることがわかる。また、両者はよく一致しており、最大誤差は 4.0% であることから理論式はコンデンサのリプル電圧を正確に表現できているといえる。

図 5.13 に 2 次周波数成分における理論値と測定値の比較結果を示す。両者には大きな差異が生じており、最大誤差は 49.0% である。この誤差の原因は半導体素子やアームインダクタ等で電力損失が発生し、入力有効電力と出力電力が一致しないためである。

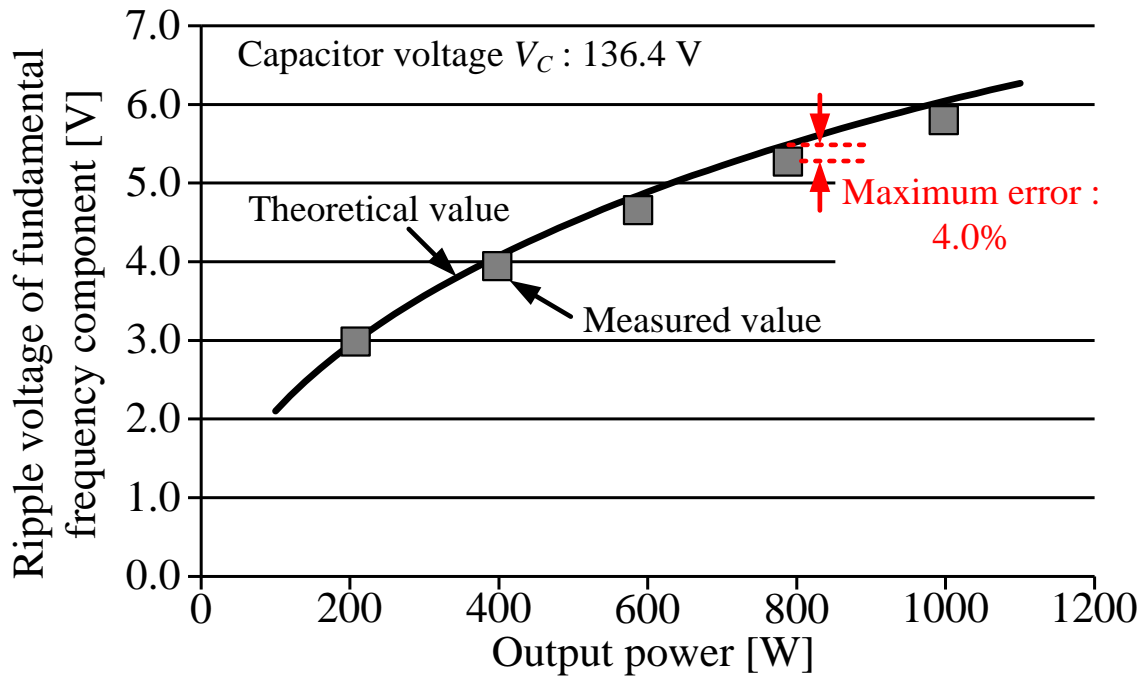


図 5.12 リプル電圧の基本周波数成分における理論値と測定値の比較



図 5.14 に入力有効電力を基準にしたときの 2 次周波数成分における理論値と測定値の比較結果を示す。つまり、(5.6)式で示した理論式中の電力  $P$  に入力有効電力を代入することになる。結果より、先の比較結果と比べて両者の最大誤差は 10.3%まで減少している。また、図 5.13 および図 5.14 の結果を比べることで、出力電力を基準としてリップル電圧を求めると理論値と測定値に大きな誤差が生じ、その原因が半導体素子やアームインダクタなど、他の回路コンポーネントにて発生する電力損失であると結論づけられる。一方、実際の電力変換システムでは、高効率化のために他回路コンポーネントでの電力損失を可能な限り低減する設計を行うため出力電力を基準にした場合でも誤差は小さくなると考えられる。また、上記の評価より、出力電力が小さいときに 2 次周波数成分における理論値と測定値の誤差が大きくなる可能性がある。これは低負荷領域では入力力率が 1.0 以下になってしまうためである。しかし、2 次周波数成分を含むリップル電圧およびリップル電流はワーストケース、つまり、リップル成分が最大となる定格負荷における設計されるべきであり、上記で述べた誤差による設計への影響は小さいと考えられる。

以上の結果より、コンデンサのリップル電圧は理論式によって正確に求められるという結果が得られた。また、この結果はコンデンサに流入するリップル電流も正確に算出することができることも証明しており、実際のシステムにおいて理論式を用いてリップル電流を計算し、そこからコンデンサの設計へ応用することができる。

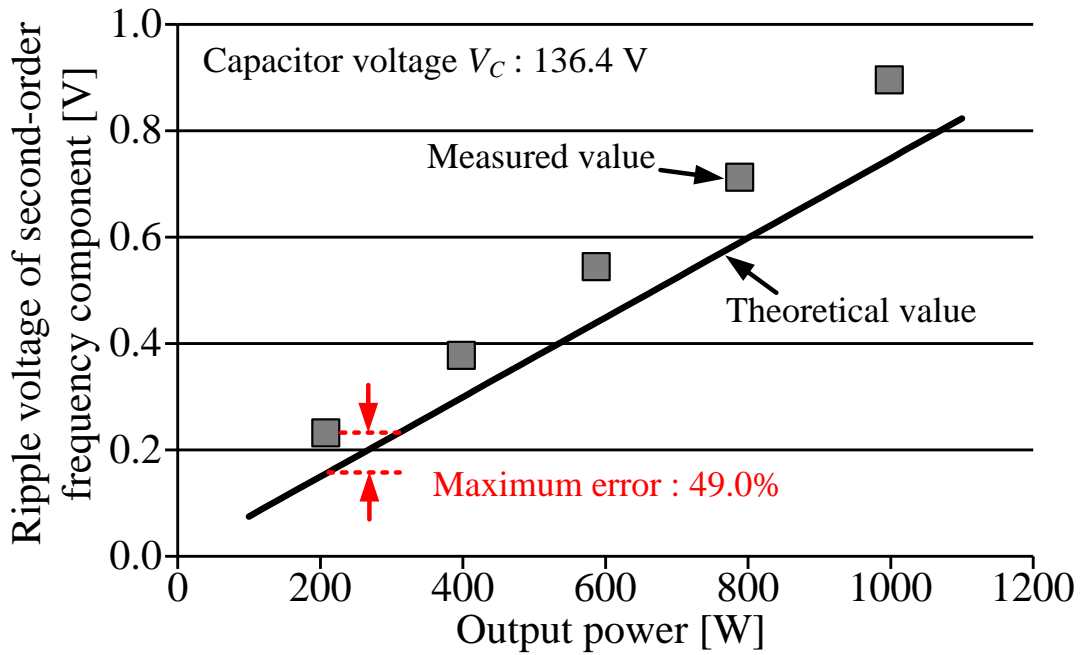


図 5.13 2次周波数成分における理論値と測定値の比較

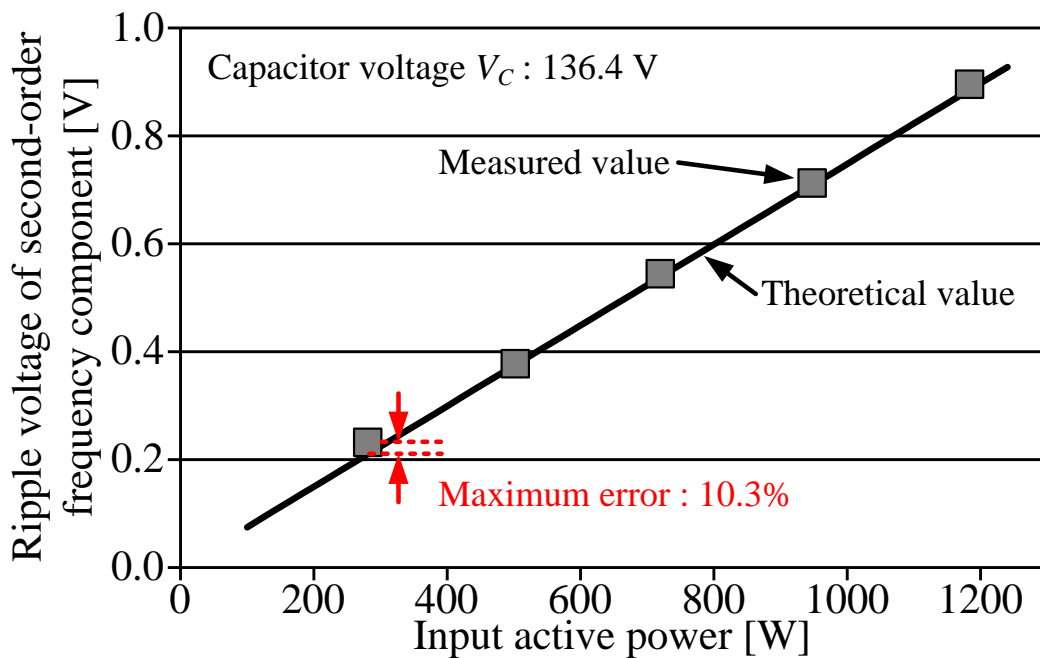


図 5.14 入力有効電力を基準にした2次周波数成分における理論値と測定値の比較

## 5.6.2 半導体素子の損失実証試験

本項では、半導体損失式の実証試験結果を示す。本検証では、半導体素子で発生する電力損失に加えてアームインダクタ損失、無負荷損失を考慮する。まず、ミニモデルを負荷に接続しない状態で駆動させ、このときの入力電力値を無負荷損失として定義する。一般的な電力変換器では、半導体スイッチング素子は寄生キャパシタを持っており、スイッチング素子がオンするタイミングでこの寄生キャパシタとスイッチング素子の間で電流が流れる。この電流によって生じる電力損失が無負荷損失の一因となるためミニモデルにおいても同様に定義する。次に、ミニモデルを負荷に接続した状態で入力電力と出力電力およびアームインダクタ損失を同時に測定する。以上より、負荷接続状態における入力電力から出力電力、アームインダクタ損失、および無負荷損失を引いた値が半導体損失となる。このような手順を踏む理由としては、Cell の回路構成上、入出力端子が共通化されており、Cell にパワーメータを接続して直接損失を測定することができないためである。

表 5.1 に、理論式による損失値算出に必要な回路パラメータおよび損失パラメータを示す。損失パラメータにおいて、導通損失に関するものは使用するスイッチング素子のデータシートから得られる。また、スイッチング損失やリカバリ損失に関するパラメータは使用する電圧および電流に合わせてスイッチング試験を実施し、その結果から得ている。

図 5.15 に半導体損失式によって得られた理論値とミニモデルにおける測定値の比較結果を示す。理論値は Cell における導通損失、スイッチング損失およびリカバリ損失を全て足し合わせ、さらにその値に全 Cell 数を掛け、半導体損失の総和として算出している。結果として、両者はよく一致しており、誤差は最大でも 3.4% である。一方で、測定を行った全てのレンジにおいて、測定値が理論値よりも大きくなっていることがわかる。この原因としては、今回の測定において、Cell に実装されているコンデンサが持つ等価直列抵抗 (ESR) で発生する電力損失および配線損失を考慮していないためである。実証試験において、半導体損失は入力電力から出力電力、アームインダクタ損失、無負荷損失を差し引く方法で測定しているが、未考慮であるコンデンサの ESR で発生する損失と配線損失が半導体損失に含まれる形となり、理論値よりも大きくなる。さらに、出力電力が増加すると半導体損失の理論値と測定値の誤差は大きくなっていることがわかる。これは、コンデンサのリプル電流およびアーム電流が増加するに伴って ESR での損失と配線損失も増加する

ためである。

また、スイッチング素子の損失特性には許容誤差 (Tolerance) が存在する。この許容誤差は理論値と算出値の誤差に影響を与えることが考えられるが、モジュラーマルチレベル変換器では大量のスイッチング素子が使用されることが考えられるため、結果的に素子の許容誤差が平均化され、ノミナル値と実値の違いによる効率などへの影響は小さくなる。さらに、入力力率と半導体素子損失の関係性は原理的に変化しない。よって、許容誤差が存在することを見越してワーストケースやマージンを設定する一般的な電力変換器と同様にヒートシンクを設計することができる。

表 5.1 損失値算出に使用する回路パラメータおよび損失パラメータ

|                                     |  |                         |              |
|-------------------------------------|--|-------------------------|--------------|
| Input line voltage $E$              | 200 V  | The number of cells $n$ | 4 /leg       |
| Capacitor voltage $V_C$             | 135 V  | Load resistance $R$     | 5.2 $\Omega$ |
| Carrier frequency $f_C$             | 8 kHz  |                         |              |
| Output power $P_O$                  | 200 - 1000 W   |                         |              |
| Switching device                    | FGW30N60VD   |                         |              |
| Drop voltage of switch $V_{0\_SW}$  | 0.74 V @ $T_j=25^\circ\text{C}$                                      |                         |              |
| Resistance of switch $R_{SW}$       | 0.0536 $\Omega$ @ $T_j=25^\circ\text{C}$                             |                         |              |
| Drop voltage of FWD $V_{0\_FWD}$    | 0.8 V @ $T_j=25^\circ\text{C}$                                       |                         |              |
| Resistance of FWD $R_{FWD}$         | 0.0492 $\Omega$ @ $T_j=25^\circ\text{C}$                             |                         |              |
| Turn-on energy of switch $w_{on}$   | 75.46 $\mu\text{J}$ @ $V_{dcd}=135\text{ V}$ , $I_{md}=6.7\text{ A}$ |                         |              |
| Turn-off energy of switch $w_{off}$ | 53.98 $\mu\text{J}$ @ $V_{dcd}=135\text{ V}$ , $I_{md}=8.3\text{ A}$ |                         |              |
| Turn-on energy of FWD $w_{rr}$      | 6.21 $\mu\text{J}$ @ $V_{dcd}=135\text{ V}$ , $I_{md}=0.6\text{ A}$  |                         |              |

図 5.16 にミニモデルにおける損失の内訳を示す。無負荷損失は出力電力が変化しても一定である。また、アームインダクタ損失および半導体損失は、出力電力の増加によってアーム電流が増加するため上昇する。この結果より、半導体損失が全損失の大部分を占めることがわかる。これは、実際の 6.6kV 系に適用されるシステムにおいても同様の傾向となることが考えられる。半導体損失を削減することでシステムの高効率化やヒートシンク体積のダウンサイジングを実現することができる。さらに、半導体損失とアームインダクタ損失はアーム電流に起因するため両損失を削減する最もシンプルな方法としては、モジュラーマルチレベル変換器の出力電圧を上昇させ、アーム電流自体を小さくしてしまうことである。

以上の結果より、導出した半導体損失式を用いることでヒートシンク設計に最も必要なスイッチング素子における電力損失を正確に求めることができる。また、半導体損失の増減はシステムの電力変換効率に直結するため理論式を用いて高効率化に必要なパラメータの設定なども行うことができる。

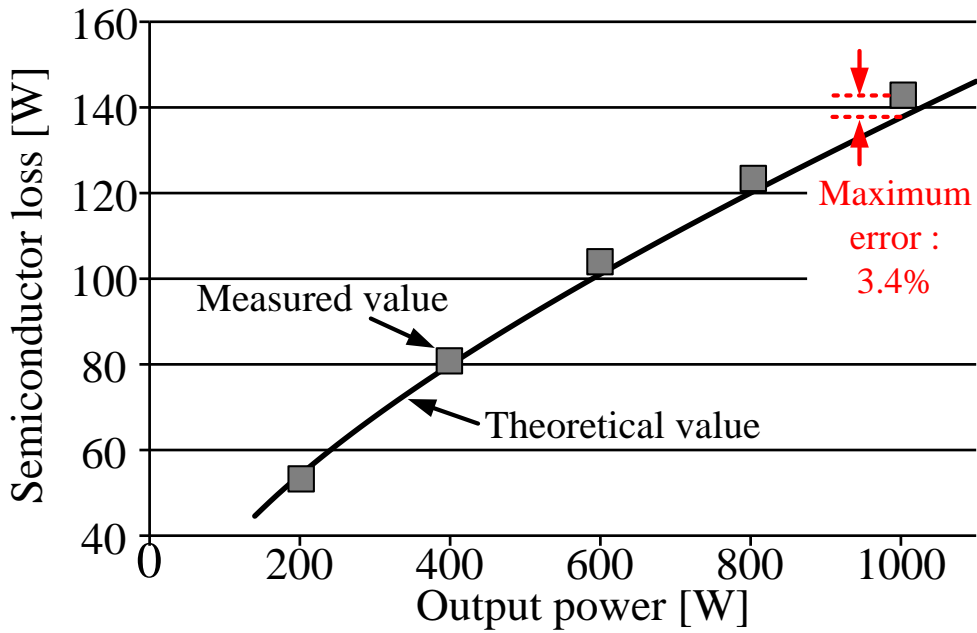


図 5.15 半導体損失式によって得られた理論値と実験における測定値の比較結果

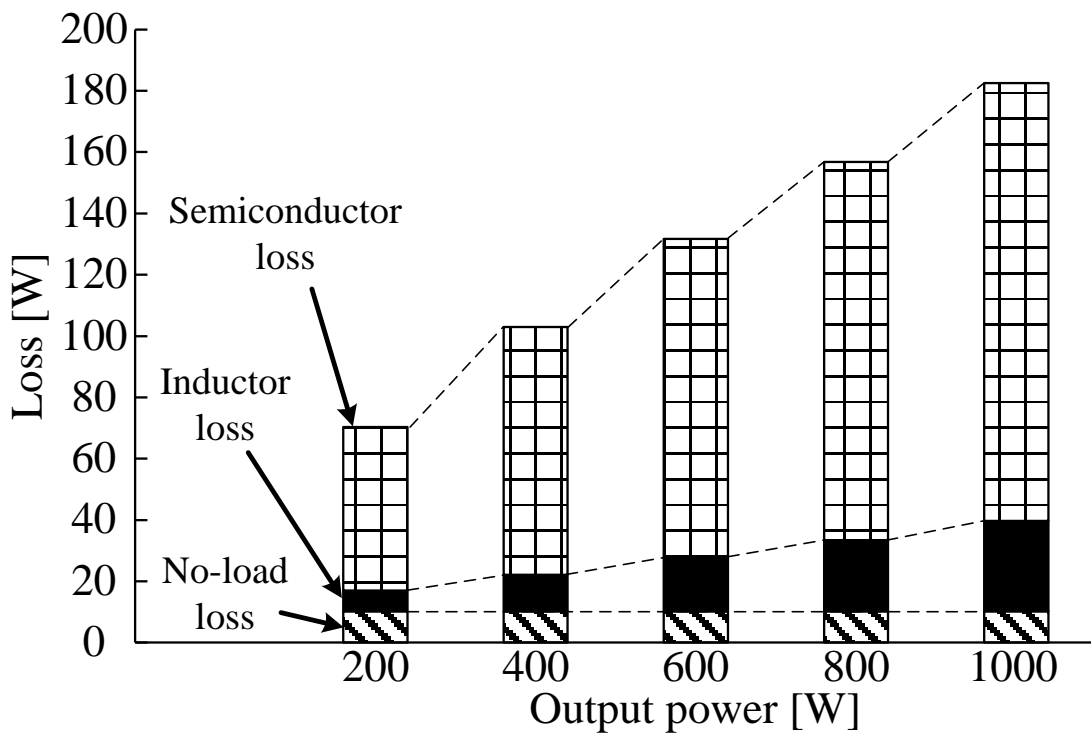


図 5.16 ミニモデルにおける損失の内訳

### 5.6.3 アームインダクタにおけるリップル電流の理論式実証試験

本項では、アームインダクタにおけるリップル電流理論式についての実証試験結果を述べる。

図 5.17 に R 相下アームの Cell 出力電圧総和  $v_{Br}$  とアーム電流  $i_{Br}$  のリップルを拡大した波形を示す。アームとしての出力電圧である Cell 出力電圧総和  $v_{Br}$  の波形は下アームを構成する 2 個の Cell 出力電圧を足し合わせたものであり、リップル電流式の導出時において述べたとおり、リップル電流の振幅が最大となる、デューティ  $d_{mlvs}$  が 0.5 となる付近を拡大している。理論値から求められるリップル電流 peak-to-peak 値の理論値は 124 mA であり、拡大波形より読み取れる測定値は 118 mA である。その誤差は 4.9% と非常に小さく、両者は一致しているといえる。なお、リップル電流 peak-to-peak 値の理論値は(5.45)式で算出されるリップル電流最大値を 2 倍した値として求めている。なお、計算に用いるインダクタンス  $L$  は各アームの出力等価スイッチング周波数で再測定した値を用いている。各 Cell のキャリア周波数は 8 kHz であり、ユニポーラ変調の採用と 1 アームあたり 2 個の Cell で構成しているためアームの出力等価スイッチング周波数は 32 kHz となる。

図 5.18 にコンデンサ電圧を変化させた際のリップル電流の理論値と測定値の比較結果を示す。コンデンサ電圧が低い領域では、両者が誤差 10% 以下で一致している。一方、コンデンサ電圧が高い領域では、誤差が大きくなり、両者の最大誤差は 11.8% となっている。また、コンデンサ電圧が高い領域では理論値が直線的になっているのに対し、測定値は非線形的に増加していることがわかる。さらに、同領域では理論値よりも測定値が大きくなっていることからインダクタンスが不規則に変化かつ減少していることが考えられる。この原因は、アームインダクタの鉄損が増えることによってコア内部温度が上昇し、それに伴ってコア材質の磁気特性が変化したからであると考えられる。まず、コンデンサ電圧が上昇するとインダクタにかかる電圧が大きくなり、ファラデーの法則にしたがってコア内部を貫く磁束が増える。この磁束の増加に伴い、磁束によって発生する鉄損も増える。結果的に、増加した鉄損によってコア内部の温度が上昇し、透磁率の減少が起きることでインダクタンス値が減少したと考えられる。

以上の結果より、アームインダクタにおけるリップル電流式の妥当性が確認できたといえる。変換器動作中のコア温度の変化によるインダクタンスの変化については正確に把握す

分散協調設計による回路解析とダウンサイジングに向けた基本条件の導出  
 ことが難しいが、あらかじめインダクタンスの許容誤差や温度特性を理解し、インダク  
 タンスの最小値を取得しておくことでリップル電流率を基準としたアームインダクタの設計  
 が可能となる。

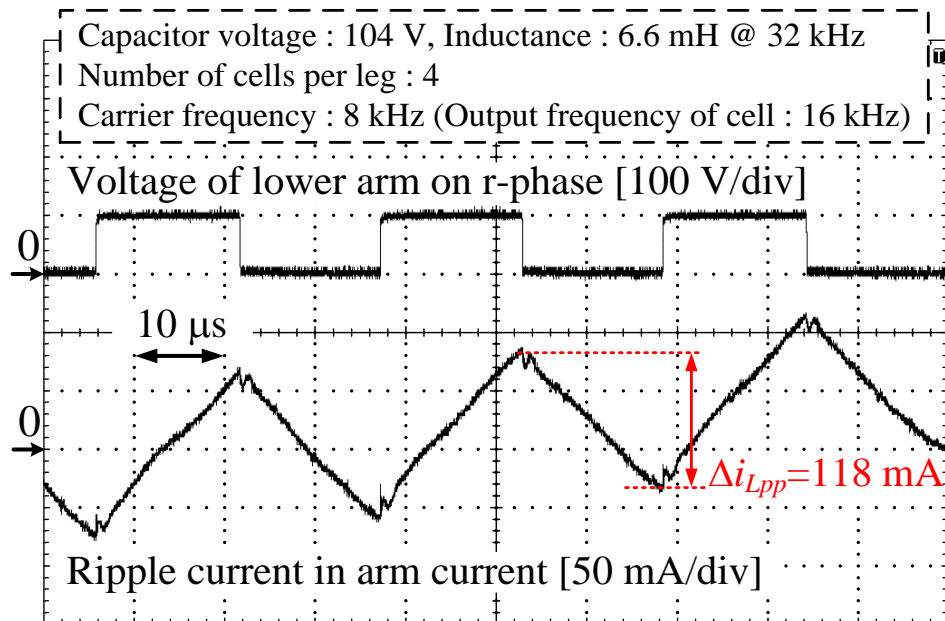


図 5.17 Cell 出力電圧総和とアーム電流に含まれるリップル電流の波形

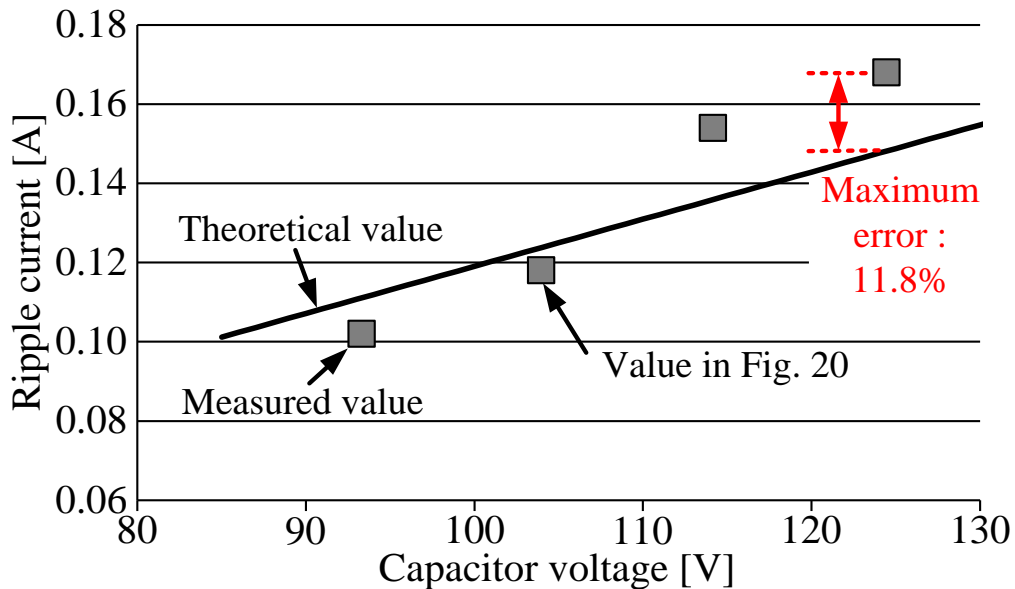


図 5.18 コンデンサ電圧を変化させた際のリップル電流の理論値と測定値の比較



## 5.7 結論

本章では、分散協調設計の理念に基づき、回路コンポーネント体積のダウンサイジングに必要な条件を導出する第一段階として、各コンポーネント設計に必要な理論式を導出し、その理論式から各コンポーネント設計におけるワーストケースを明確化した。また、導出した理論式についてミニモデルを用いた実証試験も実施し、得られた結果から導出した理論式の有用性と妥当性を明らかにした。これらの結果より、モジュラーマルチレベル変換器を構成する Cell 段数や電力容量が変化した場合でも回路コンポーネントを設計することが可能となる。また、分散協調設計が目指す回路コンポーネントのダウンサイジングを実現するために必要な条件も理論式を使用することで明確化することが可能となる。

## 参考文献

- (1) 株式会社ダイヘンホームページ: 「キュービクル式高圧受電設備」  
<http://www.daihen.co.jp/products/electric/receiving/receiving01.html>
- (2) 日東工業株式会社ホームページ: 「キュービクル・ニパックシリーズ」  
<https://ntec.nito.co.jp/prd/pdf/N2015/N15S1420.pdf>
- (3) 株式会社ダイヘンホームページ: 「トップラナー油入変圧器」  
<http://www.daihen.co.jp/products/electric/pdf/trans/trans01.pdf>
- (4) 三菱電機株式会社ホームページ: 「三菱進相コンデンサ設備」  
<http://dl.mitsubishielectric.co.jp/dl/fa/document/catalog/capa/k-k06-8-c3698/K-K06-8-C3698-N.pdf>
- (5) A. Escobar-Mejia, Y. Liu, J. C. Balda, K. George: "New Power Electronic Interface Combining dc Transmission, a Medium-Frequency Bus and an ac-ac Converter to Integrate Deep-Sea Facilities with the ac Grid", IEEE Energy Conversion Congress and Exposition 2014 (ECCE 2014), pp. 4335-4344, (2014)
- (6) D. A. Guzman P, J. C. Balda: " The impact of high-voltage and fast-switching devices on modular multilevel converters", Annual IEEE Applied Power Electronics Conference and Exposition 2014 (APEC 2014), pp. 2171-2177, (2013)
- (7) B. Li, S. Shi, Y. Zhang, R. Yang, G. Wang, D. Xu: "Analysis of the operating principle and parameter design for the modular multilevel DC/DC converter", International Conference on Power Electronics 2015 (ICPE 2015) - ECCE Asia, pp. 2832-2837, (2015)
- (8) M. M. C. Merlinim Tim C. Green: " Cell capacitor sizing in multilevel converters: cases of the modular multilevel converter and alternate arm converter", IET Power Electronics, Vol. 8, No. 3, pp. 350-360, (2015)
- (9) D. Gao, S. Jiang, F. Z. Peng: "Optimal Design of a Multilevel Modular Capacitor-Clamped DC-DC Converter", IEEE Trans. on Power Electronics, Vol. 28, No. 8, pp. 3816-3826 (2013)

- (10) A. Hillers, M. Stojadinovic, J. Biela: "Systematic Comparison of Modular Multilevel Converter Topologies for Battery Energy Storage Systems Based on Split Batteries", in Conf. Rec. European Conference on Power Electronics and Applications 2015 (EPE 2015), No. DS2g, pp. 1-10, (2015)
- (11) Michigan State University ホームページ, 「Transformer-Less Unified Power-Flow Controller」  
[http://www.egr.msu.edu/pelab/projects/TUPFC%20presentation\\_2014.pdf](http://www.egr.msu.edu/pelab/projects/TUPFC%20presentation_2014.pdf)
- (12) F. Z. Peng, Y. Liu, S. Yang, S. Zhang, D. Gunasekaran, U. Karki: "Transformer-Less Unified Power-Flow Controller Using the Cascade Multilevel Inverter", IEEE Trans. on Power Electronics, Vol. 31, No. 8, pp. 5461-5472, (2016)
- (13) TDK 株式会社 ホームページ: 「電解コンデンサの特性」,  
[http://www.tdk.co.jp/techmag/electronics\\_primer/vol7.htm](http://www.tdk.co.jp/techmag/electronics_primer/vol7.htm)
- (14) Y. Kashihara, J. Itoh: "Performance Evaluation among Four types of Five-level Topologies using Pareto Front Curves", in Conf. Rec. IEEE Energy Conversion Congress and Exposition, pp. 1296-1303, (2013)
- (15) S. Madhusoodhanan, A. Tripathi, D. Patel, K. Mainali, A. Kadavelugu, S. Hazra, S. Bhattacharya, K. Hatua: "Solid-State Transformer and MV Grid Tie Applications Enabled by 15 kV SiC IGBTs and 10 kV SiC MOSFETs Based Multilevel Converters", IEEE Trans. on Industrial Application, Vol. 51, No. 4, pp. 3343-3360 (2015)
- (16) B. Li, R. Yang, D. Xu, G. Wang, W. Wang, D. Xu: "Analysis of the Phase-Shifted Carrier Modulation for Modular Multilevel Converters", IEEE Trans. on Power Electronics, Vol. 30, No. 1, pp. 297-310, (2015)
- (17) H. N. Le, K. Orikawa, J. Itoh: "Clarification of Relationship between Current Ripple and Power Density in Bidirectional DC-DC Converter", IEEE Applied Power Electronics Conference and Exposition (APEC 2016), pp. 1911-1918, (2016)

## 第6章

# 電力変換回路における体積評価と分散 協調設計によるダウンサイジング

### 6.1 緒論

モジュラーマルチレベル変換器において、Cell に実装されるヒートシンク、コンデンサおよび各アームに取り付けられるアームインダクタの体積は、絶縁対策を除いた電力変換システムの総合体積において、その大部分を占めることが予想される。分散協調設計は各回路コンポーネントのダウンサイジングを目的としており、回路コンポーネントのダウンサイジングを達成することで電力変換部の高パワー密度化を図ることができる。そのためには体積検討を実施し、ダウンサイジングに必要な条件を明確化する必要がある。本章では、まず、各回路コンポーネントのダウンサイジングを実現する設計フローチャートを示す。また、各部の設計において考慮すべき条件や項目については後述するコンデンサ、ヒートシンク、アームインダクタの体積評価に基づいて導出している。コンデンサの体積については、寿命設計に基づくリップル電流の観点から並列接続数を、Cell 段数に基づく耐圧の観点から直列接続数を決定した上で、Cell 段数、モジュラーマルチレベル変換器の出力電圧および総合体積の関係を明らかにする。特に、モジュラーマルチレベル変換器の出力直流電圧を軸とした体積評価から定格値の設定方針を導く。ヒートシンクとアームインダクタはキャリア周波数によって発生する半導体損失およびリップル電流の大きさが変化するため両者の体積はキャリア周波数に対してトレードオフの関係が成立する。具体的には、キ

キャリア周波数が上昇するとスイッチング損失が増大し、冷却に必要なヒートシンクの体積が増加する。一方、リップル電流は低減されるためリップル電流の抑制に必要なインダクタンスが小さくなり、アームインダクタの体積は減少する。体積におけるトレードオフについては Pareto Front Optimization<sup>(1)</sup>を用いて両者の合計体積が最小となるキャリア周波数を理論的に導出する。また、Cell 段数と両者の合計体積の関係も検討し、その結果から体積削減に必要な条件を見出す。最後に、モジュラーマルチレベル変換器における分散協調設計の理念として、コンデンサ、ヒートシンクおよびアームインダクタの体積削減を実現する条件をまとめる。

## 6.2 回路部品の体積削減を実現する設計フローチャート

図 6.1 に、モジュラーマルチレベル変換器の高パワー密度化を実現する設計フローチャートを示す。設計フローチャートはコンデンサ設計、ヒートシンク設計、アームインダクタ設計の3パートから構成されている。本設計フローチャートにより、電力変換部のパワー密度と半導体損失のみを考慮した効率を求めることができる。本章の目的は回路コンポーネントのダウンサイジングであり、電力変換部の総合体積を削減するために回路パラメータを決定する必要がある。特に、コンデンサ、ヒートシンク、アームインダクタの総合体積が最小となるキャリア周波数および Cell 段数を決定しなければならない。

コンデンサ設計では、まず、モジュラーマルチレベル変換器の出力直流電圧と定格電力容量から Cell に実装されるコンデンサのリップル電流と要求耐圧を決定する。提案システムでは、数百 V の耐圧を持ち、かつ単位体積あたりの静電容量が大きいという特長から電解コンデンサの採用を想定している。また、電解コンデンサはその直並列接続数を増加させることで要求されるリップル電流や耐圧を容易に確保できるという利点もある。電解コンデンサの体積検討にて後述するが、許容リップル電流が小さいコンデンサを採用する場合、寿命設計の観点から要求されるリップル電流を確保するためにコンデンサの並列接続数を増加させる必要がある。しかし、許容リップル電流が大きいコンデンサと比較すると、結果的に、合計体積が削減できることが電解コンデンサのデータベースから明らかになっている。耐圧の決定パートでは、耐圧 400 V の電解コンデンサを選択する。この理由としては、低損失特性および高耐圧特性の両方を兼ね備えている 1.7 kV や 1.2 kV IGBT を使用する場合、

電解コンデンサの直列接続数を 2 から 3 にするためである。各 Cell 段数において耐圧を確保するために電解コンデンサを直列接続するが、コンデンサの直列接続数が増えると、各 Cell において直列接続されたコンデンサ間で電圧のアンバランスが発生し、この電圧アンバランスの解消にバランス抵抗が必要となる。バランス抵抗はモジュラーマルチレベル変換器の動作原理上、不要なものであり、変換器の体積を増加させる原因となってしまう。

1.7 kV や 1.2 kV 耐圧の IGBT を使用する際、耐圧 400 V のコンデンサを用いると直列接続数が 2 から 3 になり、バランス抵抗の数を減少、もしくは完全に削除することができ、体積の増加を回避することができる。また、コンデンサの並列接続数はリップル電流と要求寿命から決まり、直列接続数は Cell 段数によって変化するコンデンサ耐圧から決まる。さらに、並列接続数、直列接続数および Cell 総数からコンデンサの総合体積が決定される。以上より、各 Cell 段数におけるコンデンサ総合体積をデータベースに蓄積していくことで、コンデンサ体積を再計算する必要がなくなり、Cell 段数とコンデンサ総合体積の関係性について、照会が容易になる。また、高圧の電力変換器では、1.2 kV から 3.3 kV 耐圧の IGBT が頻繁に使用されるため、これらの IGBT が適用可能な領域における、Cell 段数とコンデンサ合計体積の関係は特に重要となる。さらに、リップル電流が一定である条件下において、コンデンサの合計体積が最小となる Cell 段数は耐圧比 (Voltage Rating Ratio) によって導出することができる。こちらも以降の節で詳細を記述するが、(6.1)式に示した耐圧比は、ある段数において要求される耐圧と、その耐圧を確保するためにコンデンサを直列接続した場合の耐圧との比率である。最大値は 1.0 で、これは要求耐圧と直列接続したときの耐圧が一致している状態であり、コンデンサを無駄なく使用できている状態といえる。一方、耐圧比が低い場合は要求耐圧に対してコンデンサの直列接続数が十二分であり、低すぎる場合はコンデンサの直列接続数が過剰である状態を指すことになる。

*Voltage rating ratio*

$$= \frac{\text{Required voltage rating in each number of cells}}{\text{Voltage rating per one capacitor} \times \text{Number of series connected capacitors}} \quad \dots(6.1)$$

ヒートシンクの設計では、一般的に、ヒートシンク体積の削減と電力変換システムの効率向上の 2 つが主な目標となる。本設計パートでは、まず、使用するスイッチング素子を選択する。先に記述したとおり、高圧の電力変換器では、1.2 kV から 3.3 kV 耐圧の IGBT

がよく使用されるが、ヒートシンクの総合体積削減および高効率化という2つの目的を同時に達成するためには、低損失特性を有する1.7kVまたは1.2kV耐圧のIGBTを選択することが望ましい。さらに、これらのIGBTは3.3kVや2.5kV耐圧の素子と比べて損失特性が小さい利点を生かして高い周波数で駆動することができ、アームインダクタにおけるリップル電流の低減、つまり、インダクタの小型化にも寄与することができる。スイッチング素子を選択した後、その素子が適用可能なCell段数を割り出し、半導体損失を計算する。その後、ヒートシンクは単位体積における熱抵抗の反転値として定義されるCSPI(Cooling System Performance Index)<sup>(2)</sup>に基づいて設計を行う。なお、CSPIは、その値が大きいほど単位体積あたりの冷却能力が高くなる。

アームインダクタの設計では、アーム電流の大きさとアーム電流に含まれるリップル電流の関係を考慮してインダクタンスを決定する。つまり、アーム電流中に含まれるリップル電流の大きさを表す指標としてリップル率を定義し、そのリップル率を一定値以下にするようにインダクタンスを調整する。さらに、アームインダクタの体積はArea Product<sup>(1),(3)</sup>によって計算する。Area Productはインダクタのコア体積を評価する手法であり、インダクタに蓄積されるエネルギーと線積率、コアの形状に関する係数からインダクタの体積を見積ることができる。

ヒートシンクとアームインダクタの体積を導出した後は、Pareto Front Optimization<sup>(1),(3)</sup>を用いて2つの合計体積が最小となるキャリア周波数を決定する。先述したように、このような決定法を採用した理由は、キャリア周波数によってスイッチング損失およびリップル電流が変化し、それに伴ってヒートシンクとアームインダクタの体積が変動するためである。具体的には、キャリア周波数が上昇するとスイッチング損失が増大するため冷却に必要なヒートシンクの体積が増加する。その反面、リップル電流は低減されるためリップル電流の抑制に必要とされるインダクタンスが小さくなり、アームインダクタの体積は減少する。よって、両者にはトレードオフの関係があり、2つの合計体積が最小となるキャリア周波数を決定する必要がある。

最後に、電解コンデンサ、ヒートシンク、アームインダクタによる総合体積が最小となるまで上記で述べた計算過程を繰り返す。ただし、体積の計算において、Cell段数と電解コンデンサの合計体積との関係はデータベース中に格納されているため再度計算を行う必

要がなく、ある段数における電解コンデンサ体積をデータベースから引用するだけでよい。よって、コンデンサの体積に、その段数におけるヒートシンクとアームインダクタの最小合計体積を足し合わせて、システムの総合体積が最小となっているかどうかを判断すればよいことになる。

以上の設計フローチャートにおいて最小総合体積を求める際に気を付けるべき条件を以下にまとめる。

- (1) コンデンサ体積について、耐圧比が最大値である 1.0 に近づく Cell 段数を選択する
- (2) ヒートシンクとアームインダクタの最小合計体積を求める際、使用するスイッチング素子が適用できる最小の Cell 段数を選択する

上記の設計指針導出と体積評価プロセスの詳細については以降の節で述べる。



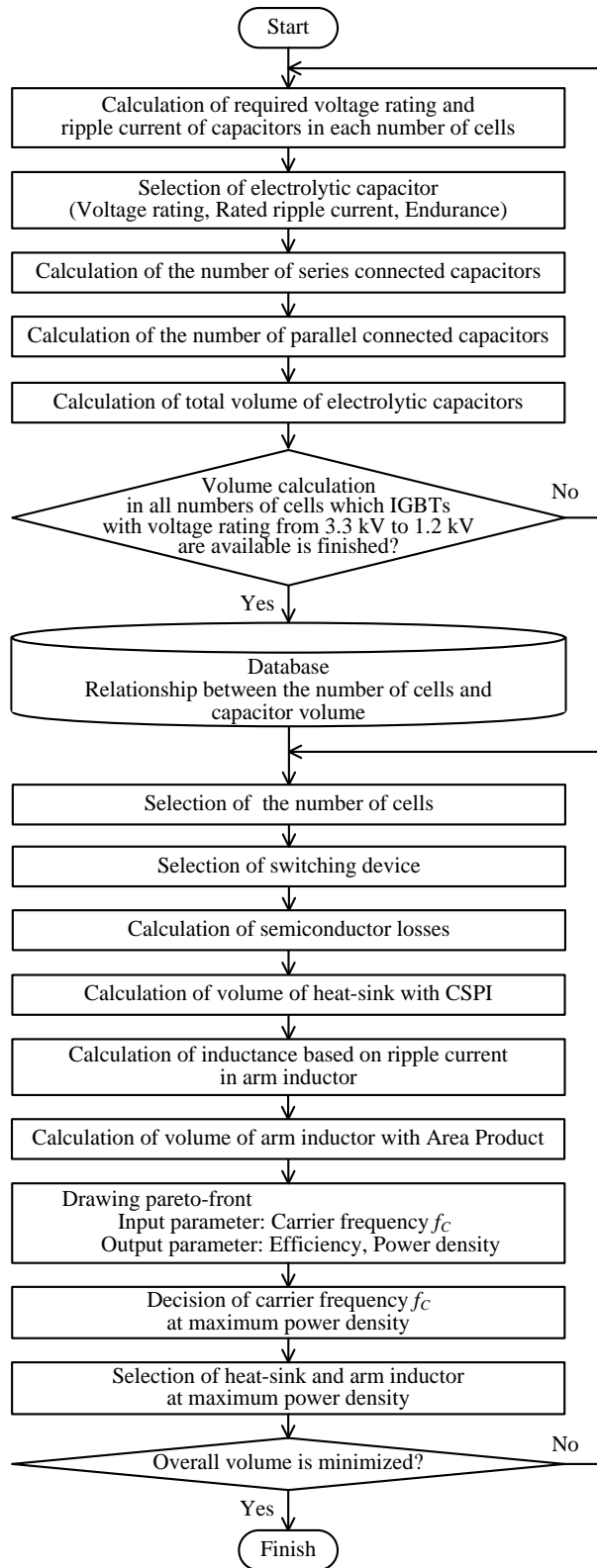


図 6.1 高パワー密度化を目的とした設計フローチャート

## 6.3 電解コンデンサのデータベースを用いた体積の基礎評価

本節では、電解コンデンサを Cell 回路に適用することを想定し、許容リプル電流、耐圧およびコンデンサ体積の関係を明らかにする。一般的に、許容リプル電流値の上昇に伴ってコンデンサ体積も増加する傾向がある。ここで、要求される許容リプル電流を確保する上で、許容リプル電流値が小さいものを並列接続する場合と単体で大きな許容リプル電流値を持った電解コンデンサを選択する場合の2ケースが考えられる。前者は、コンデンサ単体の体積は小さいが、個数が増加することによって体積が増加する。また、後者は、並列接続数が無いあるいは少ない状態であるが、コンデンサ単体の体積が大きい。よって、電解コンデンサ合計体積の削減にはどちらが有利であるかを明確化する必要がある。さらに、耐圧についても同様のことが言える。Cell 段数が小さい場合、Cell 回路1つあたりの負担電圧が大きくなるため自ずとコンデンサに要求される耐圧が大きくなる。この場合、一般的な電力変換器に用いられている電解コンデンサを使用して要求耐圧を確保するためには直列接続数を増加させる必要がある。一方、Cell 段数が増加すると、Cell 回路1つあたりの負担電圧が小さくなるためコンデンサの直列接続数は少なくできる反面、Cell 回路のトータル数は増える。よって、耐圧を軸にした体積評価も行う必要がある。

以上から、系統連系インバータやPWM整流器などに使用されている市販の電解コンデンサをデータベース化し、リプル電流と耐圧およびコンデンサ体積の関係性を明らかにした上で、そこから見出された条件を設計に用いる。

### 6.3.1 電解コンデンサのデータベース化に向けた条件の設定

コンデンサの合計体積についての基礎評価にあたり、市販されている電解コンデンサをデータベース化し、許容リプル電流値と体積の関係を明らかにする。なお、評価にあたり以下の条件を設ける。

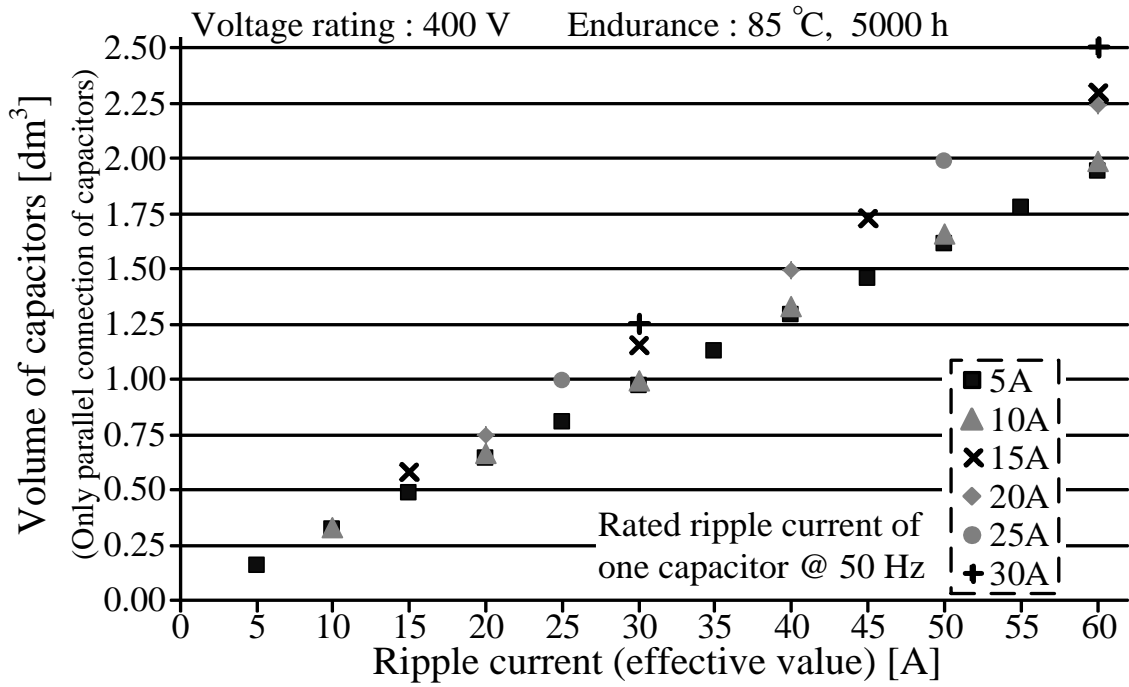
- a) 評価対象となる電解コンデンサはメーカー各社（日本ケミコン<sup>(4)</sup>、ニチコン<sup>(5)</sup>、ルビコン<sup>(6)</sup>）が「インバータ用」や「大容量アプリケーション向け」として推奨している製品に限定
- b) 絶対定格電圧の範囲は100Vから600V
- c) 各段数で要求される耐圧(要求耐電圧値)は、(2.1)式で求められたコンデンサ充電電圧値から30%のマージンをとって決定

- d) コンデンサ単体の体積については、許容リップル電流値の小数点第1位を四捨五入して1の位の概数を求め、その中で体積の平均値を算出

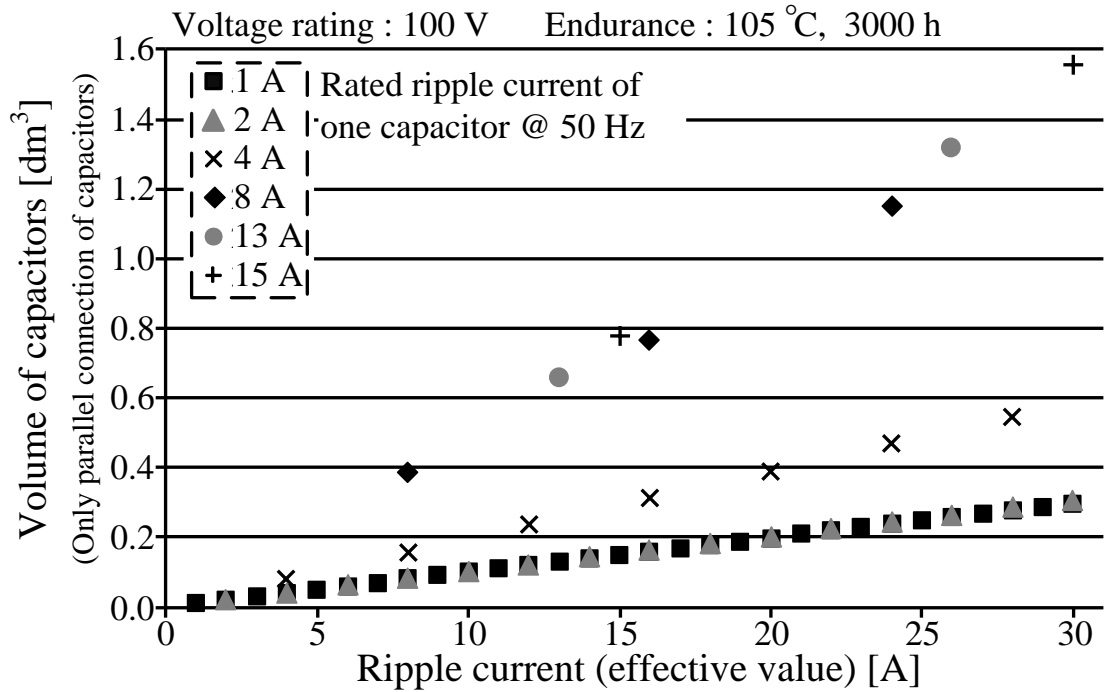
### 6.3.2 電解コンデンサにおける許容リップル電流と体積の関係導出

電解コンデンサは流れるリップル電流によって発熱し、内部の電解液が蒸発する。この蒸発によって静電容量も徐々に低下していくため寿命が規定されている<sup>(7)</sup>。また、データシートに記載されている許容リップル電流と耐久性は寿命推定の上で非常に重要となる<sup>(7)</sup>。

図 6.2 に市販の電解コンデンサをデータベース化した例として、リップル電流値と電解コンデンサ体積の関係を示す。なお、2つのグラフでは、耐圧値や耐久性などの仕様を変えている。グラフ中、枠で囲まれた部分の電流値は各電解コンデンサ1つあたりの許容リップル電流値を示しており、寿命を確保するためにはコンデンサを並列接続して規定のリップル電流の条件をクリアする必要がある。当然のことながら、許容リップル電流値が小さいコンデンサを採用した場合は値が大きいものと比べてコンデンサの並列接続数が増大する。また、各マーカの始点は各電解コンデンサ単体の許容リップル電流値と体積を示しており、この点を起点として、並列接続数上昇によって体積が増加する。本結果より、許容リップル電流値が大きい電解コンデンサを単体で使用あるいは少数並列接続したときよりも許容リップル電流値が小さいものを多く並列接続したときのほうが体積の増加が緩やかになっていることがわかる。つまり、許容リップル電流値が大きいコンデンサよりも小さいコンデンサを用いたほうがトータルの体積を小さくすることができる。また、先に示したリップル電流式より、リップル電流は静電容量に関係なく一定である。基本的に、耐久性と電解コンデンサ単体のリップル電流負担比率（＝コンデンサ単体のリップル電流 / 許容リップル電流値）が同一であれば同じだけの寿命を確保することが可能となる<sup>(7)(8)</sup>。別の見方では、耐久性などの定数と確保すべき寿命が同じであれば並列接続数が違ってもコンデンサ単体のリップル電流負担比率は変わらない。以上より、寿命を考慮した上でコンデンサの合計体積を最小化するためには許容リップル電流値が小さい電解コンデンサを複数並列接続したほうが有利であるといえる。また、モジュラーマルチレベル変換器の仕様（入出力電圧や電力容量）が決定した後は、コンデンサの並列接続数は変化しないため耐圧（Cell 段数によって変化）に対するコンデンサ体積の最小点が総合体積の最小化に繋がる。



(a) 耐圧 400 V, 耐久性 85 °C 5000 h



(a) 耐圧 100 V, 耐久性 105 °C 3000 h

図 6.2 電解コンデンサにおけるリップル電流値とコンデンサ体積の関係

※許容リップル電流値が小さいコンデンサは並列接続により所望のリップル電流を確保

### 6.3.3 電解コンデンサにおける耐圧と体積の関係導出

図 6.3 に Cell 段数とコンデンサ合計体積および耐圧比 (Voltage Rating Ratio) の関係を示す。ここで、ある Cell 段数においてコンデンサに要求される耐圧がコンデンサ単体の耐圧よりも高い場合は、コンデンサを直列接続することで要求値を満たすようにする。また、耐圧比 (Voltage Rating Ratio) は(6.1)式に示したように、ある段数において要求される耐圧と直列接続した際に確保可能なコンデンサ耐圧との比を表している。耐圧比は、最大値を 1.0 として、この比率が高いほどコンデンサを無駄なく使用できているという指標になる。さらに、要求耐圧は、先の章で示した(2.1)式で求められるコンデンサ電圧に対して 30% のマージンを設けて設定している。以上より、リップル電流が一定であるという条件下では、コンデンサの直列接続数と Cell 段数 (Cell の総数) によってコンデンサの合計体積が決定される。

図 6.3 において、各点の上を示した値が耐圧比であり、分母の数値が等しい範囲ではコンデンサの直列接続数が等しいことを意味している。結果として、耐圧比における分子と分母が近い値、つまり、1.0 に近い点ほど体積が小さくなっていることがわかる。これは要求される耐圧を確保する上でコンデンサを無駄なく使用できていること、余計な体積増加を回避できていることを示している。反対に、同じ直列接続数であっても耐圧比が低い部分では要求される耐圧に対してコンデンサを有効に活用できておらず、それによって余計な体積増加を招いていることになる。結論として、コンデンサ体積の削減には耐圧比を基準として、その値が 1.0 となる Cell 段数を採用すればよいといえる。

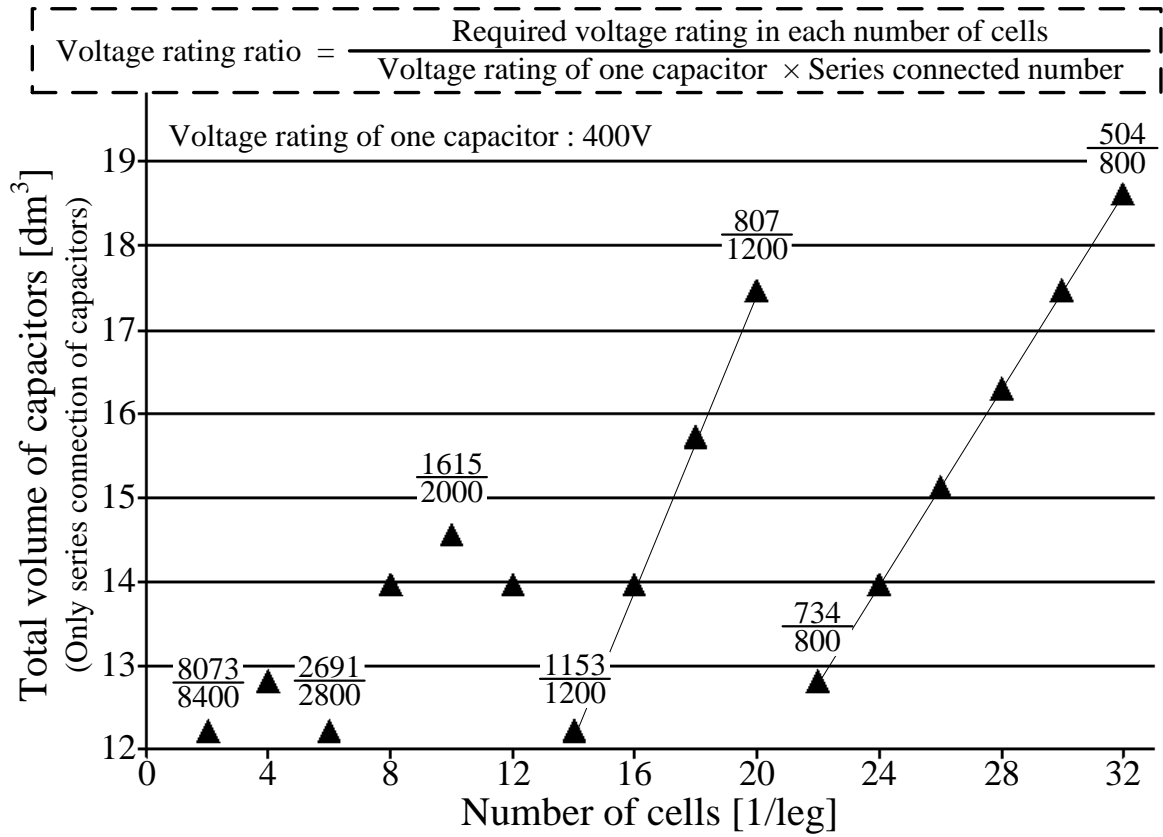


図 6.3 Cell 段数とコンデンサ合計体積および耐圧比 (Voltage Rating Ratio) の関係

### 6.3.4 電解コンデンサを Cell 回路に採用する際の設計指針

以上の検討より、コンデンサの合計体積を最小にするには以下の2つの条件を満たす必要がある。別の言い方をすると、下記の2つの条件を満たせば Cell 段数の選択は自由に設計が可能となる。

- 1) 許容リップル電流値が小さいコンデンサの採用し、複数並列接続して利用
- 2) コンデンサ耐圧比の最大化 (耐圧比を 1.0 に近づける設計)

## 6.4 総合体積評価における設定条件

前述のとおり、回路コンポーネントのダウンサイジングを達成する上で必要な条件を各回路コンポーネントの体積評価から見出す。

表 6.1 に総合体積評価に用いる回路条件および設計パラメータを示す。また、詳細な設計条件については以下に示す。

- (1) 入力線間電圧実効値は 6.6 kV、モジュラーマルチレベル変換器の定格電力容量は 200 kVA とする
- (2) コンデンサは日本ケミコン製 ERWF401LGC182MC85M を採用する。コンデンサ単体の耐圧は 400 V、許容リップル電流は 50 Hz において 5 A である<sup>(8)</sup>。
- (3) 電解コンデンサにおいて、内部発熱による温度上昇制限値はメーカー推奨値の 25 °C を採用する。
- (4) 電解コンデンサにおける並列接続数は、上記の温度上昇制限値と推定寿命を 10 年以上確保するという条件の下で設定する。
- (5) コンデンサ電圧は(2.1)式によって決定し、耐圧はコンデンサ電圧に対して 30% のマージンを含むように決定する。さらに、この設計指針に基づくようにコンデンサの直列接続数を決定する。
- (6) スイッチング素子の耐圧はコンデンサ電圧に対して 80% のマージンを含むように設定する。また、スイッチング素子の定格電流はアーム電流の定格値に対して 2 倍のマージンを確保するように決定する。
- (7) キャリア周波数は 10 Hz から 190 kHz まで可変する。
- (8) 損失データは使用スイッチング素子のデータシートから引用する。また、損失データ

電力変換回路における体積評価と分散協調設計によるダウンサイジング

の値は最大ジャンクション温度において測定されたものを採用する。さらに、許容ジャンクション温度は最大許容温度の 80% になるように設定する<sup>(9)・(10)</sup>。

(9) ヒートシンクは CSPI に基づいて設計を行う。また、CSPI の値は 3 (自然空冷時に採用) とする<sup>(2)</sup>。

(10) 次世代デバイスとして、3.3 kV 耐圧 SiC-MOSFET も検討に含める。SiC-MOSFET の損失データはチップ単体の損失特性から引用する<sup>(11)・(12)</sup>。また、定格電流の条件を満たすようにチップの並列接続数を決定し、チップの並列接続数に応じて損失データを算出する。

(11) SiC-MOSFET の最大ジャンクション温度は 175 °C に設定する。

表 6.1 総合体積評価に用いる回路条件および設計パラメータ

|                                   |  |                 |                     |        |        |
|-----------------------------------|--|-----------------|---------------------|--------|--------|
| Power capacity                    | $S$  | 200 kVA         | Input line voltage  | $E$    | 6.6 kV |
| Input frequency                   | $f$  | 50 Hz           | Input power factor  | $\phi$ | 1.0    |
| Electrolytic capacitor            |  |                 |                     |        |        |
| Model number                      | ERWF401LGC182MC85M                             |                 |                     |        |        |
| Voltage rating                    | 30% margin against charge voltage              |                 |                     |        |        |
| Raise value of inside temperature | 25 °C (Recommended value)                      |                 |                     |        |        |
| Arm inductor                      |  |                 |                     |        |        |
| Ripple current factor             | 5%   | Flux density    | 1.56 T              |        |        |
| Constant value                    | 17.9   | Current density | 4 A/mm <sup>2</sup> |        |        |
| Window utilization factor         | 0.3  | Core type       | C core              |        |        |
| Heat sink                         |  |                 |                     |        |        |
| Switching device                  | Infineon FF, FZ series and Hitachi 2.5 kV IGBT |                 |                     |        |        |
| Operation junction temperature    | 80% of maximum temperature.                    |                 |                     |        |        |
| Voltage rating                    | 80% more than capacitor voltage                |                 |                     |        |        |
| Current rating                    | Twice value as rated current.                  |                 |                     |        |        |
| CSPI                              | 3.0 (Natural air cooling)                      |                 |                     |        |        |



## 6.5 ダウンサイジングに向けた各回路コンポーネントの体積評価

本節では、Cell 回路に実装される電解コンデンサおよびヒートシンク、各アームに取り付けられるアームインダクタのダウンサイジングを実現するために必要な条件を体積評価から明らかにする。特に、提案システムでは、モジュラーマルチレベル変換器の出力直流電圧定格値を自由に設定できるという特徴がある。よって、本節では、出力直流電圧と各回路コンポーネントの体積との関係を導出する。電解コンデンサについては、前節において、リップル電流と耐圧およびコンデンサ体積の関係が明らかとなっているが、出力直流電圧の定格値が変化するとその体積も大きく変動すると予想される。例えば、出力直流電圧の定格値を変更すると同じ Cell 段数であってもコンデンサの要求耐圧が変化する。これは、先に述べた通り、モジュラーマルチレベル変換器が入力電流と出力電圧を同時に制御しているためコンデンサ電圧が入力相電圧と出力直流電圧および Cell 段数によって決まるためである。つまり、同じ Cell 段数であってもコンデンサ電圧の値が大きくなる。また、出力電圧定格値を変更した場合、同じ電力容量であっても各アームを流れる直流電流が変化する。アーム電流はコンデンサに流れ込むリップル電流に直結するため同一のコンデンサを使用した場合は並列接続数が変わることになる。また、出力直流電圧はヒートシンクとアームインダクタの両体積に大きく影響を与える。アーム電流の大きさが変わることによって半導体損失の大きさも変わることになり、インダクタを流れる電流に対してリップル電流率を設定している場合は必要なインダクタンスが変わることになる。

以上より、出力直流電圧はモジュラーマルチレベル変換器の総合体積に大きく影響を与えるため各コンポーネント体積との関係性を明らかにし、ダウンサイジングに必要な条件や設計指針を見出す必要がある。

### 6.5.1 変換器の出力直流電圧に対する電解コンデンサの合計体積評価

本項では、コンデンサ体積の体積評価を実施し、体積削減を実現する上で必要な条件を導出する。

図 6.4 にモジュラーマルチレベル変換器の出力直流電圧に対するコンデンサの体積変動を示す。グラフ下の数字は、1.7 kV 耐圧の IGBT を適用した際に採用できる Cell 段数を示している。今回、使用を想定する電解コンデンサとして、ERWF401LGC182MC85M (日本

ケミコン製)を用いる。内部温度の上昇はメーカーが推奨する 25℃以下、推定寿命が 10 年以上となるように並列接続数を決定している。また、コンデンサの耐圧は充電電圧の 1.3 倍として直列接続数を決定している。結果として、同じ Cell 段数であってもモジュラーマルチレベル変換器の出力直流電圧が上昇するに従ってコンデンサ体積が小さくなっていることがわかる。これは、同じ定格電力であっても出力電圧を上昇させることで各アームを流れる直流電流が減少し、それによってコンデンサに流れ込むリップル電流が減少するためである。結果的に、許容リップル電流確保において要求される並列接続数が減少し、体積削減が可能となる。以上から、コンデンサの体積削減を行うためには出力直流電圧を高く設定する必要がある。また、先に述べた耐圧比が高い Cell 段数において体積が小さくなっていることから、先の節で述べた耐圧比を基準にしてセル段数を決めることで小型化を図ることができる。

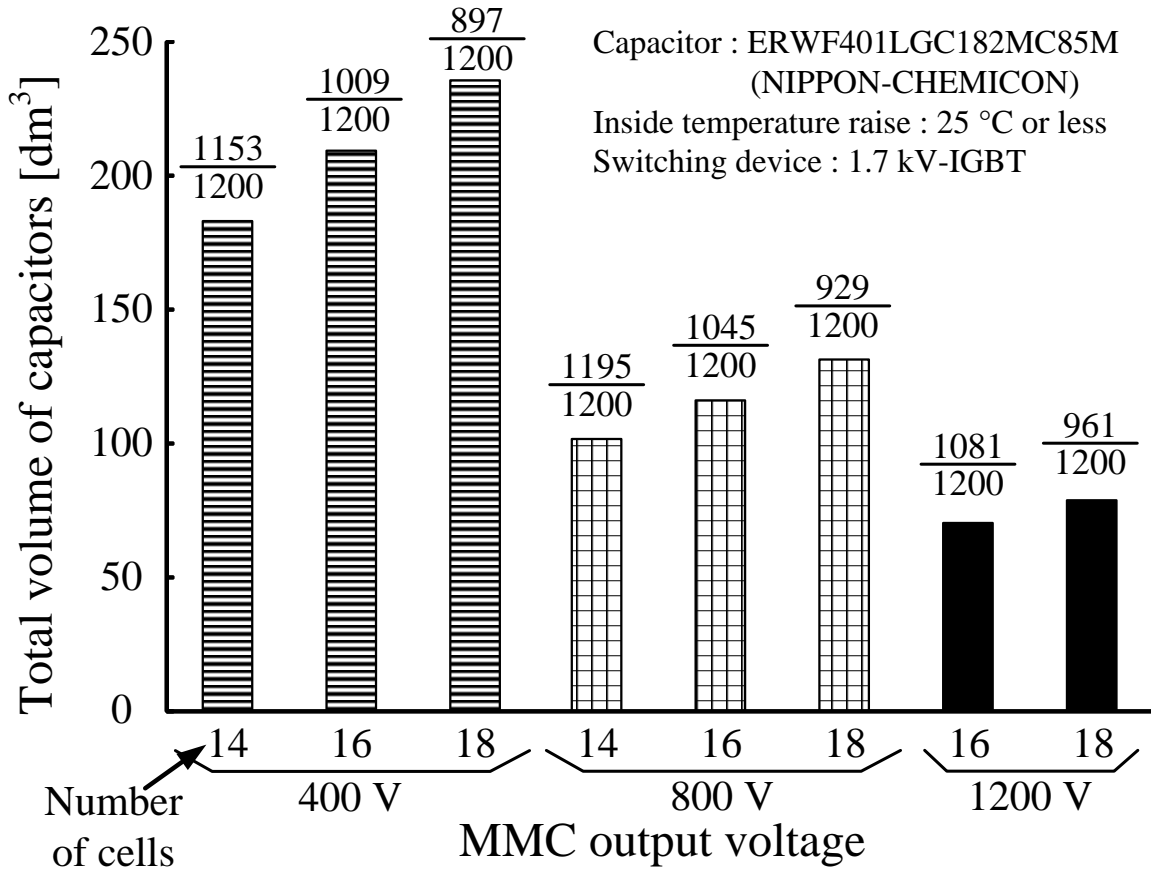


図 6.4 モジュラーマルチレベル変換器の出力直流電圧に対するコンデンサの体積変動

## 6.5.2 パレートフロントによるアームインダクタとヒートシンクの体積評価

ヒートシンクとアームインダクタの体積については両者の合計体積を **Pareto Front Optimization** によって評価する。キャリア周波数を増加させた場合、リップル電流が小さくなるためアームインダクタの体積を削減することができる。一方、スイッチング周波数が増加するためヒートシンクの体積は増大する。つまり、両体積はトレードオフの関係にあるといえる。さらに、半導体損失の上昇によって効率が低下するが、アームインダクタの体積削減によって電力変換部のパワー密度は向上することも考えられる。このようなトレードオフとなる2つのパラメータの限界点を示す手法の1つとして **Pareto Front Optimization** が用いられている。特に、今回はパワー密度が最大となる点を **Pareto Front Optimization** によって導出する。なお、**Pareto Front** の曲線について、ヒートシンクとアームインダクタにおける合計体積の変化のみを明確に評価するために、電解コンデンサの体積は含まないこととする。

図 6.5 にモジュラーマルチレベル変換器の出力直流電圧を 800 V に設定したときの **Pareto Front** カーブを示す。結果より、3.3 kV SiC-MOSFET が最も高いパワー密度を達成しており、その値は従来の高圧 IGBT と比べると 2 倍以上となっている。さらに、キャリア周波数が 5.2 kHz のときに最大パワー密度を達成しているが、この点での効率についても、他の素子よりも高い効率が得られていることがわかる。これは、3.3 kV SiC-MOSFET が他の素子と比べて非常に低い損失特性を持っており、ヒートシンクの小型化だけでなく、高周波スイッチングによってアームインダクタの体積も削減できるためである。

図 6.6 にモジュラーマルチレベル変換器の出力直流電圧を 1200 V に設定したときの **Pareto Front** カーブを示す。出力直流電圧を 800 V に設定したときの体積検討結果と同様に、3.3 kV SiC-MOSFET は従来の高耐圧 IGBT と比べると 2 倍以上のパワー密度を達成することができ、かつ他の素子よりも高い効率を得ることができる。これは、先ほどの理由と同様に 3.3 kV SiC-MOSFET が持つ低損失特性と高周波スイッチングによるためである。一方で、800 V の結果と比べるとすべての素子が高いパワー密度、効率を得ていることがわかる。この結果の主たる要因としては、出力直流電圧が上昇し、アーム電流が減少したことで半導体損失が低減され、それによってヒートシンク体積が削減できたためである。

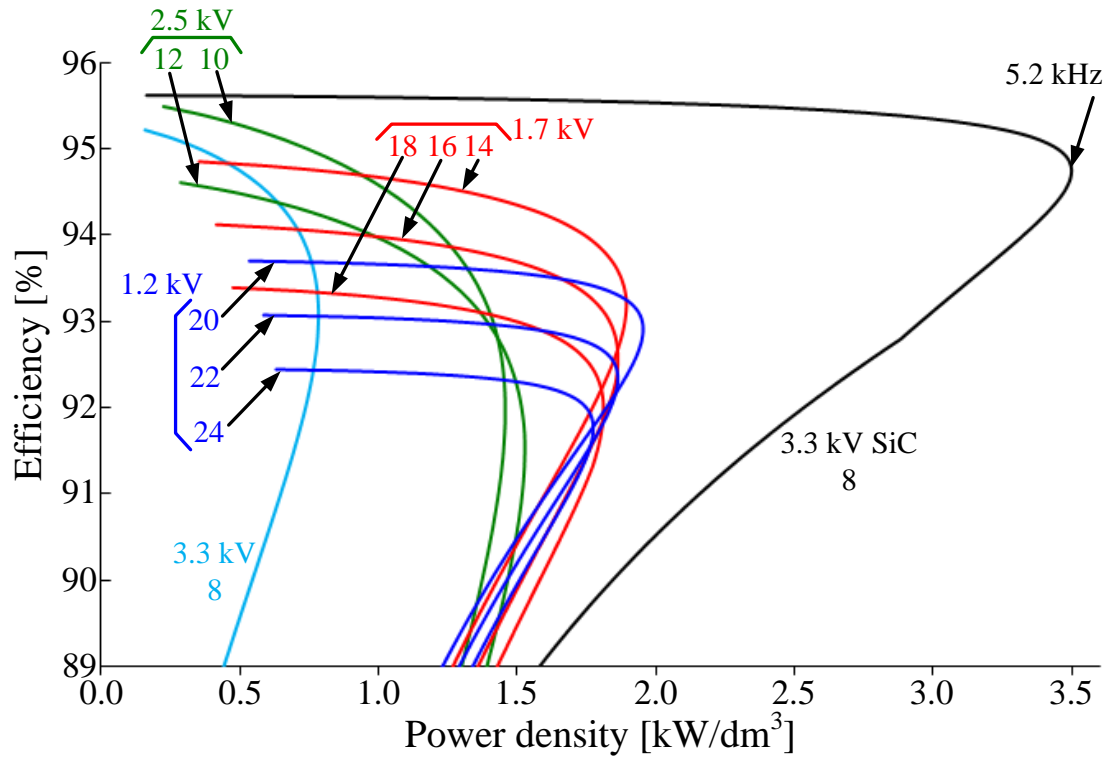


図 6.5 出力直流電圧 800 V 時の Pareto Front カーブ

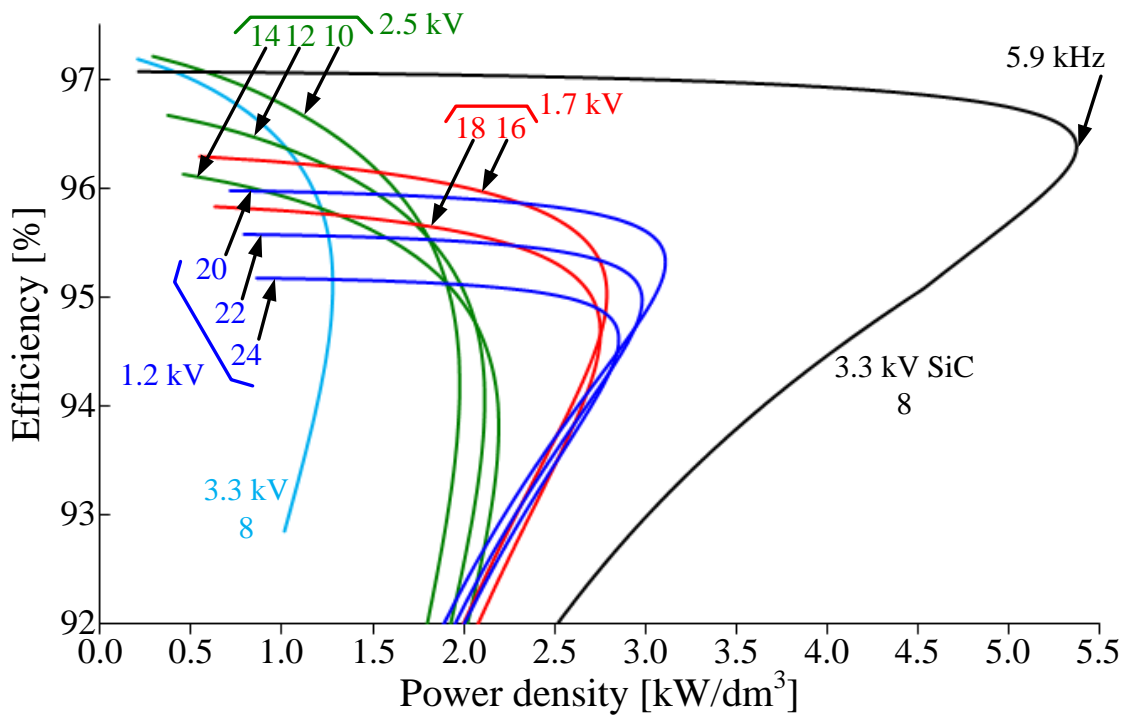


図 6.6 出力直流電圧 1200 V 時の Pareto Front カーブ

図 6.7 にモジュラーマルチレベル変換器の出力直流電圧を 1200 V に設定し、かつ 3.3 kV SiC-MOSFET を除いた Pareto Front カーブの拡大図を示す。先の結果より、3.3 kV SiC-MOSFET は低損失かつ高周波スイッチングが可能であるという高いパフォーマンスを誇っている。しかし、3.3 kV SiC-MOSFET は未だ製品化および普及には至っていない。また、3.3 kV SiC-MOSFET を採用する場合、Cell 段数が減少するためコンデンサ電圧が上昇する。この高いコンデンサ電圧によって、アームインダクタにかかる電圧ストレスが大きくなるため絶縁破壊を防ぐ特殊な対策が必要となる可能性がある。また、その対策によって体積やコストが増大することも考えられる。一方、3.3 kV SiC-MOSFET を除けば、1.7 kV、1.2 kV IGBT の採用によって高パワー密度を達成することができる。また、1.7 kV IGBT は 1 レグあたりの Cell 段数が 16 段と 18 段の場合に採用でき、1.2 kV IGBT は Cell 段数が 20 段から 24 段までのときに採用できる。さらに、両スイッチング素子とも、適用可能な Cell 段数が最も小さいときに最大のパワー密度を達成していることがわかる。一般的なマルチレベル変換器の特徴として、レベル数を増やすことで損失の低減や受動素子の体積削減が可能となる。同様に、モジュラーマルチレベル変換器でも、Cell 段数 (レベル数) を上昇させることでコンデンサ電圧が減少するため半導体損失が小さくなる。しかし、スイッチング素子における耐圧のバリエーションはそれほど多くはないため、Cell 段数が変化しても、必ずしも 1 ランク下の低圧素子が採用できるわけではない。結果として、Cell 段数が変化しても同じ耐圧のスイッチング素子を採用することになる。Cell の高段数領域で、かつ同じ耐圧スイッチング素子が適用できる範囲では、コンデンサ電圧が大きく変化せず、それによって半導体損失の低減、またそれに伴うヒートシンクの体積削減効果が十分に得られない。つまり、Cell 段数を増加させたことでヒートシンク単体の体積は僅かに小さくなるが、Cell の総数が増えたことでヒートシンクの総体積が増加してしまう。アームインダクタ体積においては、同じスイッチング素子が適用できる Cell 段数の範囲では、Cell 段数が上昇したとしても等価スイッチング周波数が劇的に変わることはないためリップル電流の低減効果にも制限が発生する。よって、Cell 段数増加によるアームインダクタの体積低減効果も小さくなる。以上から、ヒートシンクおよびアームインダクタの体積を削減するためには、選択した素子が適用できる範囲の中で、最も少ない Cell 段数を選択すればよい。

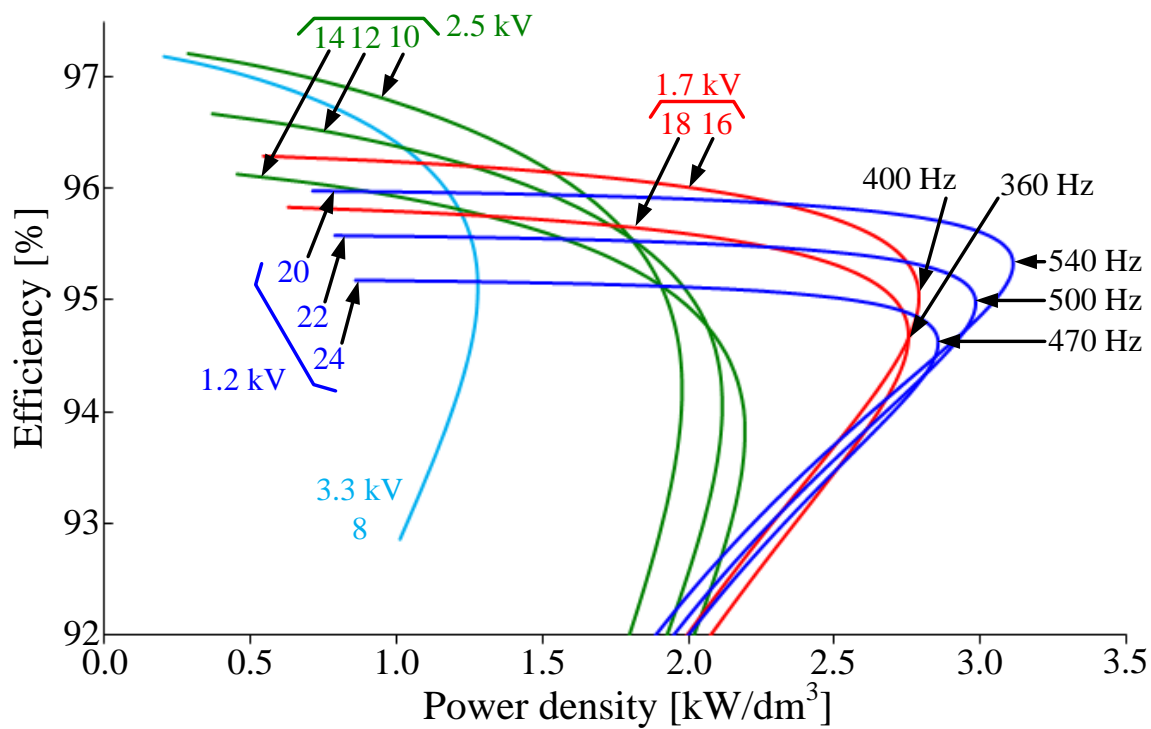


図 6.7 出力直流電圧 1200 V 時の Pareto Front カーブ (3.3 kV SiC を除く)

## 6.6 総合体積評価と回路コンポーネントのダウンサイジングを実現する条件

図 6.8 に出力直流電圧を 1200 V に設定し、1.7 kV、1.2 kV IGBT を採用した際のシステム総合体積における内訳を示す。図より、1.2 kV IGBT を採用し、Cell 段数を 22 段としたときに最も体積が小さくなっていることがわかる。この結果を受け、従来の受電設備における絶縁変圧器、進相コンデンサおよび直列リアクトルの合計体積と比べると、約 90% の体積削減が可能となる。さらに、総合体積中、コンデンサ体積の占有率が最も大きく、次にヒートシンク体積となる。特に、Cell 段数が変化した場合においてもコンデンサの体積変動が最も大きい。以上の結果より、モジュラーマルチレベル変換器を設計する上で、第 1 段階としては、耐圧比に着目してコンデンサ体積が小さくなる Cell 段数を割り出す必要がある。その後、ヒートシンクおよびアームインダクタの体積が小さくなる Cell 段数を決定する設計フローが、電力変換部のダウンサイジングを行う上で適切であるといえる。

以上の結果をまとめるとモジュラーマルチレベル変換器において、回路コンポーネントのダウンサイジングを達成する上で必要な条件は以下の通りである。

- 1) 許容リップル電流値が小さいコンデンサを採用し、複数並列接続
- 2) コンデンサ耐圧比の最大化 (耐圧比を 1.0 に近づける Cell 段数の設計)
- 3) 1.7 kV、1.2 kV IGBT などの低圧かつ低損失特性を持つ半導体素子の採用
- 4) 選択したスイッチング素子が適用可能である最小 Cell 段数の選択



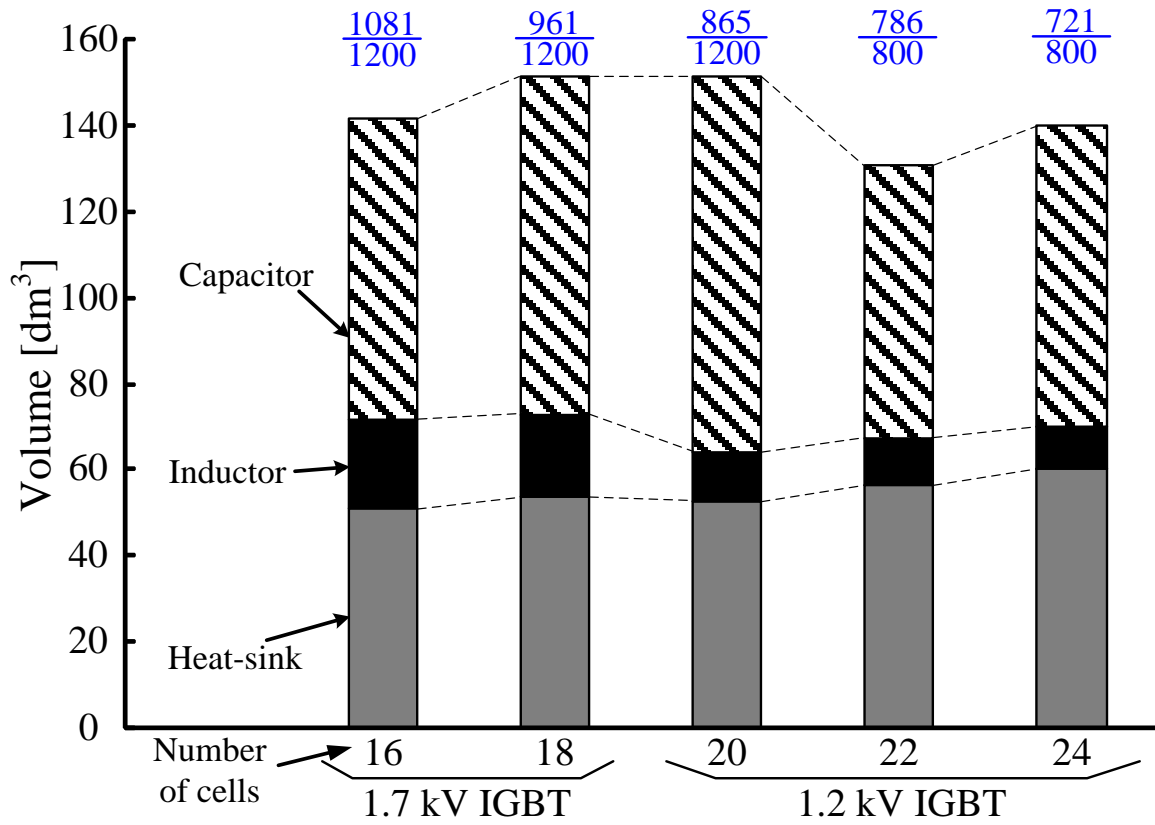


図 6.8 出力直流電圧 1200 V, 1.7 kV, 1.2 kV IGBT 採用時のシステム総合体積

## 6.7 結論

本章では、分散協調設計が提案する回路コンポーネントのダウンサイジングを実現するために Cell に実装されるコンデンサおよびヒートシンク、各アームに取り付けられるアームインダクタの体積評価を行い、そこからダウンサイジングに必要な条件や設計指針を導き出した。また、それらの指針や条件を踏まえて設計フローチャートも提案した。

Cell に実装されるコンデンサには、電解コンデンサの適用を想定し、市販されている電解コンデンサのデータベースを作成することでリップル電流、耐圧およびコンデンサ体積の関係を明らかにした。さらに、ヒートシンクとアームインダクタはキャリア周波数に対してトレードオフの関係が成立するため **Pareto Front Optimization** を用いてパワー密度と効率を評価し、両者の合計体積が最小となるキャリア周波数を導出した。

また、上記に挙げた3つの回路コンポーネントはモジュラーマルチレベル変換器の出力直流電圧の定格値が変わることによってその体積も大きく変動する。よって、各コンポーネント体積と出力直流電圧の関係についても検討し、出力直流電圧の定格値を高く設定することで体積削減が実現できることを示した。

以上より、モジュラーマルチレベル変換器において、回路コンポーネントのダウンサイジングを達成する上で分散協調設計が提案する設計指針および条件は以下の通りである。

- 1) 許容リップル電流値が小さいコンデンサを採用し、複数並列接続
- 2) コンデンサ耐圧比の最大化 (耐圧比を 1.0 に近づける Cell 段数の設計)
- 3) 1.7 kV, 1.2 kV IGBT などの低圧かつ低損失特性を持つ半導体素子の採用
- 4) 選択したスイッチング素子が適用可能である最小 Cell 段数の選択

さらに、将来的に 3.3 kV SiC 素子が普及し、実用化された場合には、その低損失特性と高速スイッチング性能から、回路コンポーネントのダウンサイジングがより促進されると考えられる。

## 参考文献

- (1) J. W. Kolar, U. Drogenik, J. Biela, M. L. Heldwein, H. Ertl, T. Friedli, S. D. Round: "PWM Converter Power Density Barriers", in Conf. Rec. Power Conversion Conference 2007 (PCC 2007), pp. 9–29, (2007)
- (2) U. Drogenik, G. Laimer, J. W. Kolar: "Theoretical Converter Power Density Limits for Forced Convection Cooling," in Conf. Rec. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management 2005 (PCIM 2005), pp. 608–619, (2005)
- (3) Y. Kashihara, J. Itoh: "Performance Evaluation among Four types of Five-level Topologies using Pareto Front Curves", in Conf. Rec. IEEE Energy Conversion Congress and Exposition, pp. 1296–1303, (2013)
- (4) 日本ケミコン株式会社ホームページ: <http://www.chemi-con.co.jp/>
- (5) ニチコン株式会社ホームページ: <http://www.nichicon.co.jp/top.html>
- (6) ルビコン株式会社ホームページ: <http://www.rubycon.co.jp/>
- (7) 日本ケミコン株式会社ホームページ: 「導電性高分子アルミ固体電解コンデンサの推定寿命について」 <https://www.chemi-con.co.jp/catalog/pdf/al-j/al-sepa-j/001-guide/al-lifetimecp-j-170401.pdf>
- (8) 日本ケミコン株式会社ホームページ: 「大形アルミ電解コンデンサ RWF シリーズ」 <http://static.chip1stop.com/pdf/nikkemi/series/Ct4/RWF.pdf>
- (9) Infineon ホームページ: <https://www.infineon.com>
- (10) 株式会社日立パワーデバイスホームページ: <http://www.hitachi-power-semiconductor-device.co.jp>
- (11) R. Lai, L. Wang, J. Sabate, A. Elasser, L. Stevanovic: "High-Voltage High-Frequency Inverter using 3.3 kV SiC MOSFETs," in Conf. Rec. International Power Electronics and Motion Control Conference 2012 (EPE/PEMC 2012), pp. DS2b.6-1-DS2b.6-5, (2012)

- (12) T. Duong, A. Hefner, K. Hobart, S.H. Ryu, D. Grider, D. Berning, and J. M. Ortiz-Rodriguez, E. Imhoff, J. Sherbondy, “Comparison of 4.5 kV SiC JBS and Si PiN Diodes for 4.5 kV Si IGBT Anti-parallel Diode Applications”, in Conf. Rec. IEEE Applied Power Electronics Conference and Exposition 2011 (APEC 2011), pp. 1057-1063, (2011)

## 第7章

### 結論

#### 7.1 本研究の成果

本研究では、6.6 kV 系電力系統と将来的に導入が見込まれる DC マイクログリッドを接続するインタフェースとしてモジュラーマルチレベル変換器の採用を提案した。また、提案システムの高パワー密度化を実現する制御系と実際のコントローラの構成および設計法の確立を目的とし、分散協調設計の概念と具体的な手法を明らかにした。本章では、第 1 章から第 6 章までの結果をまとめ、本研究の結論とする。

第 1 章では、低炭素社会の実現に向けた再生可能エネルギーを用いた発電の大量導入に伴って生じる電力需給アンバランスなどの問題点を解決し、電力系統の安定化を図る重要性について述べた。また、次世代の電力系統システムであるスマートグリッド、特に DC マイクログリッドに注目してシステムの小型化、高効率化、大容量化を図る上でマルチレベル技術の採用が有効であることを示した。さらに、マルチレベルトポロジーの中でも高耐圧化した際、回路構成がシンプルで追加補助回路が不要であるなどの利点からモジュラーマルチレベル変換器が適していることを示した。一方、モジュラーマルチレベル変換器を採用した場合、回路を構成する Cell 直列接続数によって、その回路パフォーマンスおよび体積が大きく変化することを述べた。特に、Cell 段数が増加することで電力変換回路部の小型化が実現できる反面、コントローラの構成は大規模になるというトレードオフの関係が成立することについて説明した。さらに、パワー密度を向上させるためにはコントローラの簡素化と回路コンポーネントのダウンサイジングを同時に実現する必要があること

を述べた。最後に、本研究の目的と論文の構成を提示した。

第 2 章では、モジュラーマルチレベル変換器の適用を想定している電力設備において、従来システムの構成とその体積を提示した。また、これまで提案されてきた制御方法や設計法を取り上げた上で、コントローラの簡素化と回路コンポーネントのダウンサイジングを図るために解決すべき課題と検討すべき事項、参考とすべき基本的な指針を整理した。

以下に、第 2 章で得られた成果をまとめる。

- (1) 提案する高圧受電システムにおいて、モジュラーマルチレベル変換器には降圧整流動作が要求されるが、従来のチョップ型 Cell では出力電圧に下限値が存在するためその要求を満たすことは難しい。また、他の Cell トポロジーでも同様に下限値が存在するものや Cell 回路単体におけるスイッチング素子数やコンデンサ電圧検出数が多くなること、駆動パターンを別途検討しなければならないという課題がある。以上の点は分散コントローラの構築には適しているとはいえない。以上より、回路構成がシンプルで追加検討が不要および一般的な変調法が採用可能な H-bridge Cell を採用する。
- (2) 三相システムにおける統括制御系は有効電力、無効電力の制御を一括化して行うことができる反面、演算量が多くなることやメインコントローラとサブコントローラに分割するポイントの明確化が難しいことが短所として挙げられる。また、信号を集約化した制御方式が多いことから分散コントローラの導入が困難である。一方で、アームやレグを単位として構築される制御系は、コントローラの分割ポイントがわかりやすく分散コントローラ方式の導入に向いているといえる。
- (3) コンデンサ電圧のバランス制御において、制御パラメータの定数設計が必要な方式ではコンデンサ電圧平均値制御との干渉が懸念される。また、パラメータの設計法が明確に示されていないものが多い。さらに、パラメータの設計が不要なものでも中央のメインコントローラに電圧信号を集約する必要がある方式では、Cell 多段化時の信号線数増大の点で導入が難しいといえる。
- (4) 高パワー密度化を実現する上で、主要回路コンポーネントであるコンデンサ、ヒートシンク、アームインダクタの体積を削減する必要がある。コンデンサの設計では、リップル電圧に基づく静電容量の設計法、貯蔵エネルギーに基づく体積評価などについて述べたが、Cell の直列接続段数を初めとする回路パラメータとコンデンサ体積の関

係を明確に示した報告はない。また、ダウンサイジングに向けた設計指針や必要条件についても述べられていない。さらに、フィルムコンデンサやセラミックコンデンサを採用した際の体積検討はあるものの、単位体積あたりの静電容量が最も大きく、回路の小型化に寄与できる可能性がある電解コンデンサの採用を想定した設計手法は提案されていない。これは、高パワー密度化を実現する上で、その可能性がある要素について検討がなされていないことになる。

- (5) ヒートシンク的设计を行う上で半導体損失を正確に算出することが重要となる。モジュラーマルチレベル変換器では、Cell の直列接続段数が変わるとコンデンサの充電電圧が変更になるだけでなく適用する半導体素子そのものも変更されるため半導体損失が大きく変化することが考えられる。しかし、Cell 段数を基準とした場合の損失比較については、ある特定の領域に限った検討のみとなっており、設計指針を見出すためには考察が不十分な点が見受けられる。さらに、導出された理論式を実証しているものはほとんどなく、損失について実験から得られた知見を述べている文献はない。半導体損失を正確に求めるためにはアーム電流を軸にして Cell を構成する半導体素子に流れ込む電流の大きさおよび期間を把握することが重要である。また、ヒートシンク設計におけるワーストケースを導出するためにも入出力電圧および電力と半導体損失の関係を明らかにすることが求められる。
- (6) アームインダクタ的设计では、変換器インピーダンスを基準にしてインダクタンスを決定する手法を取り上げたが、本手法は変換器のインピーダンスが決まった時点でインダクタンスの値が決定されてしまうため小型化に向けた設計の自由度が低下することになり、体積削減が難しい。リップル電流に基づくインダクタンスの決定法は、モジュラーマルチレベル変換器が低リップル電流化を実現できることからインダクタの小型化が期待できるが、インダクタンスの設計式が提案されていない。また、ヒートシンクとインダクタは Cell 段数およびキャリア周波数を基準としてその体積にトレードオフの関係が成立するが、この関係を明確に示した報告はほとんどない。また、共振現象に着目した設計法は、特殊なケースが多く、提案するシステムに採用することは難しい。
- (7) モジュラーマルチレベル変換器において、総合的な体積や効率について評価してい

る報告はいくつかあるが、Cell 段数、出力直流電圧および体積、損失の間に成立する関係については検討が不十分なものが多い。特に、提案システムのようにモジュラーマルチレベル変換器における出力直流電圧の設定に自由度があるシステムを想定し、出力直流電圧と各コンポーネント体積の関係を評価した事例は報告されていない。また、電解コンデンサの採用およびそれについての設計検討は一切行われていない。これはコンデンサ体積のダウンサイジングに向けて多角的な評価を実施するという点で不十分であるといえる。

第3章では、これまでの制御法、設計法の問題点を踏まえた上で、モジュラーマルチレベル変換器の高パワー密度化を達成する方法として分散協調設計を提案した。また、コントローラの簡素化と回路コンポーネントのダウンサイジングを同時に実現するための提案手法を示した。具体的には、分散コントローラ方式を導入し、アームに着目した汎用性の高い制御系を構築することでコントローラの簡素化を達成する。また、回路解析を出発点として、各コンポーネント設計におけるワーストケースと Cell 段数を初めとする回路パラメータと各回路コンポーネント体積との関係を導出し、得られた結果を設計に取り入れることで回路コンポーネントのダウンサイジングを実現する。最後に、提案する分散協調設計と従来法を比較した上で目指すべきシステム構築について説明し、本研究の位置づけを示した。

以下に、第3章で得られた成果をまとめる。

- (1) Cell 段数が多段化した場合、コントローラの簡素化を実現する上でアームやレグを基準とした分散コントローラ方式の導入が有効である。一方で、本方式を導入するためにはマスタ側と分散したスレーブ側において、それぞれ分担する処理を明確にする必要がある。また、実際にコントローラを構築する際の変更を可能な限り少なくし、通信タイミング等の検討を容易にするためには制御方式自体もアームやレグを基準に構築されていることが望ましい。
- (2) モジュラーマルチレベル変換器におけるコントローラの構成要素を「制御理論」、「ハードウェア」および「演算・通信」に分類し、項目ごとにコントローラの簡素化を実現するための具体的なアプローチとその効果を示した。「制御理論」では、分割配置が可能でかつ基本形となる単相 PFC コンバータの原理を基にした制御系を検討するこ



とで将来的に要求される制御要素の追加を可能とする汎用性の高い制御方式を構築する。さらに、定数設計の回避や設計指針の明確化も実施する。「ハードウェア」の項目では、コントローラのマスタ・スレーブ化、スレーブ側であるサブコントローラの分割配置、汎用マイコンの積極的利用によりコントローラの独自かつ大規模な開発を回避する。最後に、「演算・通信」ではマスタ側であるメインコントローラとサブコントローラがそれぞれ担当する演算処理項目の明確化とシリアル通信および光通信方式採用による制御インタフェースの小規模化およびノイズ対策の簡略化を実現する。

- (3) 主回路部 (回路コンポーネント) のダウンサイジングを実現するためには、設計の初段階でコンポーネントの体積に影響を与えるパラメータを把握するとともに、そのパラメータを変化させた際に体積が如何に変化するかも評価する必要がある。また、アームインダクタとヒートシンクのように Cell 段数やキャリア周波数を基準として体積にトレードオフ関係が成立するものは両者の体積を同時に評価しなければならない。よって、回路設計における基本的なフローは回路解析、ワーストケースの導出、総合体積の評価へと進め、最終的に体積削減を達成する Cell 段数および条件を導出する。
- (4) 主回路部の設計では、初めに回路解析を実施し、コンポーネントの体積に大きく関与するリップル成分や半導体損失の定式化を行う。その後、回路パラメータを変化させて各コンポーネント設計におけるワーストケース (リップル成分や半導体損失が最大となる条件や動作状態) を明らかにする。また、次の設計ステップにおいて、Cell に実装するコンデンサとして、電解コンデンサの採用を想定し、市販品のデータベース化を行うことで体積評価を行う。一方、ヒートシンク体積とアームインダクタ体積については **Pareto Front Optimization** を採用することでトレードオフ関係を調査し、両者の合計体積が最小となる点を導出する。最後に、体積評価から得られた条件をまとめたものが回路コンポーネントのダウンサイジングを実現するための設計指針となる。
- (5) これまでに提案されてきた制御法と設計法および分散協調設計を比較し、従来法が到達可能な領域および分散協調設計が目指すシステムの構築像を提示した。最後に、本論文と分散協調設計導入の意義を示すために研究の位置づけを示した。

第 4 章では、分散コントローラを構築するためにアームに着目した制御系を提案した。提案制御系は、従来の単相 PFC コンバータにおける制御系をベースとし、基本となる制御系にモジュラーマルチレベル変換器の特徴である出力直流電圧制御とコンデンサのバランス制御を追加した形となっている。本制御系について、シミュレーションおよびミニモデルを用いた実験によってその有用性を検証した。さらに、分散協調設計の理念に基づくコントローラの簡素化実現のために、分散コントローラの具体的な構成と採用する通信方式を提案した。章の最後では、信号線や AD コンバータの削減効果について、従来からあるコントローラ構築方式との比較を実施し、コントローラの簡素化に貢献できることを示した。以下、第 4 章にて得られた結果である。

- (1) モジュラーマルチレベル変換器の動作において求められる制御項目は従来の単相力率改善コンバータと共通する部分が多い。この観点から、単相力率改善コンバータにおいて検討されてきた制御技術をモジュラーマルチレベル変換器へ転用することを目的とし、提案制御系の主要部分は単相力率改善コンバータの制御系を基に構築した。
- (2) モジュラーマルチレベル変換器では、コンデンサ間で発生する電圧アンバランスを解消するためにコンデンサ電圧バランス制御を導入しているが、提案するコンデンサ電圧バランス制御では、出力直流電圧と一体化されており、かつ制御パラメータの設計が必要ないという特徴がある。よって、制御系同士の干渉を引き起こすことはない。また、バランス制御は個別化されているためサブコントローラごとに演算が可能であることから分散コントローラ方式に向いているといえる。
- (3) 基本動作の確認として、回路シミュレーション上でモデルを構築して評価を実施した。提案する H-bridge Cell を採用したモジュラーマルチレベル変換器は電力系統の電圧である 6.6 kV から直流電圧 400 V への降圧整流動作を達成できることを確認した。さらに、入力力率をほぼ 1 に制御できること、アームインダクタのパーセントインピーダンス%Z が 3.2% のとき、全高調波ひずみ(THD)が 0.1% 程度になることもそれぞれ確認した。加えて、回路中のアームに取り付けられる全 Cell のコンデンサ電圧が一定に保持されることも明らかにした。さらに、インダクタンスや静電容量がノミナル値からずれた場合においても同様の動作を実現できることも明らかにした。
- (4) モジュラーマルチレベル変換器における提案制御系の実証評価として、入力電圧源

に 200 V 系電力系統を採用したミニモデルを構築し、その基本動作や諸特性を測定した。初めに、基本動作として入力電圧 200 V から直流電圧 75 V への降圧整流動作が実現できること、また、入力電流の全高調波ひずみ(THD)が 3.5%になることを確認した。さらに、全コンデンサ電圧が指令値である 130 V に一定に保持され、両者の誤差が最大でも 2%以下になる結果も得られた。加えて、出力直流電圧やコンデンサ電圧の指令値をステップ状に変化させた際の動特性も取得し、コンデンサ電圧や出力直流電圧が一定に保持されることを確認した。以上は、提案制御系の有用性と妥当性を示す結果であるといえる。

(5) 分散協調設計が提案する具体的なコントローラの構成と通信方式について述べた。

また、信号線数や中央のコントローラに設置される AD コンバータの個数について、従来のコントローラ構築方法と提案する分散コントローラ方式を比較し、その削減効果を示すことでコントローラの簡素化が実現できることを明らかにした。上記で述べた制御方式と分散コントローラ方式を採用することで小型化だけでなく、汎用性や拡張性の点でも優れたコントローラを構築することができるといえる。

第 5 章では、分散協調設計の理念に基づき、回路コンポーネント体積のダウンサイジングを達成する上で必要な条件を把握するため、初めに各コンポーネント設計に必要な理論式を導出した。また、その理論式から回路パラメータとリップル成分や損失の関係を明らかにし、各コンポーネント設計におけるワーストケースを明確化した。また、導出した理論式についてミニモデルを用いた実証試験も実施し、得られた結果から導出した理論式の有用性と妥当性を明らかにした。以上の理論式を用いることで、モジュラーマルチレベル変換器を構成する Cell 段数や電力容量が変化した場合でも回路コンポーネントを設計することが可能となる。また、分散協調設計が目指す回路コンポーネントのダウンサイジングを実現するために必要な条件も理論式を使用することで明確化することが可能となる。以下、第 5 章にて得られた結果を詳細に述べる。

(1) Cell に搭載されるコンデンサについては、貯蔵エネルギーの観点からコンデンサ電圧式を導出し、コンデンサで生じるリップル電圧の大きさを把握することが可能になった。また、本論文で提案しているモジュラーマルチレベル変換器への電解コンデンサを実現するために電解コンデンサの寿命設計に必要なリップル電流も定式化した。さらに、

リップル成分と入力力率との関係进行评估し、入力力率が 1.0 のときリップル成分が最大となることを明らかにした。この結果より、入力力率が 1.0 の状態がモジュラーマルチレベル変換器におけるコンデンサ設計のワーストケースとなる。

- (2) ヒートシンク設計に向けた半導体損失式の導出では、初めにアーム電流の解析を実施し、アーム電流がオフセットとして直流成分を含んだ交流になっている場合を想定し、電流の正負符号が切り替わるポイントを導出した。また、この結果を受けて H-bridge Cell の各素子に流れる電流および Duty を定義し、半導体損失式を導き出した。さらに、スイッチング損失式も同様に導出した上で入力力率と半導体損失の関係を導出し、入力力率 1.0 において半導体損失が最大となる結果を示した。以上より、入力力率 1.0 における半導体損失の値がヒートシンク設計におけるワーストケースとなる。
- (3) アームインダクタにおけるリップル電流率に応じたインダクタンス設計を実現するため、初めに、Cell 直列接続段数とキャリア周波数、変調法およびリップル電流の間に成立する関係をシミュレーションと理論式によって解析を行った。また、従来の昇圧チョッパにおける Duty とリップル電流の関係を基にして、マルチレベル電圧波形の各ステップを基準として変化する Duty を定義した上でリップル電流が最大となる点を見出した。結果として、上記の Duty が 0.5 となる点がリップル電流の最大点であり、アームインダクタ設計におけるワーストケースとなる。
- (4) ミニモデルを用いて各設計理論式の有用性と妥当性を検証した。コンデンサ設計におけるリップル電圧とリップル電流の理論式の実証試験では、リップル電圧の基本波成分については誤差 4.0% で測定値と理論値が一致した。また、2 次周波数成分は誤差 10.3% で一致し、かつ半導体損失やインダクタで発生する損失などによって誤差が大きくなるという結果を得た。また、リップル電流を測定した評価は実施していないが、リップル電圧はリップル電流によって生じるため、リップル電圧式の妥当性が得られたことでリップル電流式もその妥当性を得られていると結論付けた。半導体損失では、出力電圧を変化させた際の総合損失を測定し、そこから無負荷損失とインダクタでの損失を引くことで半導体素子における損失を測定した。測定値と理論値は誤差 3.4% で一致し、かつ未考慮であったコンデンサの等価直列抵抗(ESR)によって発生する電力損失の影響を考察した。最後に、インダクタのリップル電流式について評価を行い、最大誤差 11.8%

で一致することを確認した。また、誤差の要因としてコア内部の温度が上昇することによる磁気特性の変化がリップル電流に与える影響を考察した。以上より、各理論式の評価と誤差要因の考察から、その有用性と妥当性を得られたといえる。

第6章では、分散協調設計が提案する回路コンポーネントのダウンサイジングを実現するため、Cell に実装されるコンデンサおよびヒートシンク、各アームに取り付けられるアームインダクタの体積評価を行い、そこからダウンサイジングに必要な条件や設計指針を導き出した。また、それらの指針や条件を踏まえて設計フローチャートも提案した。第6章にて得られた結果は以下のとおりである。

- (1) Cell に実装されるコンデンサには電解コンデンサを適用することを想定し、市販されている電解コンデンサのデータベースを作成することでリップル電流、耐圧およびコンデンサ体積の関係を明らかにした。結果として、寿命設計におけるリップル電流の条件を満たす上で、許容リップル電流値の大きいコンデンサを使用するよりも許容リップル電流の小さいコンデンサを複数並列接続したほうが総合体積は小さくなることを明らかにした。さらに、Cell 段数が変化した場合、要求耐圧を満たすためにコンデンサの直列接続が必要となるが、提案した評価指数である耐圧比を基準とすることで体積が小さくなる Cell 段数が探索可能であることを示した。
- (2) Cell 段数とキャリア周波数を基準にしてトレードオフ関係が成立するインダクタ体積とヒートシンク体積については、**Pareto Front Optimization** を用いてパワー密度と効率を評価し、両者の合計体積が最小となるキャリア周波数を導出した。また、適用する高耐圧素子を変更し、その素子が適用可能な Cell 段数ごとに合計体積を算出した上で比較したところ、採用した素子が適用できる最少段数において、パワー密度が最も大きくなる、つまり、両者の体積が最も小さくなることを見出した。
- (3) モジュラーマルチレベル変換器におけるコンデンサ、ヒートシンク、アームインダクタはシステムの出力直流電圧の定格値が変わることによってその体積も大きく変動することが予想されるため、出力直流電圧を変更した場合の体積も評価した。その結果、出力直流電圧の定格値は可能な限り高く設定することで体積削減が実現できることを示した。
- (4) モジュラーマルチレベル変換器において回路コンポーネントのダウンサイジングを

達成する上で、分散協調設計に基づく設計指針および条件は以下の通りである。

- 1) 許容リップル電流値が小さいコンデンサを採用し、複数並列接続
- 2) コンデンサ耐圧比の最大化 (耐圧比を 1.0 に近づける Cell 段数の設計)
- 3) 1.7 kV, 1.2 kV IGBT などの低圧かつ低損失特性を持つ半導体素子の採用
- 4) 選択したスイッチング素子が適用可能である最小 Cell 段数の選択

以上のように、モジュラーマルチレベル変換器における制御系の構成や制御方式、回路コンポーネントの設計法を検討し、コントローラの簡素化と回路コンポーネントのダウンサイジングを実現することで電力変換システムのパワー密度向上が実現できることを示した。この結果、受電システムへの適用のようにモジュラーマルチレベル変換器を系統連系インタフェースとして使用する際、適用するシステム全体の高パワー密度化を実現するための一助として貢献した。

## 7.2 分散協調設計に関する結論

本研究では、モジュラーマルチレベル変換器の高パワー密度化を実現する手法として分散協調設計を提案した。第4章では、コントローラの簡素化を実現するために有効である分散コントローラ方式の導入を目指し、本方式に適した制御系の構築と制御方法を明らかにした。さらに、分散コントローラについて、具体的な構成を提案した上で従来のコントローラ構築方法と比べて信号線数の削減や中央のコントローラにおけるADコンバータ設置数が削減できることも示した。第5章では、Cell段数を初めとする回路パラメータと各コンポーネント体積の関係を明らかにすることを目的とし、その初段階として回路解析に基づいた各コンポーネントの設計式を導出した。さらに、得られた理論式を用いて各コンポーネント設計におけるワーストケースを明らかにするとともに、理論式の実証評価を行うことでその有用性を示した。さらに、実際の回路構築に向けて検討すべき事項についても考察した。第6章では、Cell直列接続段数、出力直流電圧を軸としてコンポーネントの総合体積を評価し、得られた結果から回路コンポーネントのダウンサイジングを実現する上で満たすべき条件を導出した。また、得られた知見および条件を基にした設計フローチャートを提案し、高パワー密度化を達成する設計手法を示した。

これまでモジュラーマルチレベル変換器では、Cell 段数を増加させた場合、主回路部の体積削減が可能である反面、コントローラの構成が複雑になり、Cell 段数が少ない場合は、コントローラ構成が簡単化できる反面、主回路部の体積削減が難しくなるという問題があった。これは、Cell 段数を基準として両者の間にトレードオフ関係が存在していたことになる。分散協調設計はコントローラの簡素化と回路コンポーネントのダウンサイジングを同時に達成可能であるため、上記のトレードオフ関係を解消することができ、モジュラーマルチレベル変換器の更なる高パワー密度化を実現することができる手法である。

### 7.3 今後の課題

本研究では、モジュラーマルチレベル変換器におけるコントローラの簡素化と回路コンポーネントのダウンサイジングを実現し、システムの高パワー密度化を達成する手法として分散協調設計を提案した。また、回路シミュレーションや実証評価および体積評価から妥当性と有用性を示した。一方で、提案手法には以下のような課題が残されている。

#### (1) システムの高性能化に向けた多機能の同時実現を可能にする制御系の構築

研究背景において述べたように、モジュラーマルチレベル変換器は次世代の高圧系統連系電力変換器として注目され、様々なアプリケーションへの適用が期待されている。本論文で提案した受電システムの適用もその一環であるが、実際に系統連系インタフェースとして採用するには各国の系統連系規定に則った機能、動作を達成する必要があり、システムの高性能化には主の電力変換動作に追加する形で別の動作を実現することも要求される。例えば、電力系統において瞬時電圧低下が発生した場合は **Fault Ride Through (FRT)** 要件を満たすための運転継続機能が求められる。また、提案しているような受電システムでは、進相コンデンサを削減するために無効電力補償機能も追加する必要がある。これらの動作を実現するためには現在の制御系に新しい制御要素を追加する形になるが、各種指令値の生成方法および分散コントローラ方式との両立を図る必要があるため具体的な制御系の構成を検討しなければならない。

## (2) 効率向上を図る設計法の検討

本論文では、システムのパワー密度に着目して検討を実施したが、実際の電力変換器では効率も強く要求される。特に、大容量電力変換システムでは電力損失も相対的に大きくなるため出来得る限り損失を低減し、高効率を目指す設計方法が求められる。モジュラーマルチレベル変換器の体積評価で述べたように、直流出力電圧を高く設定することで効率の改善は可能であるが、モジュラーマルチレベル変換器の後段に絶縁型 DC-DC コンバータが接続され、その耐圧条件も踏まえて考えると闇雲に電圧を上げることは難しい。よって、体積削減だけでなく、効率を向上させる設計法も検討すべきである。

## (3) 多機能化に向けた回路パラメータの設定とパワー密度を向上させる手法の検討

先に述べたように、モジュラーマルチレベル変換器は系統連系インタフェースとして、将来的に多機能化が求められる。本論文では、主の回路動作である降圧整流動作のみに着目して設計法の検討を実施したが、実際に多機能化を実現する場合は要求される回路パラメータも変更しなければならないケースが考えられる。事実、電力系統での事故発生時には連系インダクタが大きいほど電流を抑制することが可能である。以上より、要求される機能に応じた設計パラメータについて検討しなければならず、また、高パワー密度化と多機能化を同時に実現する設計法も考えなければならない。

以上のように、モジュラーマルチレベル変換器の高パワー密度化実現には解決が必要な課題が残されている。今後も、産業的、工学的技術発展のためにも上記のような課題を継続的に検討していく必要がある。



## 謝辞

本研究遂行にあたり、直接ご指導を賜りました長岡技術科学大学 伊東淳一教授に心から感謝し、厚く御礼申し上げます。また、学外より学位審査に携わっていただいた東京工業大学 赤木泰文特任教授、日頃から有益なご意見、ご助言を賜りました長岡技術科学大学 近藤正示名誉教授、大石潔教授、宮崎敏昌准教授、芳賀仁准教授、横倉勇希助教、高野三郎元技術職員、押味洸元技術職員、北海道大学 折川幸司助教に厚く御礼申し上げます。

また、修士課程から博士課程までの5年もの間、本研究やマルチレベルコンバータ、系統連系機器の制御について、様々なご助言を賜りました東京工業大学 藤田英明准教授、萩原誠准教授、株式会社安川電機 高橋広樹氏にも深く御礼申し上げます。

長い研究生活の間、苦楽をともにしたパワー研の先輩、同輩および後輩諸氏に感謝致します。自身が修士課程より研究室に配属されて以来、博士課程に至るまで様々な場面でご助言をいただいた Goh Teck Chiang 氏、大沼喜也氏、宮脇慧氏、檜原有吾氏、野下裕市氏、小岩一広氏、中田祐樹氏、日下佳祐氏、Asmarashid Bin Ponniran 氏にも心より感謝し、御礼申し上げます。また、博士課程3年間を支えあった加藤尚和氏、佐藤大介氏、長野剛氏、ならびに修士課程でともに研究に打ち込んだ青木渉氏、荒木隆宏氏、田中賢太氏にも心より御礼申し上げます。さらに、本研究遂行において惜しみなく議論に応じてくれた渡辺大貴氏、比嘉隼氏、Le Hoai Nam 氏にも心より御礼申し上げます。

入社以前より、博士の学位取得へのご理解、また、積極的なサポートを賜りました株式会社三英社製作所技術開発本部 西尾実本部長、石川厚副本部長兼システム開発部部長、宮下武システム開発部副部長、小林和博グループリーダー、居原田悟史グループリーダー、新事業・製品企画室 村松章多取締役、片出基文部長、山口高広グループリーダーに心よ

---

り御礼申し上げます。また、入社後、様々な面でサポートくださいました塩田将史氏，早田資基氏を初めとする先輩・同僚諸氏に心より感謝申し上げます。

高等専門学校在学時より，温かく見守り，常に議論に応じてくださいました，奈良工業高等専門学校 石飛学准教授，東京海洋大学 木船弘康准教授，名古屋大学 山本真義教授，株式会社パワエレアカデミー 服部文哉氏に心より御礼申し上げます。

最後に，本学の博士課程まで学ぶ機会を与えてくれ，これまでに学業に専念できるように理解と協力を惜しまず，温かく見守っていただいた両親と姉，親族に心から感謝致します。

## 論文目録

### 本論文に関する発表論文

#### 学術論文

- (1) **T. Nakanishi**, J. Itoh: "Control Strategy for Modular Multilevel Converter based on Single-phase Power Factor Correction Converter ", IEEJ Journal of Industry Applications, Vol. 6, No. 1, pp. 46-57 (2017)
- (2) **T. Nakanishi**, J. Itoh: "Design Guidelines of Circuit Parameters for Modular Multilevel Converter with H-bridge Cell", IEEJ Journal of Industry Applications, Vol. 6, No. 3, pp. 231-244 (2017)
- (3) **T. Nakanishi**, J. Itoh: " High Power Density Design for a Modular Multilevel Converter with an H-bridge Cell Based on a Volume Evaluation of Each Component", IEEE Trans. on Power Electronics, Vol. 33, No. 3, pp. 1967-1984 (2018)

#### 国際会議における口頭発表論文

- (1) **T. Nakanishi**, J. Itoh: "Basic Investigation of Three-Phase to Single-Phase Power Converter using Modular Multilevel Converter Topology", KJJTWS (2012)
- (2) **T. Nakanishi**, J. Itoh: "Evaluation of Control Methods for Isolated Three-phase AC-DC converter using Modular Multilevel Converter Topology", 5th IEEE Annual International Energy Conversion Congress and Exhibition, No. 2-2-4, pp. 52-58 (2013)
- (3) **T. Nakanishi**, J. Itoh: "Evaluation of Step-down Three-Phase AC-DC Converter using Modular Multilevel Converter Topology", 2013 Japan-Korea Joint Technical Workshop on

- 
- Semiconductor Power Conversion, No. IEEJ-SPC-P1-09 (2013)
- (4) **T. Nakanishi**, J. Itoh: "Evaluation of Isolated Three-Phase AC-DC Converter Using Modular Multilevel Converter Topology", The 2014 International Power Electronics Conference, No. 20A1-4, pp. 1095-1102 (2014)
  - (5) **T. Nakanishi**, J. Itoh: "Step-down Rectifier using Modular Multilevel Converter for Wind Power Generation System connected to DC Micro-grid", Symposium on Semiconductor Power Conversion, No. JP1, pp. (2014)
  - (6) **T. Nakanishi**, K. Orikawa, J. Itoh: "Modular Multilevel Converter for Wind Power Generation System Connected to Micro-Grid", ICRERA2014, No. 219, pp. (2014)
  - (7) **T. Nakanishi**, J. Itoh: "Capacitor Volume Evaluation based on Ripple Current in Modular Multilevel Converter", 9th International Conference on Power Electronics, No. WeA1-5, pp. (2015)
  - (8) **T. Nakanishi**, J. Itoh: "Evaluation for Overall Volume of Capacitor and Heat-sink in Step-down Rectifier using Modular Multilevel Converter", 17th European Conference on Power Electronics and Applications(EPE'15), No. 584, pp. (2015)
  - (9) **T. Nakanishi**, J. Itoh: "Evaluation of Capacitor Volume in Modular Multilevel Converter", 2015 Symposium on Semiconductor Power Conversion (S2PC), No. JP17, pp. 150-151 (2015)
  - (10) **T. Nakanishi**, J. Itoh: "Requirements of Cell Capacitor for High Power-Density Design in Modular Multilevel Converter with H-bridge Cell", Symposium on Semiconductor Power Conversion 2016, No. ps1-6, JP4, pp. (2016)

### 国内会議における口頭発表論文

- (1) 中西俊貴, 伊東淳一: 「直接変換型モジュラー・マルチレベル・コンバータに関する基礎検討」, 第22回電気学会東京支部新潟支所研究発表会, IV-01, p. 46 (2012)
- (2) 中西俊貴, 伊東淳一: 「MMC を用いた絶縁型三相 AC-DC システムにおける素子耐圧に着目したシステムの評価」, 電力技術電力系統技術半導体電力変換合同研究会, No. PE-13-031/PSE-13-047/SPC-13-067, pp. 49-54 (2013)
- (3) 中西俊貴, 伊東淳一: 「モジュラーマルチレベルコンバータを用いた降圧形トランスレ

## 論文目録

---

- ス AC-DC コンバータの動作検証」, 平成 26 年電力技術/電力系統技術/半導体電力変換合同研究会(鹿児島), No. PE-14-44 PSE-14-44 SPC-14-79, pp. 91-96 (2013)
- (4) 中西俊貴, 伊東淳一: 「H ブリッジセルを適用した降圧形モジュラーマルチレベルコンバータの損失解析」, 電力技術/電力系統技術/半導体電力変換合同研究会, No. PE-15-046, PSE-15-068, SPC-15-099, (2015)
- (5) 中西俊貴, 伊東淳一: 「H ブリッジセルを用いた降圧形モジュラーマルチレベルコンバータの高パワー密度設計に関する検討」, 平成 27 年電気学会産業応用部門大会, (2015)

## 寄稿論文

- (1) 中西俊貴: 「モジュラー・マルチレベルコンバータを適用したデータセンタ用直流配電システムの小型・高効率化に関する研究」, 電気評論 「若手研究者を中心とした研究・技術開発の取り組み」 電気評論社 電気評論 2017 年 4 月号 (2017)

---

## 参考論文

### 国際会議における口頭発表論文

- (1) J. Itoh, K. Aoyagi, T. **Nakanishi**: "Bidirectional Single-phase Solid-State Transformer using Multi Cell for Volume Reduction of High Voltage Capacitor", International Future Energy Electronics Conference 2017-ECCE Asia, Vol. , No. , pp. (2017) (要確認)

### 国内学会における口頭発表論文

- (1) 門嶋祥之, **中西俊貴**, 伊東淳一: 「モジュラーマルチレベルコンバータの半導体素子の損失定式化及びインダクタンス設計法」, 平成 25 年度電気関係学会北陸支部連合大会, No. A3-19 (2013)
- (2) 高岡渚, **中西俊貴**, 折川幸司, 伊東淳一: 「MMC 構造をもつ太陽電池用 DC-AC 変換器の基礎検証」, 平成 26 年度電気関係学会北陸支部連合大会, No. A3-57 (2014)
- (3) 梅上大勝, 服部文哉, 吉田秀人, 小原秀嶺, 齋藤達仁, 兼松正人, 川村弥, 岡崎佑平, 萬年智介, 米田昇平, 高木一斗, 小岩一広, 日下佳祐, 高橋広樹, 加藤尚和, 佐藤大介, **中西俊貴**, 長野剛: 「Ph.D. candidates of Power Electronics in Japan (PPEJ)の設立とその活動 –Ph.D. Candidate Meeting –IPEC Hiroshima- で見えた各国の博士後期課程学生を取り巻く研究環境とその違い-」, 半導体電力変換・モータドライブ合同研究会, No. SPC-15-037/MD-15-037, (2015)
- (4) 青柳和樹, **中西俊貴**, 伊東淳一: 「マルチセルを用いた双方向単相中圧 Solid-State Transformer」, 平成 28 年電気関係学会北陸支部連合大会, Vol. , No. A3-21, pp. (2016)
- (5) 青柳和樹, **中西俊貴**, 伊東淳一: 「マルチセルを用いた単相中圧 Solid-State Transformer の実機検証」, 電力技術/電力系統技術/半導体電力変換合同研究会, Vol. , No. PE-17-035 ,PSE-17-035 ,SPC-17-084, pp. 85-90 (2017)